

**ИССЛЕДОВАНИЕ ПРОЦЕССОРОВ МАТРИЧНОГО ТИПА**

Студенты группы 113415 А.Н. Асадчий, А.А. Ланюк,  
канд. техн. наук, доцент С.Г. Шматин

*Белорусский национальный технический университет*

Процессор – устройство ЦВМ и ВС, автоматически выполняющее переработку цифровой информации в соответствии с заданным алгоритмом. Для решения любых задач ЦВМ и ВС должны обладать алгоритмически полной системой команд (операций). Теоретически показано, что минимальная алгоритмически полная система команд состоит из одной универсальной команды. Однако использование минимальной системы команд или системы команд с малым набором команд ведет к неэкономичным по информационному объему памяти и времени выполнения «длинным» программам.

Поэтому в ЦВМ и ВС в основном применяются системы команд, содержащие несколько десятков и сотен команд. При этом удается получить компактную запись алгоритмов и соответственно эффективные программы. При проектировании процессоров решают задачу определения набора команд, реализуемых аппаратным способом, и команд, выполняемых программным способом. Аппаратная реализация команд позволяет увеличить быстродействие устройства, но нецелесообразна в случае, когда малый объем вычислительных операций данного типа приводит к низкой эффективности использования аппаратных средств.

Матричные процессоры наилучшим образом ориентированы на реализацию алгоритмов обработки упорядоченных (имеющих регулярную структуру) массивов входных данных. Они появились в середине 70-х годов в виде устройств с фиксированной программой, которые могли быть подключены к универсальным ЭВМ; но к настоящему времени в их программировании достигнута высокая степень гибкости. Зачастую матричные процессоры используются в качестве вспомогательных процессоров, подключенных к главной универсальной ЭВМ. В большинстве матричных процессоров осуществляется обработка 32-х разрядных чисел с плавающей запятой со скоростью от 5000000 до 50000000 флосп. Как правило они снабжены быстродействующими портами данных, что дает возможность для непосредственного ввода данных без вмешательства главного процессора. Диапазон вариантов построения матричных процессоров лежит от одноплатных блоков, которые вставляются в существующие ЭВМ, до устройств, конструктивно оформленных в виде нескольких стоек, которые по существу представляют собой конвейерные суперЭВМ.