

## ЦИФРОВАЯ ОБРАБОТКА СИГНАЛОВ ЗОНДА КЕЛЬВИНА НА ПЛИС

Магистрант гр. 61315022 Ясько Н. Е.

Кандидат техн. наук, доцент Тявловский А. К.

Белорусский национальный технический университет, Минск, Беларусь

Одним из вариантов цифровой обработки сигналов, является обработка сигналов с применением программируемых логических интегральных схем (ПЛИС, англ. FPGA). ПЛИС, по сравнению с микроконтроллерами, обладает более высокой производительностью и позволяет параллельно выполнять различные процедуры. Параллельность выполнения команд реализована в ПЛИС аппаратно. Преимущество ПЛИС состоит в том, что ПЛИС можно применять в многоканальных системах, без потери производительности. Еще одним преимуществом является наличие большого количества внутренних ресурсов и памяти.

Целью исследования является анализ скорости цифровой обработки сигналов одного из методов цифровой обработки сигналов на ПЛИС.

В качестве применяемого метода был выбран метод быстрого преобразования Фурье (БПФ, англ. FFT) [1]. В качестве ПЛИС используется SoC Xilinx Zynq 7010 [2], содержащая на одном кристалле процессорную часть и программируемую логику.

На вход АЦП приходит сигнал с зонда Кельвина. АЦП оцифровывает данные и передает их в ПЛИС. Внутри ПЛИС имеется свой процессор, который организует передачу данных между различными блоками по внутреннему 32-битному интерфейсу. Обработанные и не обработанные данные хранятся в памяти BRAM, которая служит буфером.

Основным узлом в системе выступает блок БПФ. Блок выполняет математические преобразования. На выходе этого блока формируются готовые данные, по которым строится спектральная характеристика частот.

Измеренные данные отправляются на компьютер через USB-UART преобразователь. Также, системой можно управлять с компьютера.

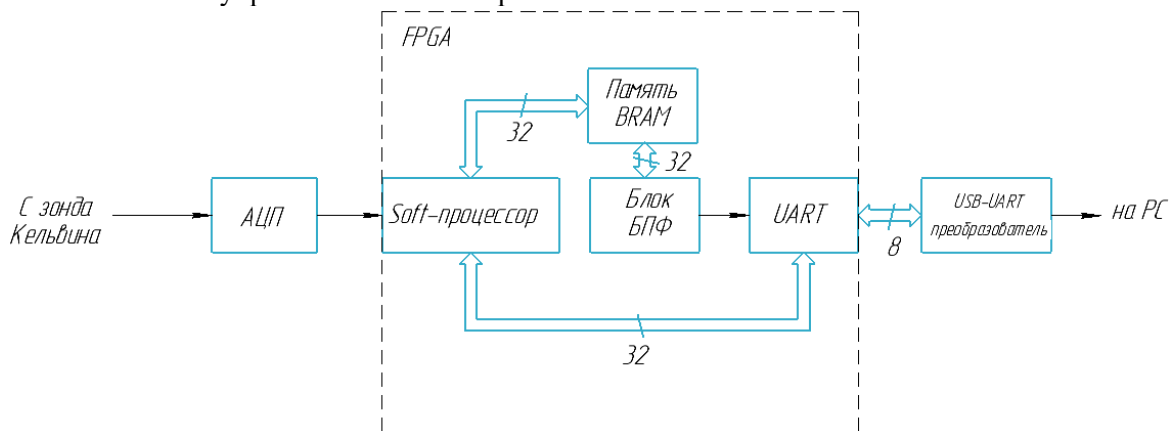


Рис. 1. Блок-схема ЦОС на ПЛИС

Разработка программного обеспечения на ПЛИС достаточно проста. В процессе разработки, разработчики часто прибегают к построению блок-схем с использованием IP-ядер [3]. В исследовании будет применяться IP-ядро для БПФ. Это позволяет ускорить разработку, а также быстро реконфигурировать параметры используемого блока без необходимости вмешательства в программный код.

## Литература

1. Принцип построения алгоритмов быстрого преобразования Фурье [Электронный ресурс]. – Режим доступа: [https://ru.dsplib.org/content/fft\\_introduction/fft\\_introduction.html](https://ru.dsplib.org/content/fft_introduction/fft_introduction.html). – Дата доступа: 09.03.2023.
2. Zynq-7000 SoC Data Sheet: Overview [Электронный ресурс]. – Режим доступа: <https://docs.xilinx.com/v/u/en-US/ds190-Zynq-7000-Overview>. – Дата доступа: 09.03.2023.
3. IP-cores [Электронный ресурс]. – Режим доступа: <https://ru.wikipedia.org/wiki/IP-cores>. – Дата доступа: 09.03.2023.