

7. Гулямов, Г. Определение ППС границы раздела, полупроводник–диэлектрик, в МДП–структуре / Г. Гулямов, Н.Ю. Шарипаев // ФТП – Санкт Петербург. – 2011. – Т. 45, № 2. – С. 178–182.

8. Мотт, Н. Электронные процессы в некристаллических веществах / Н. Мотт, Э. Девис. – М. : Мир, 1982.

9. Баранский, П.И. Полупроводниковая электроника справочник / П.И. Баранский, В.П. Клочков, И.В. Потыкевич. – Киев : Наукова думка, 1975. – 704 с.

УДК 621.317:004.315

РЕАЛИЗАЦИЯ СПЕКТРАЛЬНОГО АНАЛИЗА ИЗМЕРИТЕЛЬНОГО СИГНАЛА ЗОНДА КЕЛЬВИНА НА БАЗЕ ПЛИС XILINX

Ясько Н.С., Тявловский А.К., Борисенок С.В., Микитевич В.А., Забагонский К.А.

*Белорусский национальный технический университет
Минск, Республика Беларусь*

Аннотация. Рассмотрена реализация цифрового спектрального анализа измерительного сигнала сканирующего зонда Кельвина в реальном масштабе времени. Для реализации требуемого математического базиса быстрого преобразования Фурье принята ПЛИС типа *FPGA* семейства *Xilinx Ultrascale+*. Необходимые быстродействие и точность преобразования обеспечиваются использованием в качестве умножителей универсальных блоков цифровой обработки *DSP48E2*.

Ключевые слова: зонд Кельвина, спектральный анализ, быстрое преобразование Фурье, программируемая логическая интегральная схема.

SPECTRAL ANALYSIS OF A KELVIN PROBE OUTPUT SIGNAL USING XILINX FPGA

Yasko N.S., Tyavlovsky A.K., Borisenok S.V., Mikitevich V.A., Zabogonsky K.A.

*Belarusian National Technical University
Minsk, Republic of Belarus*

Abstract. The implementation of digital spectral analysis to the output signal of a scanning Kelvin probe in a real-time mode is considered. The required mathematical basis of a fast Fourier transform is implemented in *Xilinx Ultrascale+* series *FPGA*. The necessary speed and accuracy of conversion are ensured by using *DSP48E2* universal digital processing units as multipliers.

Key words: Kelvin probe, spectral analysis, fast Fourier transform, field programmable gate array.

*Адрес для переписки: Тявловский А.К., пр. Независимости, 65, г. Минск, 220113, Республика Беларусь
e-mail: tyavlovsky@bntu.by*

Измерительный сигнал сканирующего зонда Кельвина, используемого при неразрушающем контроле состояния прецизионных поверхностей зондовым электрометрическим методом [1], характеризуется сложным спектральным составом, что связано с нелинейностью системы «вибрирующий зонд – поверхность образца». Анализ этого спектрального состава позволяет извлечь из сигнала дополнительную информацию. В частности, соотношение амплитуд первой и второй гармоник сигнала позволяет, в дополнение к информации о пространственном распределении относительных значений работы выхода электрона, восстановить профиль поверхности вдоль линии сканирования [2]. Для достаточной производительности измерений при сканировании поверхности с высоким пространственным разрешением такой анализ должен проводиться в реальном масштабе времени, при этом время выполнения вычислений должно быть сопоставимо со временем установления сигнала на выходе зонда.

Использование в качестве измерительного преобразователя цифрового зонда Кельвина [3] позволяет повысить точность и воспроизводимость измерений, однако накладывает дополнительные

ограничения на методы обработки сигнала, которые должны быть цифровыми (дискретными). Из числа таких методов для спектрального анализа осциллографических сигналов широко используется алгоритм быстрого преобразования Фурье (БПФ или *FFT – Fast Fourier Transform*). Несмотря на распространенность и относительную простоту реализации, в применении к анализу измерительного сигнала цифрового зонда Кельвина этот метод имеет ряд недостатков.

Основной из них – это требование использовать для БПФ только сигналы определенной длины, конкретно – длина сигнала в выборках должна быть целой степенью двойки: допустимо провести БПФ с массивом из 1024 (или 512, или 2048) точек сигнала, но не с массивом из 1000 (или 500 или 2000) точек. В результате, обычный калибровочный сигнал частотой 1 кГц, снятый на частоте дискретизации 10 МГц, невозможно подвергнуть БПФ на его длине периода, который в этих условиях будет составлять 1000 точек. Следует либо использовать для анализа область несколько больше – 1024 периода сигнала (и тем самым гарантированно исказить спектр сигнала, поскольку преобразование Фурье должно проводиться на интервале, в

точности равном периоду сигнала либо кратном ему), либо предварительно провести передискретизацию тысячечеточечного сигнала на виртуальную частоту дискретизации 10,24 МГц, и, возможно, исказить в результате применяемой интерполяции форму сигнала, что в итоге также приведет к искажениям спектра.

Другая проблема – дискретность самого исходного сигнала. Отсчеты цифрового зонда Кельвина фиксируются в определенные моменты времени, и информация о состоянии сигнала в промежутках между этими точками отсутствует. В результате, обычная нестабильность обрабатываемого дискретизированного сигнала по оси времени в ± 1 выборку, может приводить, при относительно невысокой частоте дискретизации к заметным искажениям. Пусть на интервале в 1024 точки мы наблюдаем 20–30 периодов исследуемого сигнала. Это будет соответствовать 30–50 точкам измерений на один период, т. е. ошибка на 1–2 выборки приведет к ошибке периода БПФ в 2–7 %, которая выразится в возникновении заметных ложных артефактов на изображении спектра.

В рамках решения поставленной задачи минимизация указанных недостатков достигается использованием метода БПФ, известного как «бабочка». Данный метод предусматривает умножение входных данных на поворачивающие коэффициенты (*twiddle factor*). Для БПФ есть две классические схемы преобразования – децимация по частоте (*DIF, decimation-in-frequency*) и децимация по времени (*DIT, decimation-in-time*). Для *DIT* алгоритма характерно разбиение входной последовательности на две последовательности половинной длительности, а для *DIF* алгоритма – на две последовательности четных и нечетных отсчетов длительностью *NFFT*. Кроме того, эти алгоритмы отличаются математическими действиями для операции «бабочка»

Поскольку входные данные представляют собой комплексные величины, то аппаратная реализация «бабочки» требует один комплексный множитель (4 операции умножения и 2 операции сложения) и два комплексных сумматора (4 операции сложения). Реализация такого математического базиса возможна на ПЛИС типа *FPGA*.

Следует отметить, что все математические операции на *FPGA* зачастую выполняются в дополнительном коде (*2's complement*). Множитель на ПЛИС можно реализовать двумя способами – на элементах базовой логики, используя триггеры и таблицы *LUT*, или на специальных блоках вычисления *DSP48*. В первом случае умножение реализуется с помощью алгоритма Бута или его модификаций, требует значительных логических ресурсов и далеко не всегда удовлетворяет временным ограничениям на высоких частотах обработки данных. В связи с этим, множители на ПЛИС в современных проектах практически всегда проектируются на базе *DSP48* узлов.

В среде проектирования *Xilinx* имеются стандартные бесплатные *IP*-ядра для вычисления математических функций на базе узла *DSP48*. Они позволяют вычислять примитивные математические функции и выставлять различные задержки на входе и выходе узла. У *Xilinx* это *IP-Core «multiplier»*, которое позволяет конфигурировать множитель на любую разрядность входных данных от 2 до 64 бит. Кроме того, можно задать способ реализации множителя – на логических ресурсах или встроенных примитивах *DSP48*.

Основное ограничение, накладываемое на ячейки *DSP48* – разрядность входных данных. В узле *DSP48E1*, который является базовой ячейкой ПЛИС *Xilinx* 6 и 7 серии разрядность портов входа для умножения: «A» – 25 бит, «B» – 18 бит, следовательно, результат умножения представляет 43-битное число. Для семейства ПЛИС *Xilinx Ultrascale* и *Ultrascale+* узел претерпел несколько изменений, в частности разрядность первого порта выросла на два бита: «A» – 27 бит, «B» – 18 бит. Сам узел получил обозначение *DSP48E2*.

Для увеличения эффективности все вычисления проводятся в специальном 23-битном формате с плавающей запятой *FP23*. Это прогрессивная реализация алгоритмов *FP18* и *FP27*, на базе которых построена вся логика. Формат *FP23* специально адаптирован к архитектуре ПЛИС и учитывает внутренние особенности работы блоков кристалла, таких как универсальный блок цифровой обработки *DSP48* и блоки памяти *RAMB18*. Применение формата с плавающей запятой обеспечивает высокую точность обработки сигналов с АЦП вне зависимости от их амплитуды и позволяет избежать вычислительной ошибки при масштабировании данных, свойственной системам с целочисленным аппаратным вычислением с ограничением по разрядности вычислений

Конвейер ядра БПФ построен так, что данные на его вход должны поступать в естественном порядке, а на выходе БПФ формируется поток данных в разрядно-инверсном порядке. Для ОБПФ все наоборот – данные на входе в двоично-инверсном порядке, а на выходе в естественном или натуральном порядке. В этом состоит главное преимущество использованной связки БПФ и ОБПФ по сравнению с готовыми ядрами от *Xilinx*, для которых данные на входе должны быть строго в натуральном порядке, а данные на выходе зависят от включенной опции.

Литература

1. Неразрушающий контроль изделий с прецизионными поверхностями на основе методов зондовой электрометрии / Р.И. Воробей [и др.] // Неразрушающий контроль и диагностика. – 2016. – № 1. – С. 4–17.
2. Тявловский, А.К. Математическое моделирование дистанционной зависимости разрешающей способности сканирующего зонда Кельвина / А.К. Тявловский // Приборы и методы измерений. – 2012. – № 1(4). – С. 30–36.
3. Цифровой измеритель контактной разности потенциалов / К.В. Пантелеев [и др.] // Приборы и методы измерений. – 2016. – Т. 7, № 2. – С. 136–144.