

ОПЕРАЦИОННЫЙ БЛОК УСТРОЙСТВА КОНТРОЛЯ ЦИФРОВОГО СИГНАЛА

Студент гр. 11303113 Курбатов А.И.

Ст. преп. Владимирова Т.Л., канд. техн. наук, доцент Савелов И.Н.

Белорусский национальный технический университет

Контроль уровня цифрового сигнала реализован в большинстве конструкций электронной аппаратуры, применяемых в различных технологических процессах, производстве и в бытовых устройствах.

Задачей данной работы являлась разработка устройства контроля цифрового сигнала, работающее в заданном диапазоне, определенном жестко установленными граничными значениями: 279_{10} – для верхней границы, 69_{10} – для нижней.

В данной работе были разработаны электрические схемы операционного блока (ОБ) устройства контроля цифрового сигнала.

Для уточнения последовательности работы операционного блока был разработан его алгоритм и функциональная схема.

Была определена элементная база блока, критерием оптимизации которой была минимальная потребляемая мощность. Выбор элементной базы производился из нескольких отечественных и зарубежных аналогов различных производителей. Принципиальная электрическая схема ОБ разработана на основе интегральных микросхем КМОП общего назначения.

Также была разработана диаграмма работы блока, предназначенная для описания работы блока и расчета максимальной задержки сигнала. Расчетным путем были определены максимальное время задержки и потребляемая мощность операционного блока: $\tau_{здр} = 1600$ нс, $P_{пот} = 0,01$ Вт.

Для определения габаритных размеров печатной платы был разработан её электронный макет (рисунок 1). Габаритные размеры печатной платы операционного блока составили 187x41 мм. Электронный макет печатной платы был разработан при помощи системы автоматизированного проектирования «Solidworks».

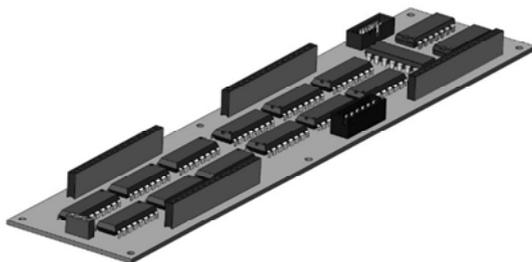


Рисунок 1 - Макет печатной платы ОБ