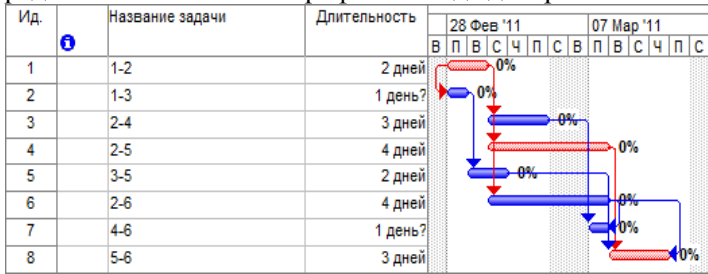


графика по критерию распределения ресурсов, начиная с трудовых ресурсов.

Конечной формой сетевого планирования является представление сетевого графика в виде диаграммы Ганта:



Программным продуктом для сетевого планирования является MS Project.

УДК 578

Сивицкая В.Э.

## ТЕХНОЛОГИЯ ФЛЭШ-ПАМЯТИ

*БНТУ, г. Минск*

*Научный руководитель: преподаватель Костелей Е.И.*

Технология флэш-памяти появилась около 20-ти лет назад. Название «флэш» применительно к типу памяти переводится как «вспышка». На самом деле это не совсем так. Одна из версий его появления говорит о том, что впервые в 1989-90 году компания Toshiba употребила слово Flash в контексте «быстрый, мгновенный» при описании своих новых микросхем.

Ячейки флэш-памяти бывают как на одном, так и на двух транзисторах. В простейшем случае каждая ячейка хранит один бит информации и состоит из одного полевого транзистора со специальной электрически изолированной областью («плавающим» затвором – floating gate), способной хранить заряд многие годы. Наличие или отсутствие заряда кодирует один бит информации.

При записи заряд помещается на плавающий затвор одним из двух способов (зависит от типа ячейки): методом инжекции «горячих» электронов или методом туннелирования электронов. Стирание содержимого ячейки (снятие заряда с «плавающего» затвора) производится методом туннелирования (рисунок 1).

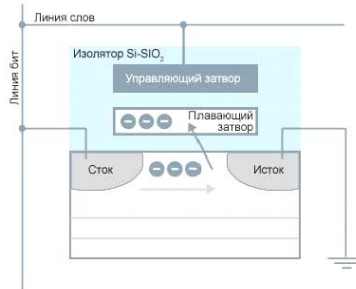


Рисунок 1

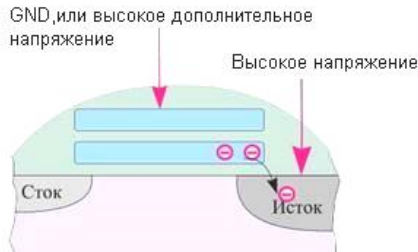


Рисунок 2

Как правило, наличие заряда на транзисторе понимается как логический «0», а его отсутствие – как логическая «1».

Существует несколько типов архитектуры флэш-памяти, но наибольшее распространение получила архитектура NOR и NAND.

Самая простая для понимания архитектура флэш-памяти – архитектура NOR (рисунок 3).

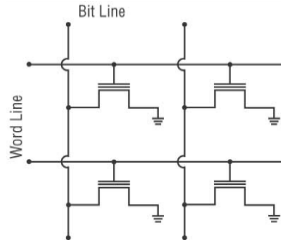


Рисунок 3

Все управляющие затворы должны быть подсоединены к линии управления, называемой линией слов (Word Line). Анализ содержимого ячейки памяти производится по уровню сигнала на стоке транзистора. Поэтому стоки транзисторов подключаются к линии, называемой линией битов (Bit Line).

Своим названием архитектура NOR обязана логической операции ИЛИ-НЕ. Логическая операция NOR над несколькими операндами дает единичное значение, когда все операнды равны нулю, и нулевое значение во всех остальных случаях. Если под операндами понимать значения ячеек памяти, то в рассмотренной архитектуре единичное значение на битовой линии будет наблюдаться только в том случае, когда значение всех ячеек, подключенных к данной битовой линии, равно нулю (все транзисторы закрыты). Архитектура NOR обеспечивает произвольный быстрый доступ к памяти, однако процессы записи (используется метод инжекции горячих электронов) и стирания информации происходит достаточно медленно. Кроме того, в силу технологических особенностей производства микросхем флэш-памяти с архитектурой NOR, размер самой ячейки получается весьма большим и потому такая память плохо масштабируется.

Другой распространенной архитектурой флэш-памяти является архитектура NAND, соответствующая логической операции И-НЕ. Операция NAND дает нулевое значение только в том случае, когда все операнды равны нулю, и единичное значение во всех остальных случаях. Как

мы уже отмечали, нулевое значение соответствует открытому состоянию транзистора, поэтому архитектура NAND подразумевает, что битовая линия имеет нулевое значение в случае, когда все подсоединенные к ней транзисторы открыты, и единичное значение – когда хотя бы один из транзисторов закрыт. Такую архитектуру можно организовывать, если подключать транзисторы с битовой линии не по одному (как в архитектуре NOR). А последовательными сериями. В сравнении с архитектурой NOR данная архитектура в силу особенностей технологического процесса производства позволяет добиться более компактного расположения транзисторов, а следовательно, хорошо масштабируется. В отличие от NOR-архитектуры, где запись информации производится методом инжекции горячих электронов, в архитектуре NAND запись осуществляется методом туннелирования Фаулера-Нордхейма (рисунок 4), что позволяет реализовать более быструю запись, чем для архитектуры NOR. Чтобы уменьшить негативный эффект низкой скорости чтения, микросхемы NAND снабжаются внутренним кэшем.

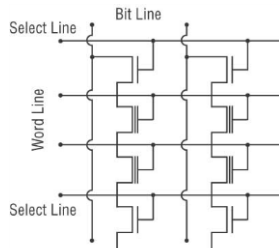


Рисунок 4

Кроме рассмотренных нами архитектур NOR и NAND, во флэш-памяти используются и другие архитектуры, например AND, DiNOR и т.д., но они не получили массового распространения.

Безусловно, флэш – перспективная технология. Однако, несмотря на высокие темпы роста объемов производства, устройства хранения данных, основанные на ней,

они еще достаточно дороги, чтобы конкурировать с жесткими дисками для настольных систем или ноутбуков. В основном, сейчас сфера господства флэш-памяти ограничивается мобильными устройствами. Этот сегмент информационных технологий не так уж и мал и на нем экспансия флэш не остановится.

УДК 734

Сорока Д.В.

## УЧЕТ СИНЕРГИЗМА В DEA-АНАЛИЗЕ ШКОЛ

*БНТУ, г. Минск*

*Научные руководители: Новиков В.А., Фалько Л.П.*

Математический метод DEA-анализа позволяет сделать адекватную типовую оценку идентичных по экономической деятельности бизнес-кластеров.

В простейшем случае результат деятельности бизнес-кластеров определяется его одним выходом (например, прибыль) в зависимости от одного входа (например, инвестиций). Для количественной оценки сравнительной эффективности на плоскости  $(X, Y)$  строится точечная диаграмма (вход, выход), как это показано для 5-ти бизнес-кластеров на рисунке 1.

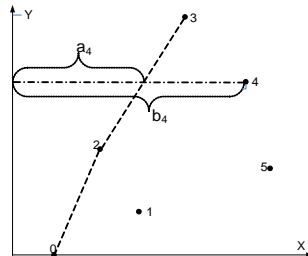


Рисунок 1 – Точечная диаграмма вход-выход

Очевидно, что самым эффективными будут бизнес-кластеры, являющимися крайними слева точками, так как значения их выходов максимально при минимальных значениях входов. В соответствии с этим принципом такими