

## Усовершенствованный технологический маршрут формирования биполярного транзистора со статической индукцией

Н. Л. Лагунович<sup>1)</sup>

<sup>1)</sup>Филиал Научно-технический центр «Белмикросистемы» ОАО «ИНТЕГРАЛ» (Минск, Республика Беларусь)

© Белорусский национальный технический университет, 2018  
Belarusian National Technical University, 2018

**Реферат.** Усовершенствованный маршрут отличается от уже известных тем, что при формировании охранного кольца и металлических контактов используется один и тот же фотошаблон. Это позволило не только сократить количество используемых фотошаблонов, но и получить прибор с требуемыми электрическими характеристиками. Приводятся результаты технологического и приборного моделирования биполярного транзистора со статической индукцией, изготовленного по усовершенствованному маршруту, и данные измерений электрофизических параметров его экспериментальных образцов, а также сравнение результатов моделирования с экспериментальными данными. На сегодняшний день существует большое количество программных продуктов, позволяющих выполнять физико-топологическое моделирование полупроводниковых структур. Частью такого моделирования является приборно-технологическое, которое еще до получения экспериментальных образцов дает возможность определить, при каких параметрах технологического процесса исследуемая структура будет обладать необходимыми электрическими параметрами и характеристиками. Таким образом, приборно-технологическое моделирование представляет собой некое «виртуальное производство» по изготовлению полупроводниковых приборов и микросхем, начиная от этапа запуска полупроводниковой пластины на производстве и заканчивая измерениями электрических характеристик полученной структуры. В настоящей работе приборное моделирование биполярного транзистора со статической индукцией, являющееся аналогом прямых измерений вольт-амперной характеристики, выполнено с помощью разработанного автором комплекса программ MOD-1D. В основе расчетов прямой ветви вольт-амперной характеристики биполярного транзистора и ее параметров лежит модель, базирующаяся на фундаментальной системе уравнений полупроводника, а процесс рекомбинации носителей заряда описывается выражением Шокли – Рида – Холла и уравнением, отображающим процесс Оже-рекомбинации.

**Ключевые слова:** биполярный транзистор со статической индукцией, технологический маршрут, физико-топологическое моделирование, приборно-технологическое моделирование, «виртуальное производство», охранное кольцо, металлический контакт, пороговое напряжение

**Для цитирования:** Лагунович, Н. Л. Усовершенствованный технологический маршрут формирования биполярного транзистора со статической индукцией / Н. Л. Лагунович // *Наука и техника*. 2018. Т. 17, № 1. С. 72–78. DOI: 10.21122/2227-1031-2018-17-1-72-78

## Improved Process Flow for Formation of Bipolar Static Induction Transistor

N. L. Lagunovich<sup>1)</sup>

<sup>1)</sup>Affiliated Scientific and Technical Center “Belmicrosystems”, OJSC “INTEGRAL” (Minsk, Republic of Belarus)

**Abstract.** The improved process flow differs from the known ones in the fact that the same photomask is used for formation of a channel stopper and metal contacts. Such approach has made it possible not only to decrease a number of the used photo-

### Адрес для переписки

Лагунович Наталия Леонидовна  
Филиал НТЦ «Белмикросистемы» ОАО «ИНТЕГРАЛ»  
ул. Корженевского, 12,  
220108, г. Минск, Республика Беларусь  
Тел.: +375 17 278-65-87  
n\_dudarby@tut.by

### Address for correspondence

Lagunovich Nataliya L.  
Affiliate RDC “Belmicrosystems” OJSC “INTEGRAL”  
12 Kozgenevskogo str.,  
220108, Minsk, Republic of Belarus  
Tel: +375 17 278-65-87  
n\_dudarby@tut.by

tomasks but it has also permitted to obtain a device with the required electrical characteristics. The paper presents results of device and process simulation of bipolar static induction transistor (BSIT) manufactured in accordance with the improved process flow, measuring data of electrophysical parameters of its experimental samples and also comparison of simulation results with experimental data. At present there is a large quantity of software products that permit to perform physico-topological simulation of semiconductor structures. The device-process simulation is considered as a part of such simulation and it allows prior to obtaining experimental samples to determine process flow parameters at which the investigated structure will have necessary electrical parameters and characteristics. Thus the device-process simulation represents a certain “virtual production” for manufacturing semiconductor devices and microcircuits beginning from the startup stage of semiconductor wafer at production site and finishing by electrical characteristics measurements of the obtained structure. The BSIT device simulation being an analog of direct measurements of current-voltage characteristics has been performed with help of program system MOD-1D developed by the author. The BSIT model based on the fundamental system of semiconductor equations is mainly used for calculation of the BSIT current-voltage characteristics direct branch and its parameters and charge carrier recombination is described by Shockley – Read – Hall expression and equation depicting the Auger recombination process.

**Keywords:** bipolar static induction transistor, process flow, physic-topological simulation, device-process simulation, “virtual production”, channel stopper, metal contact, threshold voltage

**For citation:** Lagunovich N. L. (2018) Improved Process Flow for Formation of Bipolar Static Induction Transistor. *Science and Technique*. 17 (1), 72–78. DOI: 10.21122/2227-1031-2018-17-1-72-78 (in Russian)

## Введение

Биполярные транзисторы со статической индукцией (БСИТ) [1, 2] представляют собой структуры, пригодные для работы в условиях относительно высоких мощности, температуры и частоты (в рассматриваемом случае – до 10 Вт, 85 °С и 100 кГц), которые могут применяться как в качестве дискретных приборов, так и в составе высоковольтных схем различного назначения. Один из общих недостатков БСИТ – сложная технология их изготовления. Целью данной работы является упрощение существующего технологического маршрута формирования БСИТ с пробивным напряжением коллектор – эмиттер более 100 В при токе коллектора 50 мкА, напряжением насыщения коллектор – эмиттер не более 0,3 В при токе коллектора 5,0 А и токе базы 2,5 мА [1], определение электрофизических параметров и характеристик исследуемого транзистора с помощью его приборно-технологического моделирования [3, 4] и тем самым установление степени влияния изменения технологического маршрута на поведение и параметры вольт-амперной характеристики (ВАХ) прибора. Моделирование полупроводниковых структур позволяет снизить затраты на изготовление экспериментальных образцов и оптимизировать параметры элементов интегральных схем и приборов [5–9]. На сегодняшний день существует большое количество программных продуктов, позволяющих выполнять физико-топологическое моделирование полупроводниковых структур [8], которое дает возможность определить

электрофизические параметры полупроводниковых структур расчетным методом до этапа изготовления экспериментальных образцов, т. е. заменить прямые измерения электрических характеристик приборов на виртуальные.

## Структура биполярных транзисторов со статической индукцией

Биполярные транзисторы со статической индукцией представляют собой приборную структуру с коротким каналом, работающую на полевом эффекте. Конструкция исследуемого БСИТ показана на рис. 1; коэффициент усиления такого транзистора при включении по схеме с общим эмиттером не менее 200, пробивное напряжение коллектор – эмиттер должно превышать 100 В, напряжение коллектор – эмиттер в режиме насыщения менее 0,3 В. Структура данного транзистора создается на кремниевой пластине с эпитаксиальным слоем. Область  $p$ -базы формируется путем разгонки примеси бора при температуре  $(1200 \pm 2)$  °С после ионного легирования. Области  $p$ -базы и  $p^+$ -омических контактов к ней формируются посредством ионного легирования бором через маску нитрида кремния, а  $n^+$ -область эмиттера создается посредством ионного легирования мышьяком в свободную от локального окисла поверхность кремния. Локальный окисел обеспечивает надежную изоляцию  $p^+$ - и  $n^+$ -областей друг от друга. После формирования областей  $p$ -базы и  $n^+$ -эмиттера наносится слой поликремния. Роль коллектора в описываемой структуре выполняют эпитаксиальный слой и сама кремниевая пластина.

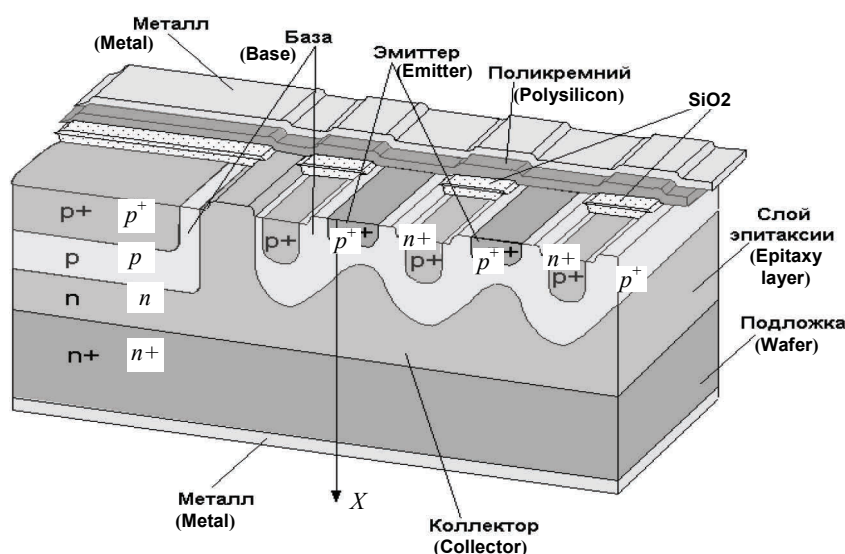


Рис. 1. Структура биполярного транзистора со статической индукцией  
 Fig. 1. Bipolar static induction transistor structure

Получить структуру, изображенную на рис. 1, можно, в частности, с помощью технологического моделирования, которое в настоящей работе выполнялось при помощи программы SUPREM3 фирмы Silvaco [3]. Вольт-амперные характеристики данной структуры получены путем ее приборного моделирования, осуществленного при помощи программы MOD-1D [4], разработанной автором статьи.

### Модифицированный маршрут формирования биполярных транзисторов со статической индукцией

С целью получения конструкции биполярного транзистора со статической индукцией, изображенной на рис. 1, разработан технологический маршрут ее изготовления, о котором сообщается в [1]. Однако, как известно, одним из общих недостатков транзисторов со статической индукцией является высокая сложность технологии их изготовления. В данной работе ставилась задача упростить способ изготовления БСИТ с заданными электрическими характеристиками и тем самым снизить себестоимость прибора. Один из методов упрощения маршрута формирования исследуемого транзистора – повторное использование фотомаски, предназначенного для формирования металлизации, как на фотолитографии, когда требуется сравнить слой фоторезиста в области охранного

кольца, так и на фотолитографии для формирования металлических контактов к базе и эмиттеру БСИТ.

Наличие охранных колец по периметру прибора позволяет повысить его надежность за счет повышения пробивных напряжений. При формировании охранных колец транзистора используется фоторезист, по маске которого выполняется ионное легирование примесью  $p$ -типа в эпитаксиальную пленку  $n$ -типа,

причем в области охранных колец должен отсутствовать металл, который вытравливается также по маске фоторезиста, что делает возможным применение одного и того же фотомаски для создания охранных колец по периметру транзистора, так и для формирования слоя металлизации при создании контактов к  $n^+$ - и  $p^+$ -областям. При создании области охранных колец фоторезист, нанесенный на поверхность эпитаксиальной пленки  $n$ -типа, вытравливается по периметру транзистора. Далее в свободные от фоторезиста области в эпитаксиальную пленку выполняется ионное легирование примесью  $p$ -типа. При формировании металлических контактов к базе и эмиттеру напыленный на поверхность полупроводника металл наносится фоторезист, который вытравливается также по периметру прибора; далее по вытравленным участкам удаляется металл, что позволяет использовать один и тот же фотомаски при формировании охранных колец и металлических контактов к базе и эмиттеру. Таким образом, количество применяемых фотомаски уменьшается, а следовательно, снижаются затраты на их изготовление. Основные этапы формирования исследуемой структуры БСИТ, использовавшиеся как ранее [1], так и в предлагаемом усовершенствованном технологическом маршруте изготовления, приведены на рис. 2.

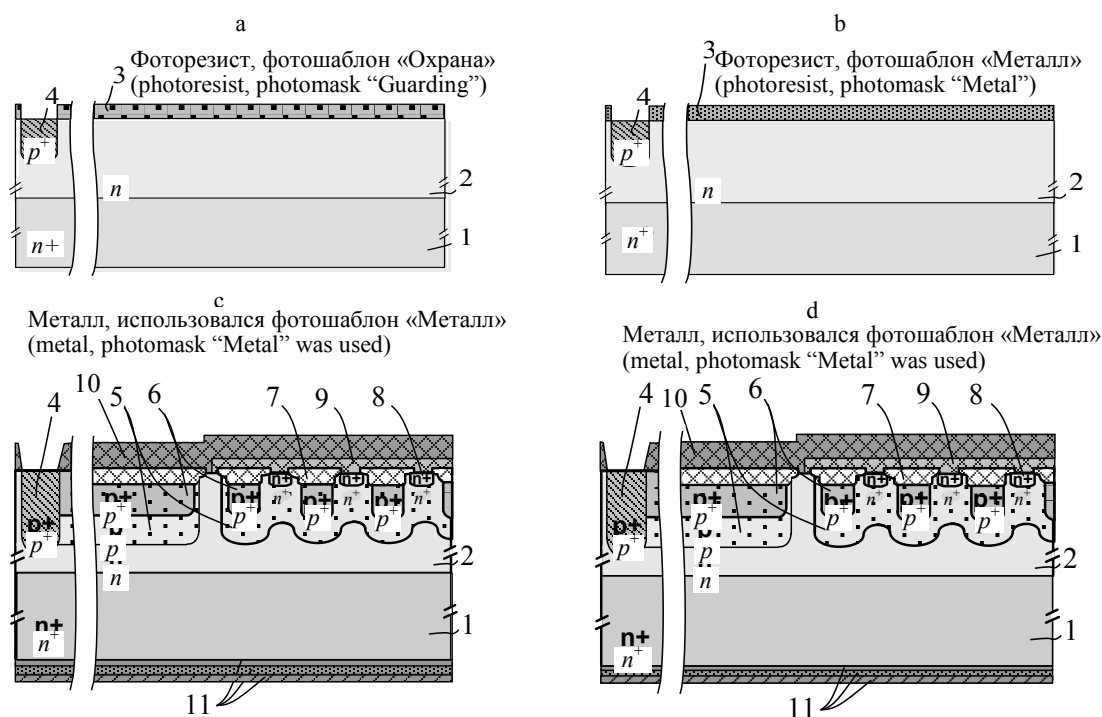


Рис. 2. Основные этапы формирования биполярных транзисторов со статической индукцией (БСИТ): а, с – ранее использовавшийся маршрут изготовления БСИТ; b, d – усовершенствованный маршрут изготовления БСИТ

Fig. 2. Main stages for Bipolar static induction transistor (BSIT) formation:

a, c – previous route used for manufacturing bipolar static induction transistor (BSIT);  
b, d – improved route for manufacturing bipolar static induction transistor (BSIT)

Способ изготовления исследуемого транзистора включает в себя следующие основные этапы:

1) в использовавшемся ранее маршруте изготовления на подложке  $n^+$ -типа 1 наращивалась эпитаксиальная пленка  $n$ -типа 2, куда наносился слой фоторезиста 3, в котором формировалась маска по фотошаблону для создания охранного кольца «Охрана», по которой путем ионного легирования бором и его последующей разгонки создается охранное кольцо  $p^+$ -типа 4 (рис. 2a); в усовершенствованном маршруте изготовления при создании охранного кольца  $p^+$ -типа 4 (рис. 2b) маска в фоторезисте 3 формируется по фотошаблону для создания металлизации «Металл»;

2) по маске нитрида кремния с помощью ионного легирования бором и его последующей разгонки формируются база  $p$ -типа 5 и омические контакты  $p^+$ -типа 6 к базе, а после выращивания по маске нитрида кремния локального и разделительного окислов 7 в свободных от окисла областях кремния путем ионного легирования мышьяком и его последующей разгонки формируется эмиттер транзистора  $n^+$ -типа 8, как показано на рис. 2c, d;

3) далее наносится слой поликремния 9 с целью формирования контакта к эмиттеру, после чего напыляется слой металла 10, в котором по маске фоторезиста, проявленного по фотошаблону для формирования металлизации «Металл», создаются металлические контакты к областям базы и эмиттера, металлический контакт к коллектору 11 формируется путем напыления металла на непланарную сторону пластины (рис. 2c, d).

В ранее использовавшемся маршруте количество применяемых фотошаблонов равно семи, а в предлагаемом – шести, что приводит к снижению стоимости их комплекта на 16,7 %, причем уменьшение количества фотошаблонов в предлагаемом маршруте приводит к снижению затрат на их создание, а следовательно, себестоимости кристаллов. Технологическое и приборное моделирование транзистора, проведенное еще до создания экспериментальных образцов БСИТ по усовершенствованному маршруту, выполнено с целью установления того, дает ли возможность улучшенная технология получать приборы с требуемыми параметрами как в дискретном исполнении, так и в составе интегральных микросхем различного назначения.

**Результаты технологического моделирования биполярных транзисторов со статической индукцией**

Частью физико-топологического моделирования [8] является приборно-технологическое, которое еще до создания экспериментальных образцов позволяет определять такие параметры технологического процесса изготовления, при которых исследуемая структура будет обладать необходимыми электрическими параметрами и характеристиками. Таким образом, приборно-технологическое моделирование на сегодняшний день зачастую представляет собой некое «виртуальное производство» по изготовлению полупроводниковых приборов и микросхем, начиная от этапа запуска полупроводниковой пластины на производстве и заканчивая измерением электрических характеристик полученной структуры.

В данном разделе представлены результаты технологического моделирования усовершенствованного маршрута формирования кремниевого БСИТ, выполненные с помощью программного пакета SUPREM3 фирмы Silvaco [3] и послужившие входными данными для дальнейшего приборного моделирования транзистора, описанного далее. Расчеты выполнялись в одномерном пространстве вдоль координаты  $X$  (рис. 1), по которой чередуются области типов  $p^+$ ,  $p$ ,  $n$  и  $n^+$ .

С помощью пакета SUPREM3 получены профили распределений легирующих примесей в направлении  $X$ , которые и явились исходными данными для выполнения приборного моделирования. Глубина залегания рассчитанного  $p$ - $n$ -перехода эмиттер – база в моделируемой структуре составила  $\sim 2,5$  мкм, глубина залегания перехода база – коллектор  $\sim 4,8$  мкм. Максимальная концентрация примеси  $p$ -типа примерно  $8,65 \cdot 10^{15} \text{ см}^{-3}$  в области базы 7 (рис. 2) находится на глубине около 2,84 мкм; максимальная концентрация примеси  $n$ -типа  $1,38 \cdot 10^{20} \text{ см}^{-3}$  в области эмиттера 10 (рис. 2) находится на глубине  $\sim 0,64$  мкм. Концентрация легирующей примеси  $n$ -типа в области эмиттера значительно выше концентрации легирующей примеси  $p$ -типа в области базы. При заданных соотношениях концентраций легирующих примесей  $n$ - и  $p$ -типов коэффициент усиления транзистора при включении его по схеме с общим эмиттером составляет более 200. Таким образом, конструктивные параметры структуры исследуемого БСИТ были определены еще до выполнения прямых измерений на его экспериментальных образцах.

**Модель биполярного транзистора со статической индукцией**

Приборное моделирование исследуемого в данной работе транзистора, исходными данными для которого послужили конструктивно-технологические параметры структуры БСИТ, описанные в предыдущем разделе, реализовано с помощью разработанного автором комплекса программ MOD-1D [4]. В основе одной из программ указанного комплекса лежит авторская одномерная модель БСИТ, базирующаяся на фундаментальной системе уравнений полупроводника, в состав которой входят:

- уравнение Пуассона

$$\frac{d^2\phi}{dx^2} = -\frac{q}{\epsilon\epsilon_0}(p - n + N_d - N_a), \quad (1)$$

где  $\phi$  – электростатический потенциал;  $x$  – координата;  $q$  – заряд электрона;  $\epsilon$  – относительная диэлектрическая проницаемость;  $\epsilon_0$  – диэлектрическая проницаемость вакуума;  $p$ ,  $n$  – концентрация электронов и дырок соответственно;  $N_d$ ,  $N_a$  – концентрация доноров и акцепторов;

- уравнения непрерывности для электронов и дырок:

$$\frac{\partial J_n}{\partial x} - qR - q\frac{\partial n}{\partial t} = 0; \quad (2)$$

$$\frac{\partial J_p}{\partial x} + qR + q\frac{\partial p}{\partial t} = 0, \quad (3)$$

где  $J_n$ ,  $J_p$  – электронная и дырочная составляющие тока;  $R$  – скорость рекомбинации носителей заряда;  $t$  – время.

Предполагается, что механизм рекомбинации как в объеме, так и на поверхности полупроводника описывается уравнением Шокли – Рида – Холла с учетом выражения Оже-рекомбинации [9]

$$R = (pn - n_i^2) \times \left\{ \frac{1}{\tau_n(p + n_i) + \tau_p(n + n_i)} + c_n n - c_p p \right\}, \quad (4)$$

где  $n_i$  – собственная концентрация носителей заряда в полупроводнике;  $\tau_n$ ,  $\tau_p$  – время жизни электронов и дырок;  $c_n$ ,  $c_p$  – коэффициенты Оже-рекомбинации.

Приборное моделирование в рассматриваемом случае, представляющее собой решение

системы уравнений (1)–(4), может быть выполнено только численным способом. Оно осуществлялось методом Гуммеля [6], на каждой итерации численной реализации которого выражения (1)–(4) в дискретной форме решались методом Гаусса [7, 10].

### Результаты приборного моделирования биполярного транзистора со статической индукцией

С помощью приборного моделирования исследуемого БСИТ проведены расчеты распределений токов вдоль направления  $X$  и вольт-амперной характеристики прибора (рис. 3). Выполнено моделирование только той части структуры, которая работает непосредственно как биполярный транзистор. При расчетах толщина эпитаксиальной пленки, в которой была сформирована структура БСИТ, составляла 30 мкм, а ее удельное сопротивление  $\rho_v = 6$  Ом·см. Подложка, на которой наращена эпитаксиальная пленка, имеет удельное сопротивление  $\rho_v = 0,01$  Ом·см и толщину 460 мкм. Таким образом, в условиях низкого уровня инжекции можно пренебречь сопротивлением, которое вносит подложка в общее сопротивление БСИТ, а та часть структуры, которой пренебрегалось при моделировании, может рассматриваться просто как резистор с очень низким сопротивлением, включенный последовательно с транзистором.

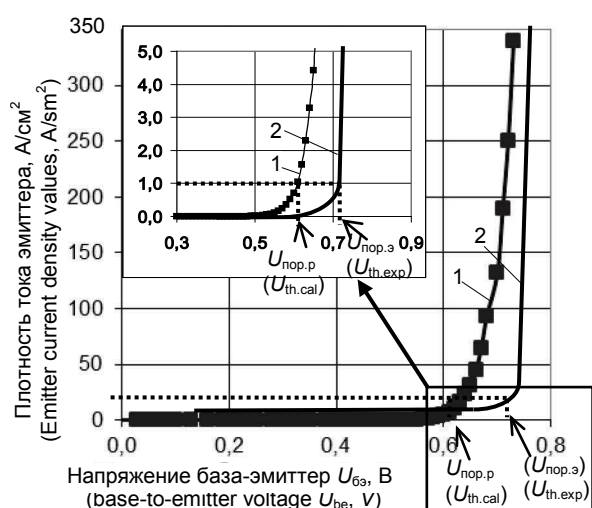


Рис. 3. Расчетная (1) и экспериментальная (2) зависимости тока эмиттера биполярных транзисторов со статической индукцией от напряжения база – эмиттер при напряжении база – коллектор  $U_{bc} = 3$  В

Fig. 3. Calculation (1) and experimental (2) dependences of BSIT emitter current on base-to-emitter voltage at base-to-collector voltage  $U_{bc} = 3$  V

Предполагалось, что моделируемый транзистор включен по схеме с общей базой, а токи, протекающие через него, при малом смещении перехода база – эмиттер (0–0,5 В) будут очень малы (рис. 3, кривая 1). По мере увеличения напряжения база – эмиттер  $U_{бэ}$  потенциал на эмиттере понижается по отношению к потенциалу базы. В результате потенциальный барьер для подвижных носителей заряда на переходе эмиттер – база понижается, что приводит к росту концентрации дырок в эмиттере  $n$ -типа и росту концентрации электронов в базе  $p$ -типа. В целом с ростом  $U_{бэ}$  при обратно смещенном переходе база – коллектор ( $U_{bc} = 3$  В) транзистор постепенно открывается, и ток эмиттера растёт по экспоненциальному закону (рис. 3).

По предлагаемому в статье технологическому маршруту изготовления БСИТ получены экспериментальные образцы прибора и измерена его ВАХ (рис. 3, кривая 2) для случая диодного включения транзистора (коллектор соединен с базой). Полученное в результате прямых измерений пороговое напряжение БСИТ  $U_{пор,э}$  при токе эмиттера 100 мА составило 0,72 В (рис. 3, кривая 2). Активная площадь исследуемого транзистора  $3 \times 3$  мм<sup>2</sup>, т. е. при токе эмиттера 100 мА плотность тока составит 1 А/см<sup>2</sup> (рис. 3, вставка). Тогда  $U_{пор,р}$ , полученное при расчетах, будет равно 0,61 В, как видно из рис. 3, а разница между расчетными и экспериментальными данными составит 0,11 В, что соответствует допустимым отклонениям.

### ВЫВОДЫ

1. Выполнено приборно-технологическое моделирование биполярного транзистора со статической индукцией и разработан усовершенствованный технологический маршрут изготовления, заключающийся в использовании одного и того же фотошаблона на этапах формирования охранного кольца и металлических контактов, что позволило сократить количество используемых фотошаблонов при сохранении требуемых электрических характеристик прибора.

2. Технологическое моделирование биполярного транзистора со статической индукцией, выполненное с помощью пакета SUPREM3, позволило определить конструктивные параметры прибора еще до этапа создания его экспериментальных образцов, заменив тем самым прямые измерения его конструктивных параметров. Распределения примесей и потенциала

по структуре биполярного транзистора со статической индукцией, полученные в результате технологического моделирования, послужили исходными данными для приборного моделирования транзистора, выполненного с помощью разработанной автором программы MOD-1D.

3. По усовершенствованному технологическому маршруту изготовлены экспериментальные образцы биполярного транзистора со статической индукцией и измерены его электрические характеристики. Сопоставление результатов моделирования с измеренными электрическими характеристиками экспериментальных образцов показывает возможность получения изготовленного по предлагаемому технологическому маршруту кремниевого биполярного транзистора со статической индукцией с требуемыми вольт-амперными характеристиками. Таким образом, установлено, что усовершенствование технологического маршрута изготовления биполярного транзистора привело к снижению стоимости комплекта фотошаблонов и затрат на технологический процесс в целом, не оказало существенного влияния на конструктивные и электрические параметры прибора и позволило получить транзисторы с требуемыми электрическими характеристиками.

4. Описанный способ усовершенствования технологического маршрута изготовления применен по отношению к структуре биполярного транзистора со статической индукцией с заданными конструктивными и электрическими параметрами. Однако применение такого упрощения согласуется с принципами масштабирования и возможно при изготовлении как менее высоковольтных приборов с меньшими размерами, так и более мощных приборов, обладающих более крупными размерами.

#### ЛИТЕРАТУРА

1. Дудар, Н. Л. Моделирование кремниевого транзистора со статической индукцией / Н. Л. Дудар // Доклады Белор. гос. ун-та информатики и радиоэлектроники. 2005. № 2 (10). С. 79–85.
2. Исмаилов, Т. А. Технологическое решение по улучшению параметров кристалла биполярного со статической индукцией транзистора / Т. А. Исмаилов, А. Р. Шахмаева, П. Р. Захарова // Вестник Дагест. гос. техн. ун-та. 2011. Т. 20, № 1. С. 6–11.
3. Silvaco [Electronic Resource]. Mode of access: <http://www.silvac.com/products/tcad.html>.
4. Компьютерная программа MOD-1D: св-во о гос. рег. № 742 Респ. Беларусь / Н. Л. Лагунович; заявитель ОАО «ИНТЕГРАЛ», № т 20140041; зап. в Реестре, зарегистрированных в Нац. центре интелект. собств. комп. программ 10.03.2015.

5. МОП-СБИС. Моделирование элементов и технологических процессов / под ред. П. Антонетти [и др.]: пер. с англ. М.: Радио и связь, 1988. 490 с.
6. Gummel, H. K. A Self Consistent Iterative Scheme for One-Dimensional Steady State Transistor Calculations / H. K. Gummel // IEEE Trans. Electron. Dev. 1964. Vol. ED-11, No 10. P. 455–465. DOI: 10.1109/t-ed.1964.15364.
7. Польский, Б. С. Численное моделирование полупроводниковых приборов / Б. С. Польский. Рига: Зинатне, 1986. 168 с.
8. Автоматизация проектирования БИС: в 6 кн. / под ред. Г. Г. Казеннова. М.: Высш. шк., 1990. Кн. 5: Физикотопологическое моделирование структур элементов БИС / В. Я. Кремлев. 144 с.
9. Нелаев, В. В. Основы САПР в микроэлектронике / В. В. Нелаев, В. Р. Стемпицкий. Минск: БГУИР, 2008. 220 с.
10. Самарский, А. А. Методы решения сеточных уравнений / А. А. Самарский, Е. С. Николаев. М.: Наука, 1978. 532 с.

Поступила 14.03.2017

Подписана в печать 17.06.2017

Опубликована онлайн 29.01.2018

#### REFERENCES

1. Dudar N. L. (2005) Modeling of Silicon Transistor with Static Induction. *Doklady BGUIR*, 10 (2), 79–85 (in Russian).
2. Ismailov T. A., Shakhmaeva A. R., Zakharova P. R. (2011) Technological Solution on Improvement of Parameters Pertaining to Bipolar Chips with Satic Induction of Transistor. *Vestnik Dagestanskogo Gosudarstvennogo Tekhnicheskogo Universiteta = Herald of Dagestan State University*, 20 (1), 6–11 (in Russian).
3. Silvaco. Available at: <http://www.silvac.com/products/tcad.html>.
4. Lagunovich N. L. (2015) *Computer Program MOD-1D*. Certificate on State Registration No 742 Republic of Belarus (in Russian).
5. Antonetti P., Antoniadis D., Datton R. (eds.) (1988) *Process and Device Simulation for MOS-VLSI Circuits*. Moscow, Radio i Svyaz Publ. 490 (in Russian).
6. Gummel H. K. (1964) A Self Consistent Iterative Scheme for One-Dimensional Steady State Transistor Calculations. *IEEE Transactions on Electron Devices*, 11 (10), 455–465. DOI: 10.1109/t-ed.1964.15364.
7. Polsky B. S. (1986) *Numerical Simulation of Semiconductor Devices*. Riga, Znanie Publ. 168 (in Russian).
8. Kremlev V. Ya., Kazennov G. G. (1990) *Automation of BIS Design. Book 5: Physical and Topological Simulation of LSI-Element Structures*. Moscow, Vysshaya Shkola. 144 (in Russian).
9. Nelaev V. V., Stempitsky V. R. (2008) *Fundamentals of Computer Aided Design Systems in Micro-Electronics*. Minsk, Belarusian State University of Informatics and Radioelectronics. 220 (in Russian).
10. Samarsky A. A., Nikolaev E. S. (1978) *Methods for Solution of Finite-Difference Equations*. Moscow, Nauka Publ. 532 (in Russian).

Received: 14.03.2017

Accepted: 17.06.2017

Published online: 29.01.2018