



**МИНИСТЕРСТВО ОБРАЗОВАНИЯ
РЕСПУБЛИКИ БЕЛАРУСЬ**

**Белорусский национальный
технический университет**

Кафедра «Электротехника и электроника»

Ю. В. Бладыко

ПРАКТИЧЕСКИЕ ЗАНЯТИЯ В ЭЛЕКТРОННОЙ ЛАБОРАТОРИИ

Учебно-методическое пособие

Часть 2

**Минск
БНТУ
2018**

МИНИСТЕРСТВО ОБРАЗОВАНИЯ РЕСПУБЛИКИ БЕЛАРУСЬ
Белорусский национальный технический университет

Кафедра «Электротехника и электроника»

Ю. В. Бладыко

ПРАКТИЧЕСКИЕ ЗАНЯТИЯ В ЭЛЕКТРОННОЙ ЛАБОРАТОРИИ

Учебно-методическое пособие
по дисциплине «Электроника»

В 3 частях

Часть 2

*Рекомендовано учебно-методическим объединением
по образованию в области энергетики
и энергетического оборудования*

Минск
БНТУ
2018

УДК 621.3+621.38(076.5)(075.8)

ББК 31.2я7

Б68

Р е ц е н з е н т ы:

кафедра электротехники УО «Белорусский государственный аграрный технический университет» (заведующий кафедрой, кандидат технических наук, доцент *В. А. Ковалев*);
доцент УО «Белорусская государственная академия авиации», кандидат технических наук, доцент *М. И. Полуянов*

Бладыко, Ю. В.

Б68 Практические занятия в электронной лаборатории : учебно-методическое пособие по дисциплине «Электроника» : в 3 ч. Ч. 2. / Ю. В. Бладыко. – Минск: БНТУ, 2018. – 83 с.
ISBN 978-985-550-982-1 (Ч. 2).

Данное учебно-методическое пособие предназначено для студентов при проведении практических занятий по курсам «Электротехника и электроника», «Электротехника и промышленная электроника», «Электроника», «Электроника и информационно-измерительная техника», «Электроника и микропроцессорная техника».

Размещение тем практических занятий соответствует последовательности изложения материала курса электроники, которая принята кафедрой. Часть 2 учебно-методического пособия состоит из семи тем для изучения электроники с помощью Electronics Workbench. Электронная лаборатория на персональном компьютере помогает исследованию аналоговых и цифровых устройств.

Часть 1 вышла в БНТУ в 2015 году.

УДК 621.3+621.38(076.5)(075.8)

ББК 31.2я7

ISBN 978-985-550-982-1 (Ч. 2)

ISBN 978-985-550-495-6

© Бладыко Ю. В., 2018

© Белорусский национальный технический университет, 2018

Практическое занятие № 9

ИССЛЕДОВАНИЕ ИЗБИРАТЕЛЬНЫХ УСИЛИТЕЛЕЙ, ГЕНЕРАТОРОВ ЛИНЕЙНО ИЗМЕНЯЮЩЕГОСЯ НАПРЯЖЕНИЯ, ЭЛЕКТРОННЫХ ГЕНЕРАТОРОВ

Содержание занятия

1. Исследовать избирательные усилители (ИУ) на операционных усилителях (активные полосовые фильтры). Решить задачу 15.23 (по образцу 15.8) [2].
2. Исследовать активный полосовой фильтр с R -входом (файл **banda1.ewb**, рис. 9.1).

Active RC Bandpass Filter (R - input)

Активный полосовой фильтр (с R -входом)

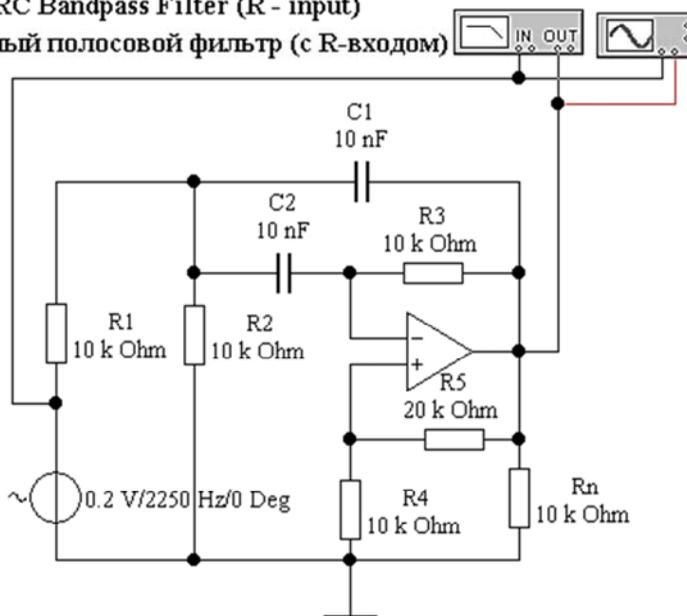


Рис. 9.1. Активный полосовой фильтр с R -входом (файл **banda1.ewb**)

Пояснить вид АЧХ по характериографу (*Bode Plotter*). Определить максимальный коэффициент усиления K_0 и соответствующую ему резонансную частоту f_0 по АЧХ и осциллографу, сравнить полученные значения с расчетными в окне *Description*. Найти фазовый

сдвиг между входным и выходным напряжениями по осциллографу и по ФЧХ на характериографе. После определения по АЧХ границ полосы пропускания рассчитать добротность $Q = f_0 / (f_v - f_n)$ и сравнить результат с вычисленным по формуле в окне *Description*.

3. Исследовать активный полосовой фильтр с R -входом и $R_5 = \infty$ (файл **banda2.ewb**, рис. 9.2).

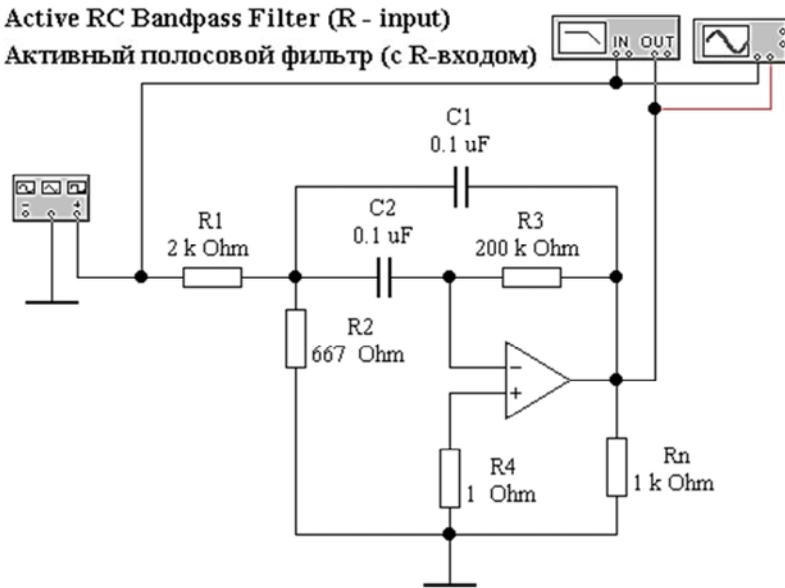


Рис. 9.2. Активный полосовой фильтр с R -входом и $R_5 = \infty$ (файл **banda2.ewb**)

Определить по измерительным приборам параметры, приведенные в окне *Description*. Экспериментально доказать, что максимальный коэффициент усиления K_0 регулируется изменением R_1 , резонансная частота f_0 зависит от R_2 , а ширина полосы пропускания $\Delta f = f_v - f_n$ является функцией R_3 .

4. Исследовать активный полосовой фильтр с R -входом и $R_2 = \infty$ (файл **banda2b.ewb**, рис. 9.3).

Параметры, приведенные в окне *Description*, определить по измерительным приборам. Настроить усилитель на частоту $f_0 = [\text{Номер в журнале}] \cdot 10$ Гц. При необходимости изменить границы частот для построения АЧХ характериографом.

Active RC Bandpass Filter (R - input)
Активный полосовой фильтр (с R-входом)

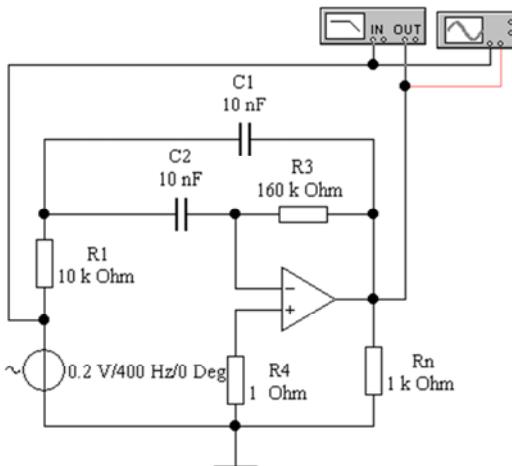


Рис. 9.3. Активный полосовой фильтр с R-входом и $R_2 = \infty$ (файл **banda2b.ewb**)

5. Исследовать активный полосовой фильтр с C-входом (файл **banda3.ewb**, рис. 9.4).

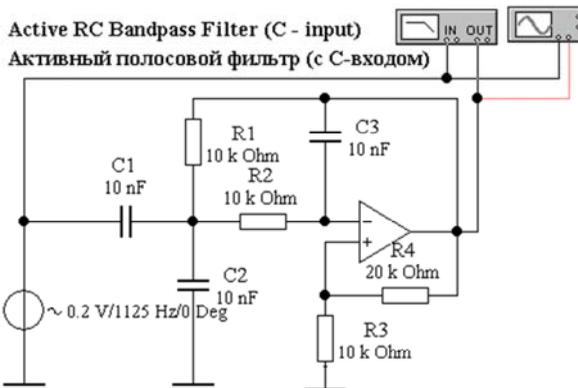


Рис. 9.4. Активный полосовой фильтр с C-входом (файл **banda3.ewb**)

Определить по измерительным приборам параметры, приведенные в окне *Description*.

6. Исследовать активный полосовой фильтр с положительной обратной связью – схема Саллена и Кея (файл **banda4.ewb**, рис. 9.5).

Определить по измерительным приборам параметры, приведенные в окне *Description*.

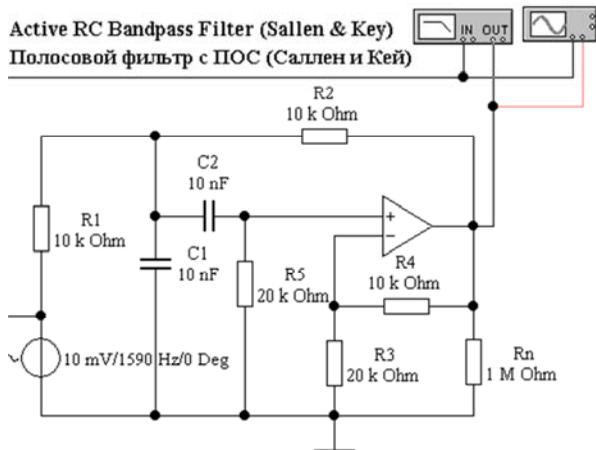


Рис. 9.5. Схема Саллена и Кея (файл **banda4.ewb**)

7. Исследовать универсальный фильтр 1 (файл **banda5.ewb**, рис. 9.6).

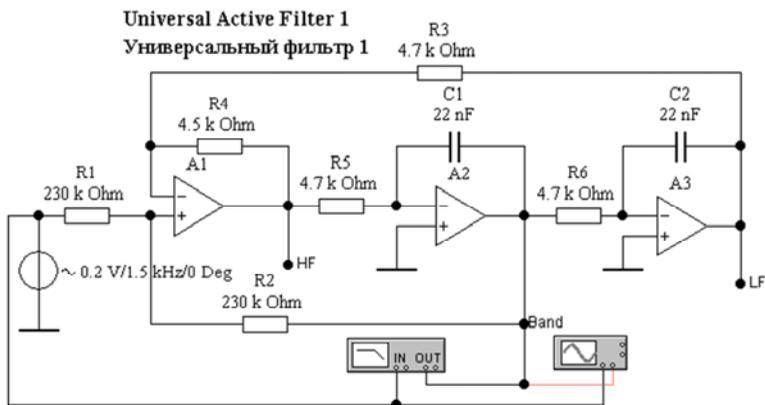


Рис. 9.6. Универсальный фильтр 1 (файл **banda5.ewb**)

Присоединить характериограф к выходу *Band*. Определить по измерительным приборам параметры, приведенные в окне *Description*. Присоединить характериограф к выходу *HF* (фильтр ВЧ), затем к выходу *LF* (фильтр НЧ), обратить внимание на вид АЧХ.

8. Исследовать универсальный фильтр 2 (файл **banda6.ewb**, рис. 9.7).

Присоединить характериограф по очереди к выходам *Band*, *LF1* и *LF2*, обратить внимание на вид АЧХ.

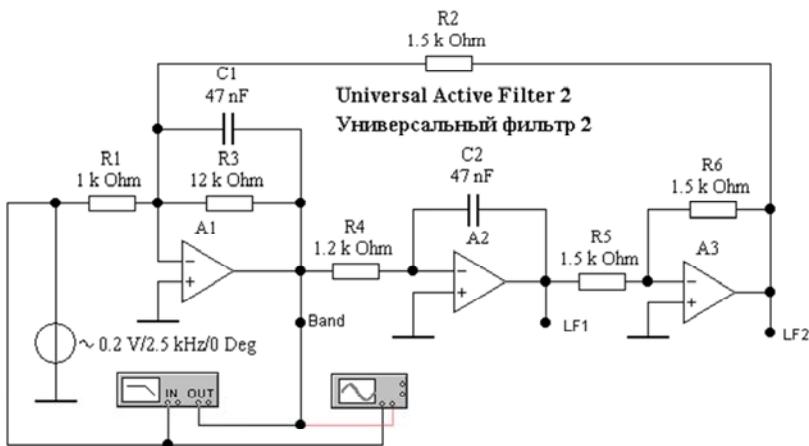


Рис. 9.7. Универсальный фильтр 2 (файл **banda6.ewb**)

9. Исследовать высокодобротный фильтр (файл **banda7.ewb**, рис. 9.8).

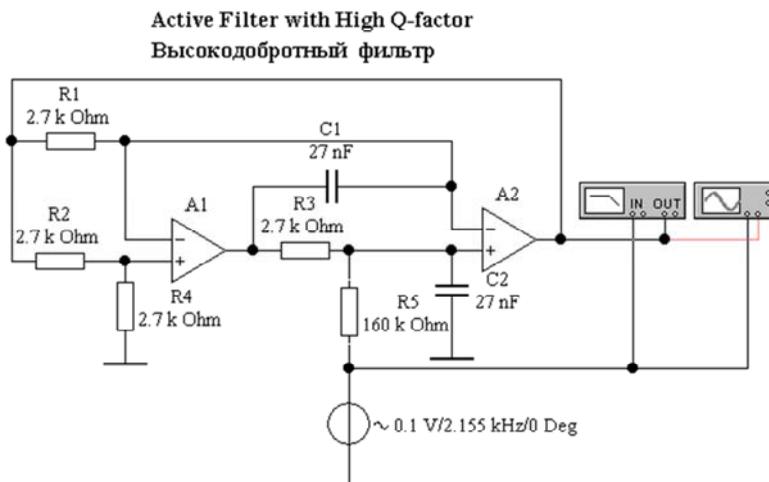


Рис. 9.8. Высокодобротный фильтр (файл **banda7.ewb**)

Определить максимальный коэффициент усиления K_0 и соответствующую ему резонансную частоту f_0 по АЧХ, сравнить с расчетными в окне *Description*.

10. Исследовать биквадратный фильтр (файл **banda8.ewb**, рис. 9.9).

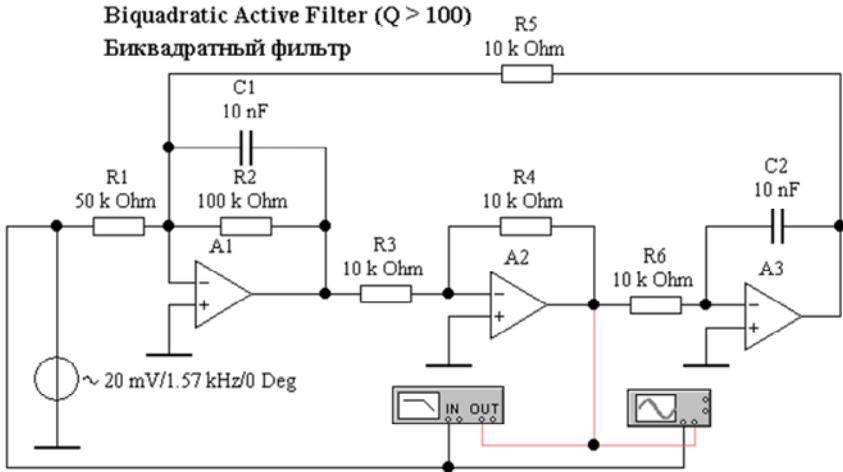


Рис. 9.9. Биквадратный фильтр (файл **banda8.ewb**)

Определить максимальный коэффициент усиления K_0 и соответствующую ему резонансную частоту f_0 по АЧХ, сравнить с расчетными в окне *Description*. Настроить усилитель на коэффициент усиления $K_0 = [\text{Номер в журнале}] / 10$.

11. Сравнить резонансную частоту избирательного усилителя на транзисторе (файл **banda9a.ewb**, рис. 9.10) с частотой активного полосового фильтра на ОУ с тем же LC -контуром в качестве обратной связи (файл **banda9b.ewb**, рис. 9.11).

Избирательный усилитель на транзисторе

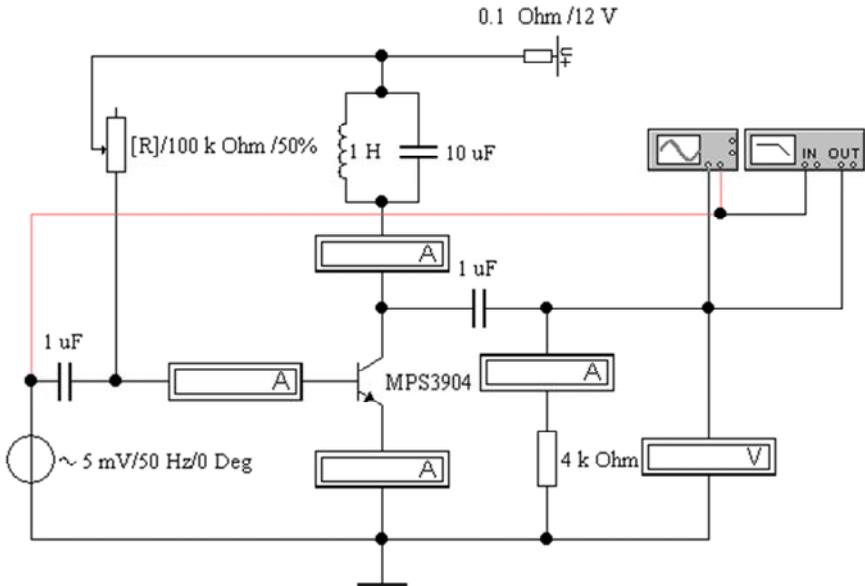


Рис. 9.10. Избирательный транзисторный усилитель с LC-контуром (файл **banda9a.ewb**)

ПФ с LC-контуром

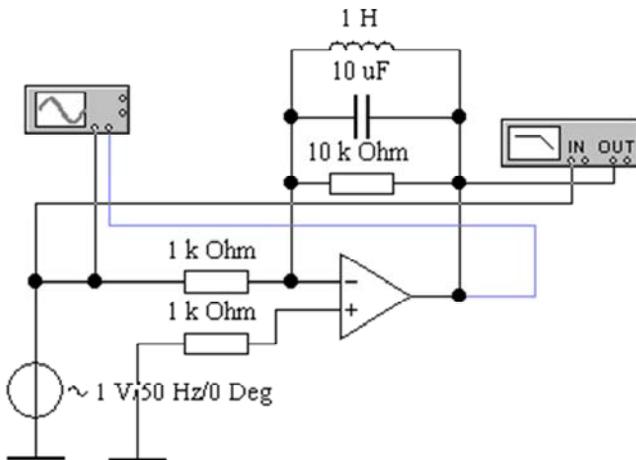


Рис. 9.11. Избирательный усилитель на ОУ с LC-контуром (файл **banda9b.ewb**)

12. Исследовать избирательный усилитель с двойным T -образным мостом в качестве обратной связи (файл **banda10.ewb**, рис. 9.12).

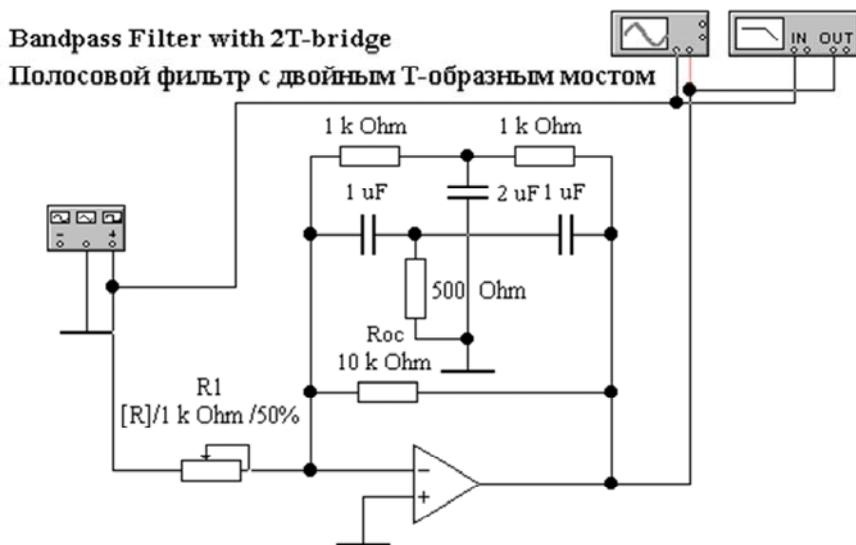


Рис. 9.12. Избирательный усилитель с двойным T -образным мостом (файл **banda10.ewb**)

Определить резонансную частоту f_0 по АЧХ, сравнить с расчетными по формулам в окне *Description*.

13. Исследовать генераторы линейно изменяющегося напряжения (ГЛИН). В схемах ГЛИН на транзисторе (файл **glin_tr.ewb**, рис. 9.13) и ГЛИН на ОУ (файл **oa_glin.ewb**, рис. 9.14) обратить внимание на ключевой режим работы транзистора VT, управляющий процессом перезаряда конденсатора C .

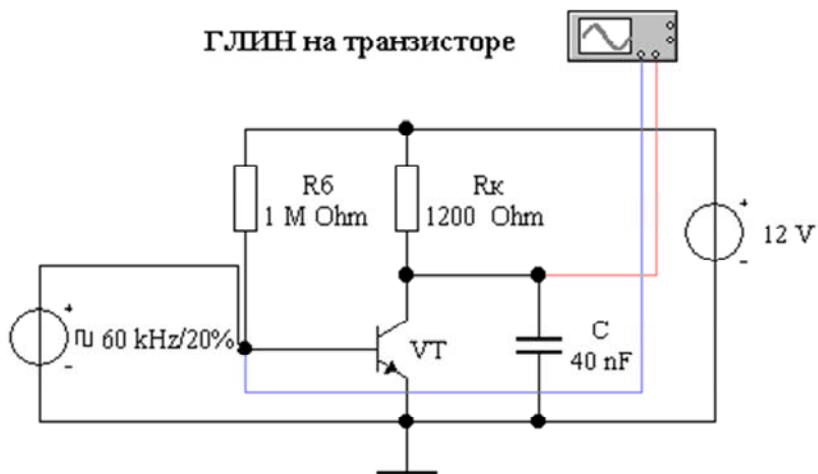


Рис. 9.13. ГЛИН на транзисторе (файл **glin_tr.ewb**)

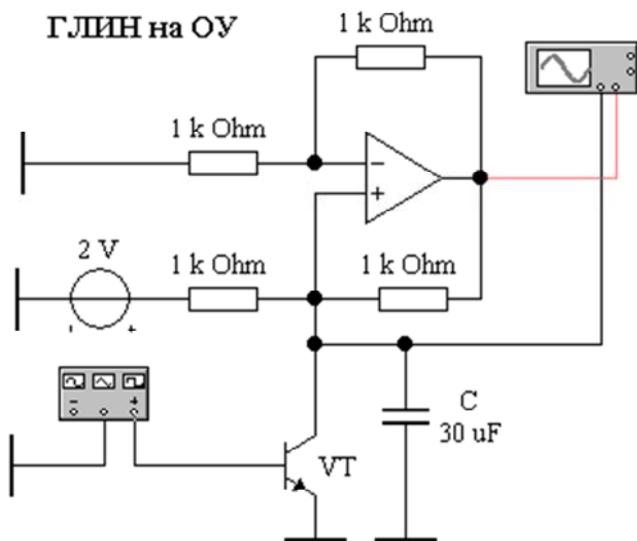


Рис. 9.14. ГЛИН на ОУ (файл **oa_glin.ewb**)

Схема генератора треугольных сигналов (файл **gen1.ewb**, рис. 9.15) получается компактной благодаря использованию подсхемы *Subcircuit*. Применение ключей с временной задержкой *Time-Delay Switch* ограничивает продолжительность работы схемы, поэтому при заполнении экрана осциллографа программа принудительно переходит в режим паузы *Pause*. Для этого использована команда меню *Analysis\Analysis Options\Instruments>Pause after each screen*.

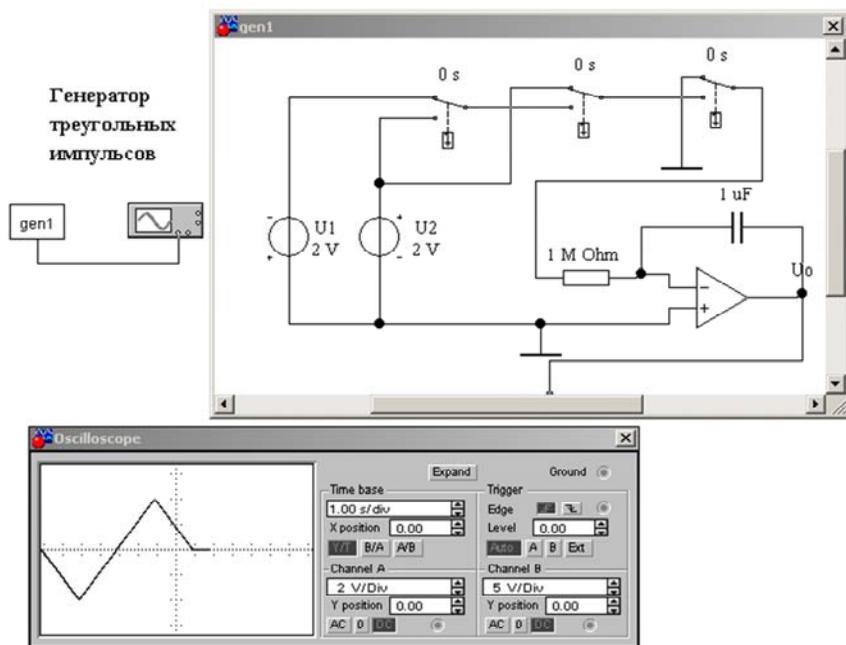


Рис. 9.15. Генератор треугольных сигналов (файл **gen1.ewb**)

14. Исследовать генераторы гармонических колебаний. В схемах *LC*-генератора с индуктивной связью (файл **gen_tran.ewb**, рис. 9.16) и генератора Колпитца (файл **gen_kol.ewb**, рис. 9.17) найти времязадающие элементы. Варьируя их параметры, отследить по осциллограмме изменение частоты колебаний.

Электронный генератор

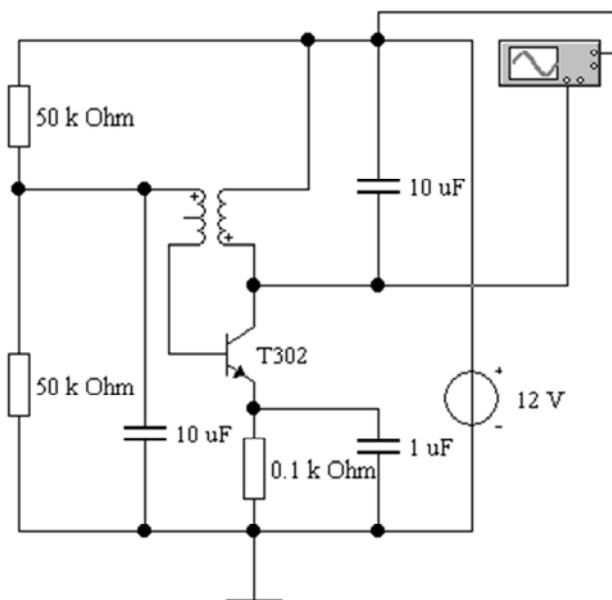


Рис. 9.16. LC-генератор с индуктивной связью на транзисторе (файл **gen_tran.ewb**)

Генератор Колпитца

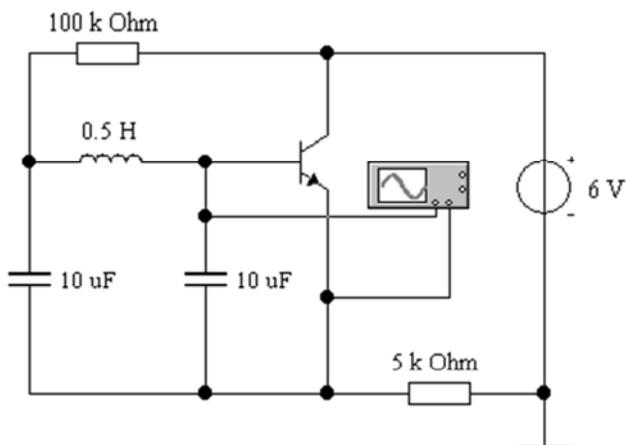


Рис. 9.17. Генератор Колпитца (файл **gen_kol.ewb**)

В схеме RC -генератора гармонических колебаний с мостом Вина на ОУ (файл **gen_vina.ewb**, рис. 9.18) определить период колебаний по осциллографу в развернутом виде (*Expand*), используя измерители.

Генератор гармонических колебаний с мостом Вина

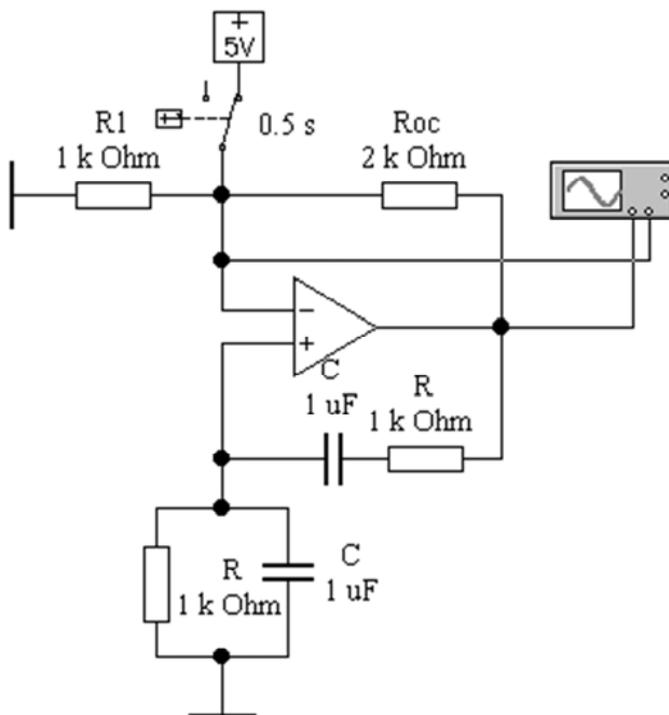


Рис. 9.18. Генератор гармонических колебаний с мостом Вина (файл **gen_vina.ewb**)

Сравнить измеренное значение с расчетом по формуле для симметричного моста Вина:

$$T = 2\pi RC.$$

Обратить внимание на запуск схемы в EWB для возбуждения колебаний с помощью кратковременной подачи импульса ключом с

временной задержкой. Экспериментально проверить необходимость выполнения условия устойчивой генерации сигналов:

$$R_{oc} = 2R_1.$$

15. Решить задачи 15.14 (по образцу 15.3), 15.18–15.20 (15.4), 15.22 (15.6) [2].

16. Рассчитать сумматор на операционном усилителе для своего варианта РГР 5 [3]. Для проверки расчетов использовать файлы **oa_sum_i.ewb**, **oa_sum_n.ewb**, **oa_sum_p.ewb** в соответствии с вариантом.

Контрольные вопросы

1. Что такое избирательный усилитель? Особенности АЧХ. Что такое и как определяется полоса пропускания?

2. Основные принципы построения самовозбуждающихся устройств на базе ОУ.

3. Что такое частотно-зависимые цепи и в каких устройствах они используются?

4. В каких случаях применяются *LC*-генераторы, *RC*-генераторы?

5. Назвать причины, вызывающие нарушение стабильности частоты автогенератора.

6. Назвать условия устойчивой генерации сигналов генератора гармонических колебаний с мостом Вина на ОУ.

7. Принцип построения и использование ГЛИН.

Практическое занятие № 10

ИССЛЕДОВАНИЕ ИМПУЛЬСНЫХ УСТРОЙСТВ. ТРИГГЕР ШМИТТА, МУЛЬТИВИБРАТОР

Содержание занятия

1. Исследовать компаратор. Решить задачу 15.24 (по образцу 15.9) [2].
2. Исследовать компаратор в EWB (файл **comparator.ewb**, рис. 10.1). Изменить значение напряжения источника $E1$ на 2–1 В. Объяснить вид осциллограммы выходного напряжения.

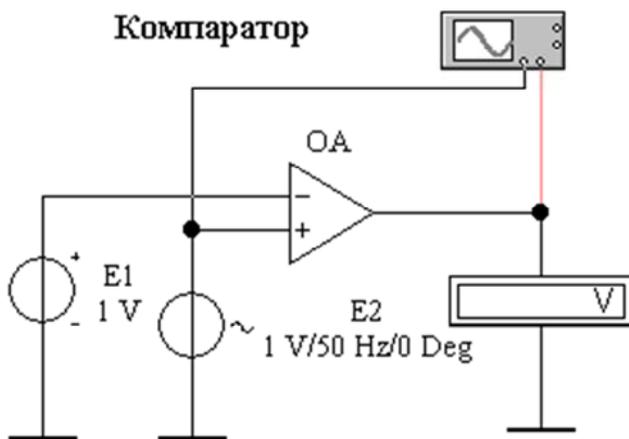


Рис. 10.1. Компаратор на ОУ (файл **comparator.ewb**)

3. Исследовать триггер Шмитта. Решить задачу 15.25 (по образцу 15.10) [2].
4. Исследовать триггер Шмитта на БТ (файлы **trigs_bt1.ewb**, **trigs_bt2.ewb** и **trigs_bt3.ewb**, рис. 10.2–10.4). При желании можно оценить влияние параметров элементов схем на работоспособность схем. Для этого рекомендуется изменять параметр каждого элемента на порядок в сторону увеличения и в сторону уменьшения.

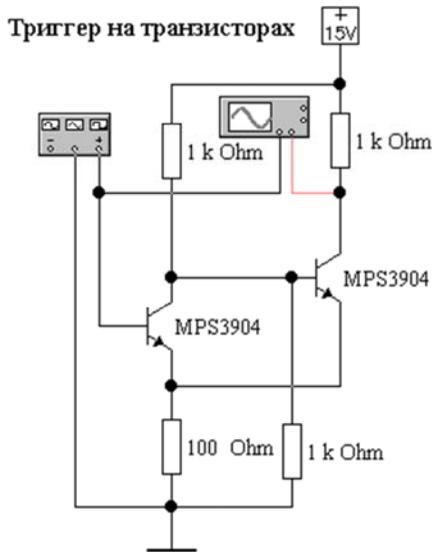


Рис. 10.2. Упрощенный триггер Шмитта на биполярных транзисторах (файл **trigs_bt1.ewb**)

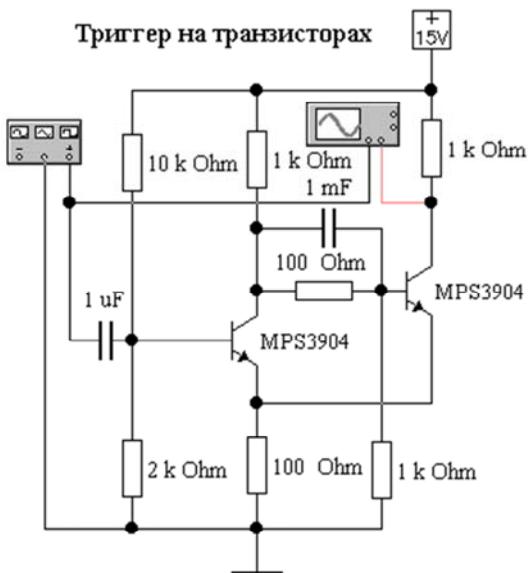


Рис. 10.3. Триггер Шмитта на биполярных транзисторах (файл **trigs_bt2.ewb**)

**Схема насыщенного триггера
с автоматическим смещением**

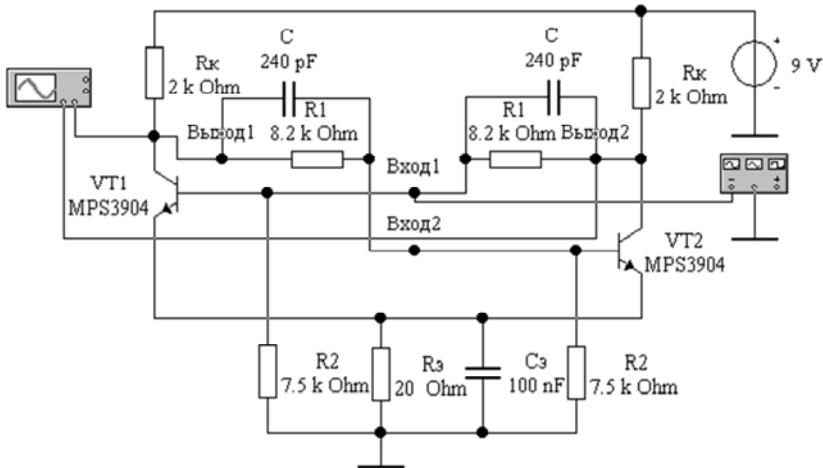


Рис. 10.4. Насыщенный триггер с автоматическим смещением (файл **trigs_bt3.ewb**)

5. Исследовать триггер Шмитта на ОУ (файлы **oa_trigs.ewb** и **oa_trig1.ewb**, рис. 10.5, 10.6). Посмотреть временные диаграммы (файл **oa_trigs.ewb**, осциллограф в режиме Y/T , см. рис. 10.5) и амплитудную характеристику $U_{\text{вых}}$ ($U_{\text{вх}}$) (осциллограф в режиме A/B). Оценить влияние R_1 и R_2 на напряжения срабатывания и отпускания, сравнить результаты с вычисленными по формулам в окне *Description*.

Триггер Шмитта

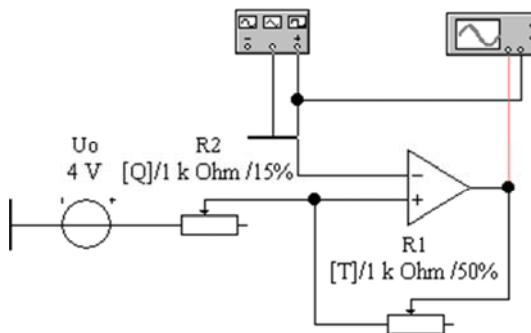


Рис. 10.5. Триггер Шмитта на ОУ (файл **oa_trigs.ewb**)

Выполнить то же при изменении полярности опорного напряжения U_0 и при $U_0 = 0$. Оценить влияние отрицательной обратной связи (R_3 и R_4) на напряжения срабатывания и отпускания (файл **oa_trig1.ewb**, см. рис. 10.6).

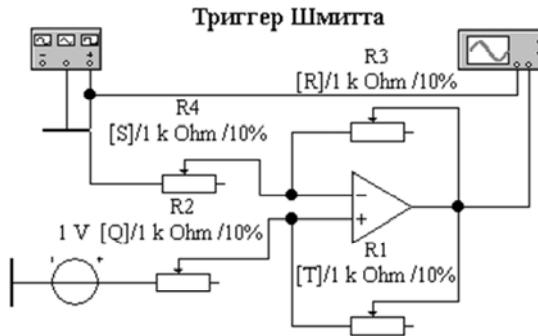


Рис. 10.6. Триггер Шмитта на ОУ с ООС (файл **oa_trig1.ewb**)

6. Исследовать мультивибратор. Решить задачу 16.16 (по образцу 16.3), 16.17 (16.4) [2].

7. Исследовать мультивибратор на БТ (файл **multiv_t.ewb**, рис. 10.7). Определить по осциллографу длительность импульса, длительность паузы, период и частоту. Оценить влияние времязадающих элементов на эти параметры.

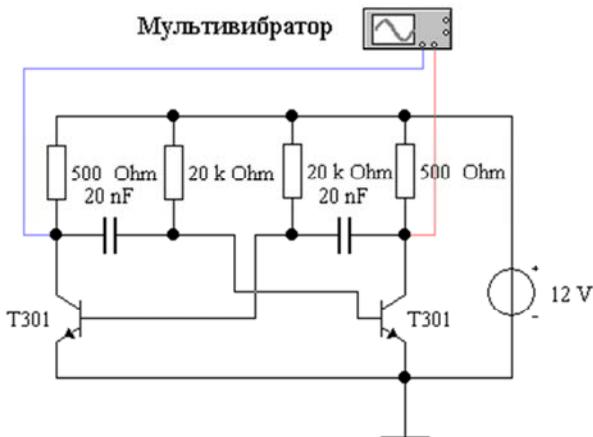


Рис. 10.7. Мультивибратор на биполярных транзисторах (файл **multiv_t.ewb**)

8. Исследовать одновибратор на БТ (файл **odnov_t.ewb**, рис. 10.8). Оценить влияние элементов на параметры генерации импульсов. Для этого рекомендуется изменять на порядок параметр каждого элемента.

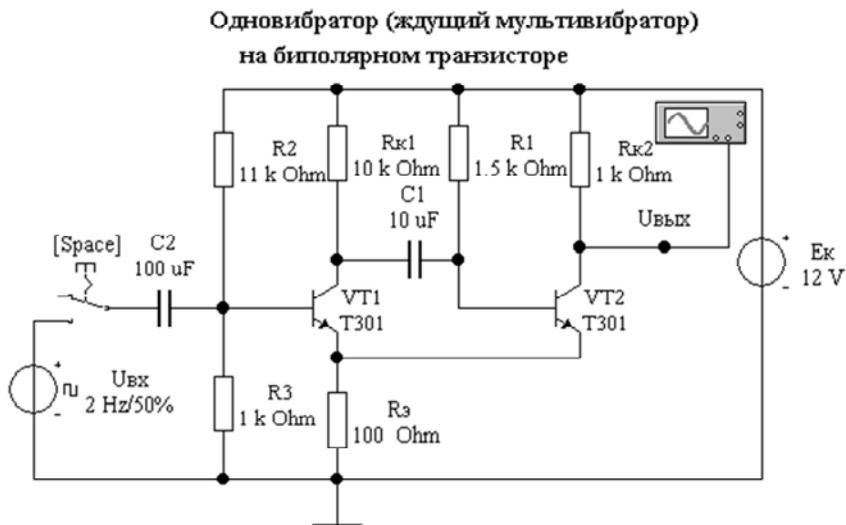


Рис. 10.8. Одновибратор на биполярных транзисторах (файл **odnov_t.ewb**)

9. Исследовать мультивибратор на ОУ (файл **multiv_oa.ewb**, рис. 10.9). Определить по осциллографу длительность импульса, длительность паузы, период и частоту, сравнить результаты с вычисленными по формулам в окне *Description*. Оценить влияние R_1 , R_2 , $R_{ос}$, C на эти параметры. Для несимметричного мультивибратора (файл **mult_nes.ewb**, рис. 10.10) определить скважность импульсов Q , выяснить, какие элементы влияют на Q .

Симметричный мультивибратор

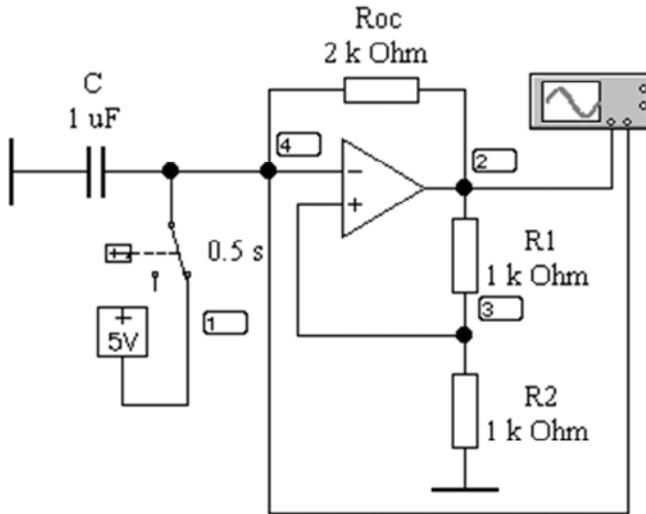


Рис. 10.9. Мультивибратор на ОУ (файл `multiv_oa.ewb`)

Несимметричный мультивибратор

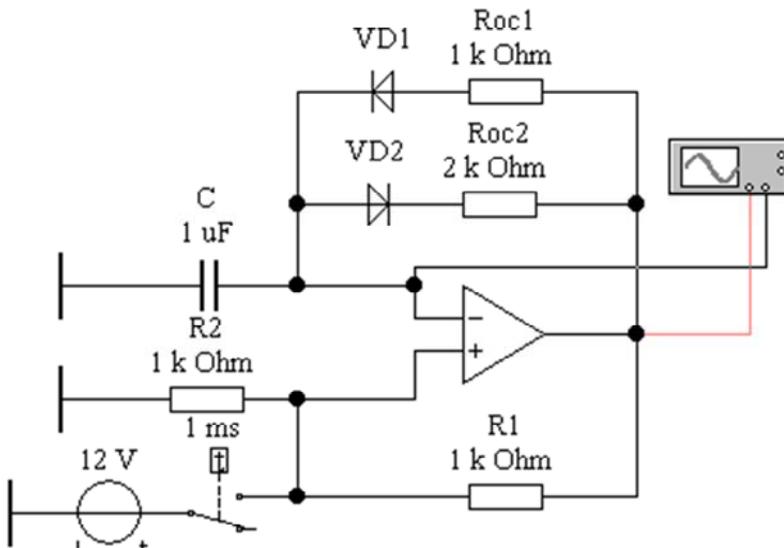


Рис. 10.10. Несимметричный мультивибратор на ОУ (файл `mult_nes.ewb`)

10. Исследовать одновибратор на ОУ (файл **odnov_oa.ewb**, рис. 10.11). Оценить влияние элементов схемы на параметры генерации импульсов. Для этого рекомендуется изменять на порядок параметр каждого элемента.

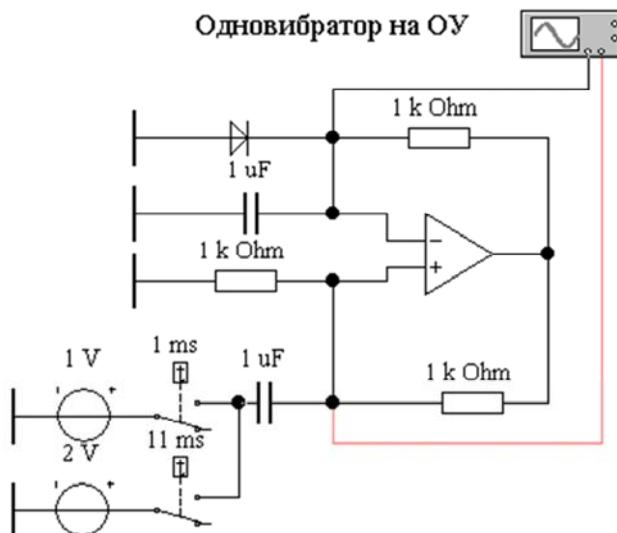


Рис. 10.11. Одновибратор на ОУ (файл **odnov_oa.ewb**)

11. Проверить решенные задачи 16.16 и 16.17 в EWB.

12. Факультативно (после лекции «Логические элементы»).

Рассчитать свой вариант РГР 6. Проверить решенные задачи в EWB (**LE_13.ewb**).

Контрольные вопросы

1. Что такое пороговые устройства?
2. Какое принципиальное отличие при построении компаратора и триггера Шмитта на ОУ?
3. Поясните, что такое гистерезис в электронных цепях?
4. Почему одновибратор называют ждущим мультивибратором?
5. Как регулируется скважность импульсов в несимметричном мультивибраторе?

Практическое занятие № 11

ИССЛЕДОВАНИЕ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ

Содержание занятия

1. Реализовать логические функции И и ИЛИ (файлы **dl_and.ewb**, **dl_or.ewb**, рис. 11.1, 11.2). С помощью ключей (управляются клавишами «А», «В», «С») подать на вход схем различные комбинации переменных *A*, *B*, *C*. Проверить выполнение таблицы истинности, приведенной в окне *Description*.

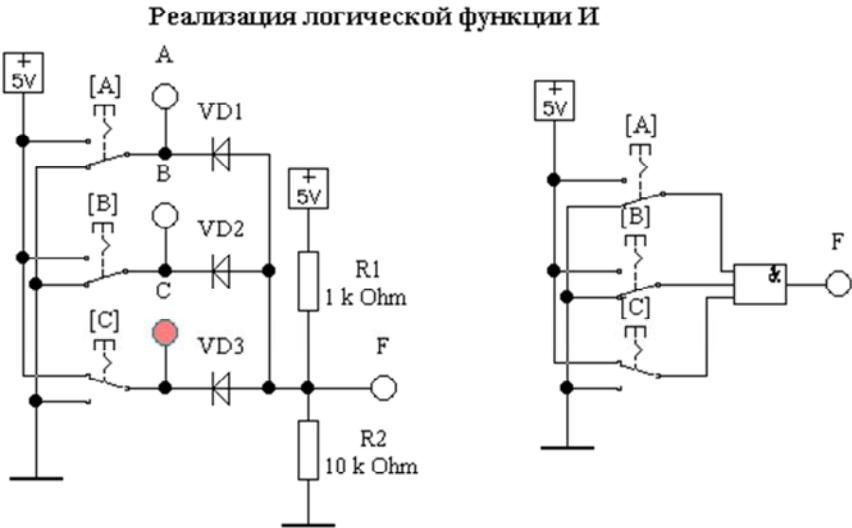


Рис. 11.1. Реализация логической функции И (файл **dl_and.ewb**)

Реализация логической функции ИЛИ

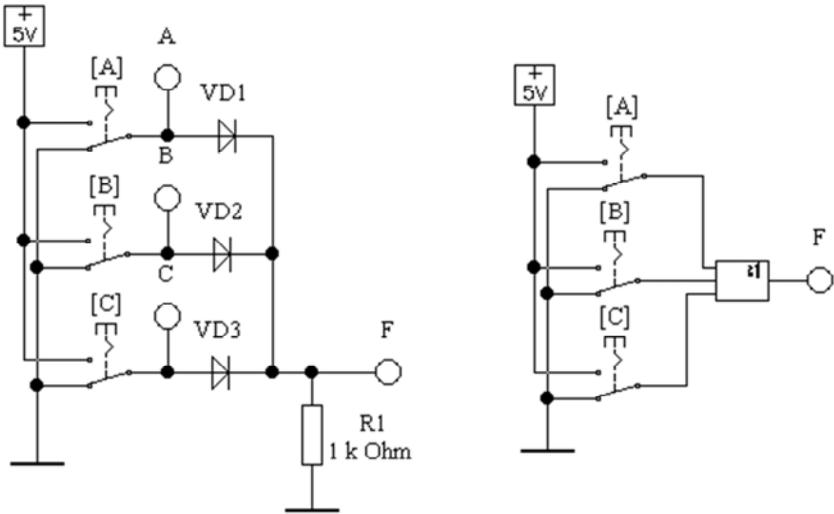


Рис. 11.2. Реализация логической функции ИЛИ (файл **dl_or.ewb**)

2. Реализовать микросхемно логические элементы (файлы **rtl.ewb**, **dtl.ewb**, **ttl.ewb**, **esl.ewb**, **mostl.ewb** и **kmostl.ewb**, рис. 11.3–11.8).

Резисторно-транзисторная логика (РТЛ)

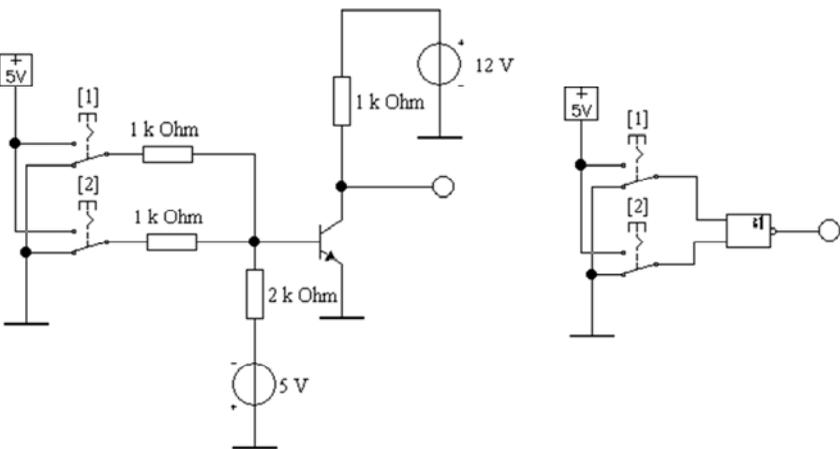


Рис. 11.3. Резисторно-транзисторная логика (файл **rtl.ewb**)

Диодно-транзисторная логика (ДТЛ)

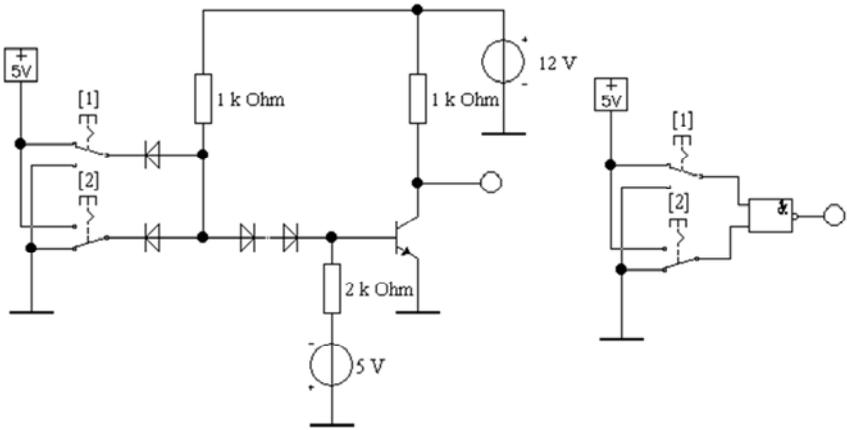


Рис. 11.4. Диодно-транзисторная логика (файл **dtl.ewb**)

Транзисторно-транзисторная логика (ТТЛ), многоэмиттерный транзистор заменен на VT1 и VT2

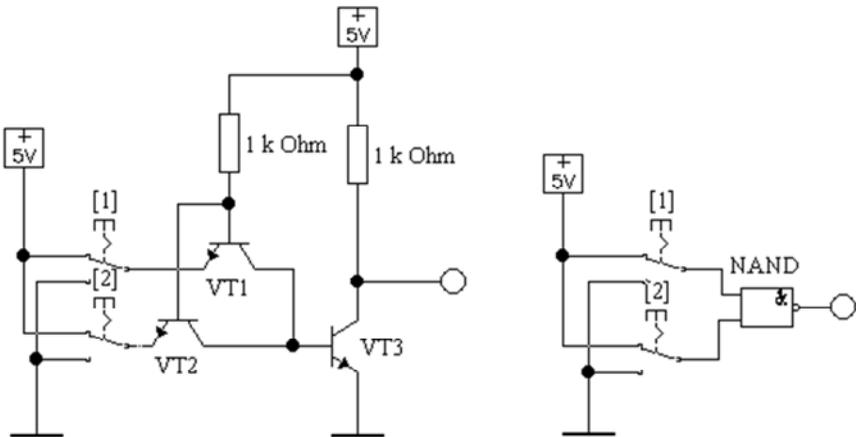


Рис. 11.5. Транзисторно-транзисторная логика (файл **ttl.ewb**)

Эмиттерно-связанная логика (ЭСЛ)

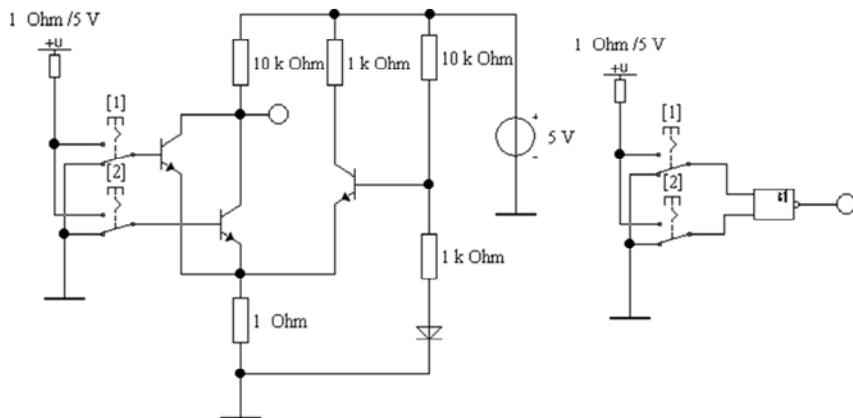


Рис. 11.6. Эмиттерно-связанная логика (файл **esl.ewb**)

МДП-транзисторная логика (МДПТЛ)

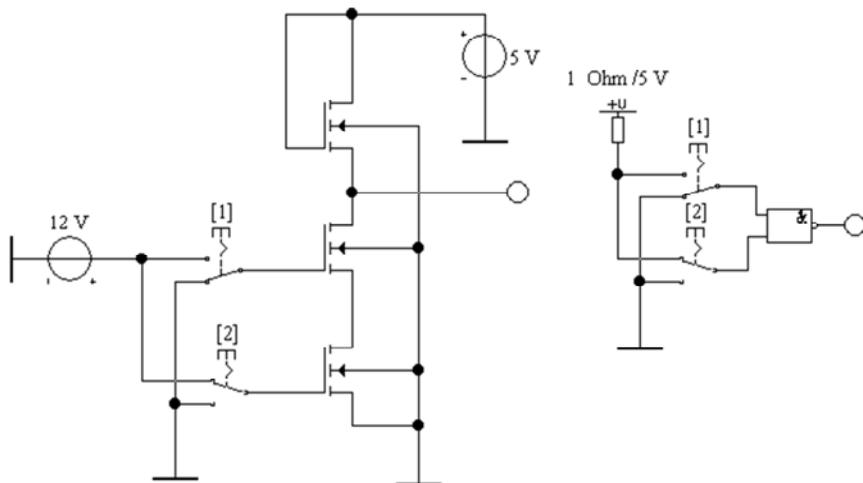


Рис. 11.7. Логика МДПТЛ (файл **mostl.ewb**)

Комплементарная МДП-транзисторная логика (КМДПТЛ)

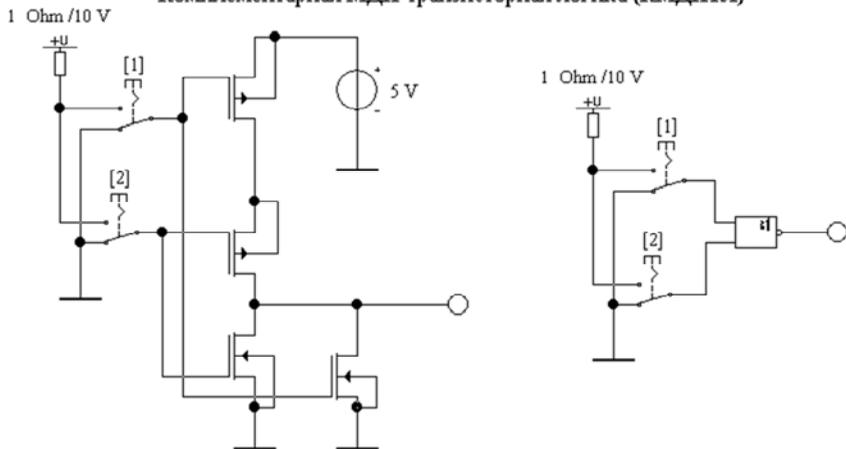


Рис. 11.8. Логика КМДПТЛ (файл **kmostl.ewb**)

3. Исследовать базовый элемент И-НЕ со сложным инвертором (файл **ttl155.ewb**, рис. 11.9).

Базовый элемент И-НЕ состоит из
многоэмиттерного транзистора VT1
и сложного усилителя-инвертора

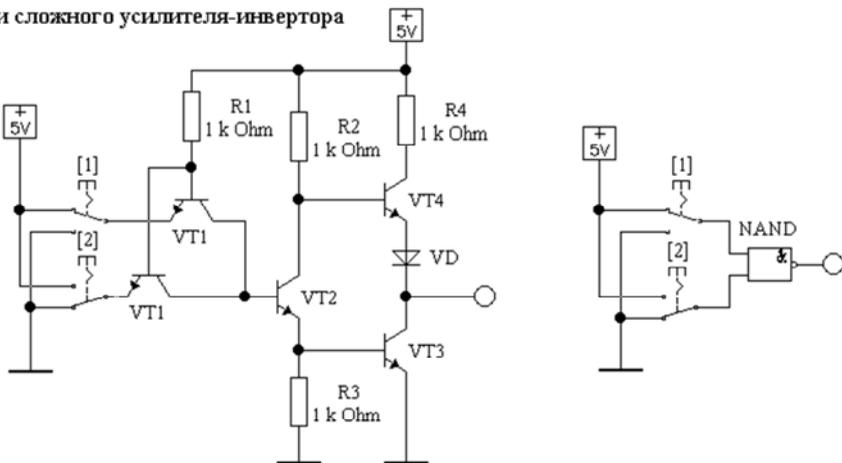


Рис. 11.9. Базовый элемент И-НЕ со сложным инвертором на основе микросхемы К155ЛА3 логики ТТЛ (файл **ttl155.ewb**)

4. Решить задачи 16.19 (по образцу 16.6), 16.20 (16.7), 16.21–16.23 [2].

5. Исследовать логические элементы EWB [1], используя панель инструментов *Logic Gates*.

6. Рассчитать свой вариант РГР 6 или 7 [3]. Проверить решенные задачи в EWB (файл **le_13.ewb**, рис. 11.10).

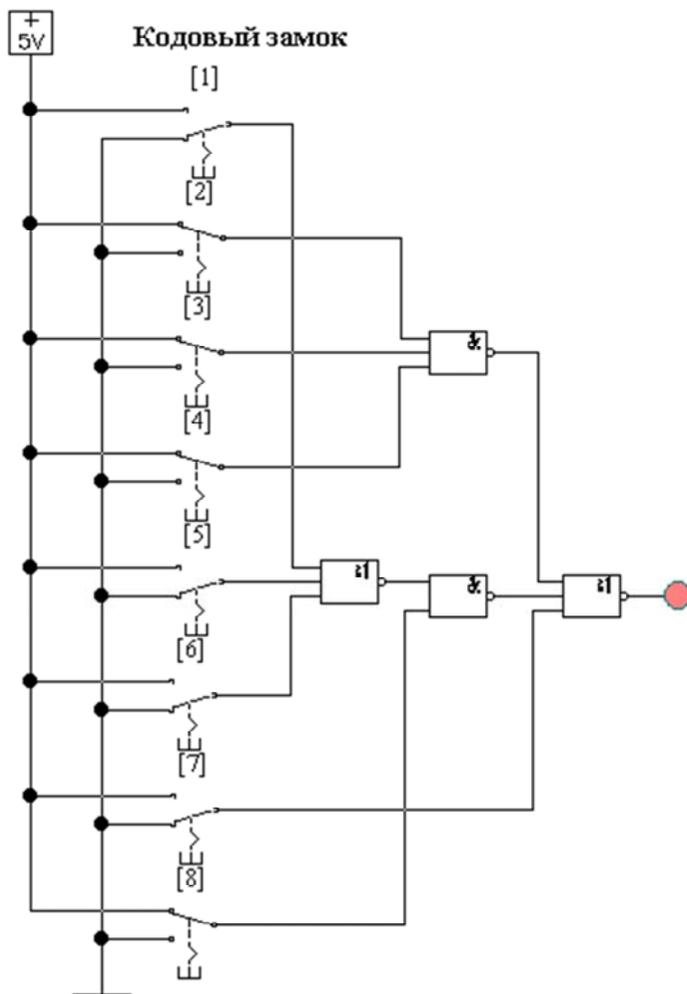


Рис. 11.10. Электронный замок (файл **le_13.ewb**)

Контрольные вопросы

1. Какие операции и тождества алгебры логики вы знаете?
2. Перечислите логические функции одного и двух аргументов, покажите примеры реализации.
3. Что представляет собой серия цифровых (логических) ИС?
4. Приведите примеры простейших цифровых устройств на основе логических элементов.
5. Реализуйте несколько функций, заданных таблицей истинности.
6. Какой набор логических элементов называют функционально полным (базовым)?
7. Поясните работу базового логического элемента.
8. Как классифицируются логические элементы по микросхемной реализации?
9. Объясните причины перспективности интегральных логических элементов.
10. Как работают логические элементы И-НЕ, ИЛИ-НЕ? Приведите их таблицы истинности.

Практическое занятие № 12

ИССЛЕДОВАНИЕ КОМБИНАЦИОННЫХ ЛОГИЧЕСКИХ УСТРОЙСТВ И СХЕМ

Содержание занятия

1. Изучить возможности *Electronics Workbench* по анализу и синтезу цифровых устройств: *Logic Converter*, *Logic Analyzer*, *Word Generator* (панель *Instruments*).

2. Исследовать комбинационные логические устройства (КЛУ). Использовать *Logic Converter* для реализации логической функции $F = (A + B)C$ (файл **kly1_abc.ewb**, рис. 12.1). Разобраться с назначением всех кнопок. Переписать в тетрадь таблицу истинности. Проверить выполнение таблицы истинности вручную (файл **kly2_abc.ewb**, рис. 12.2). С помощью ключей (управляются клавишами «1», «2», «Пробел») подать на вход схем различные комбинации переменных A, B, C . Обратит внимание на реализацию КЛУ в различных базисах.

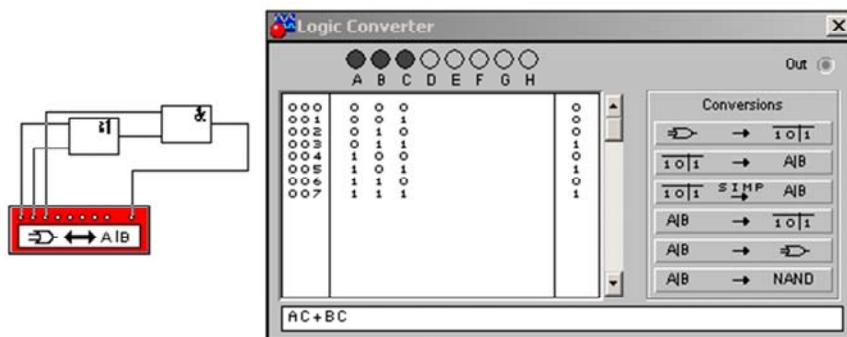


Рис. 12.1. Реализация функции $F = (A + B)C$ в *Logic Converter* (файл **kly1_abc.ewb**)

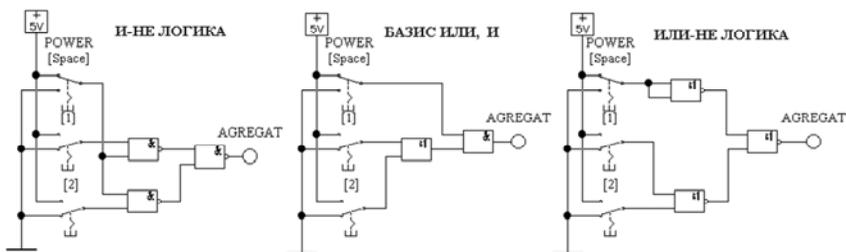


Рис. 12.2. Комбинационное логическое устройство для реализации функции $F = (A + B)C$ в различных базисах (файл **kly2_abc.ewb**)

3. Исследовать мажоритарную логику (файл **kly_maj.ewb**, рис. 12.3). Проверить выполнение таблицы истинности, приведенной в окне *Description*. Обратить внимание на реализацию КЛЮ в различных базисах.



Рис. 12.3. Комбинационное логическое устройство для реализации мажоритарной логики в различных базисах (файл **kly_maj.ewb**)

4. Исследовать работу семисегментных индикаторов (файл **helpfile.ewb**, рис. 12.4). Использовать *Word Generator*. Разобраться с назначением всех кнопок.

Запустить демонстрационный файл **file_life.ewb** (рис. 12.5), переключение слов выполнить клавишей «Пробел».

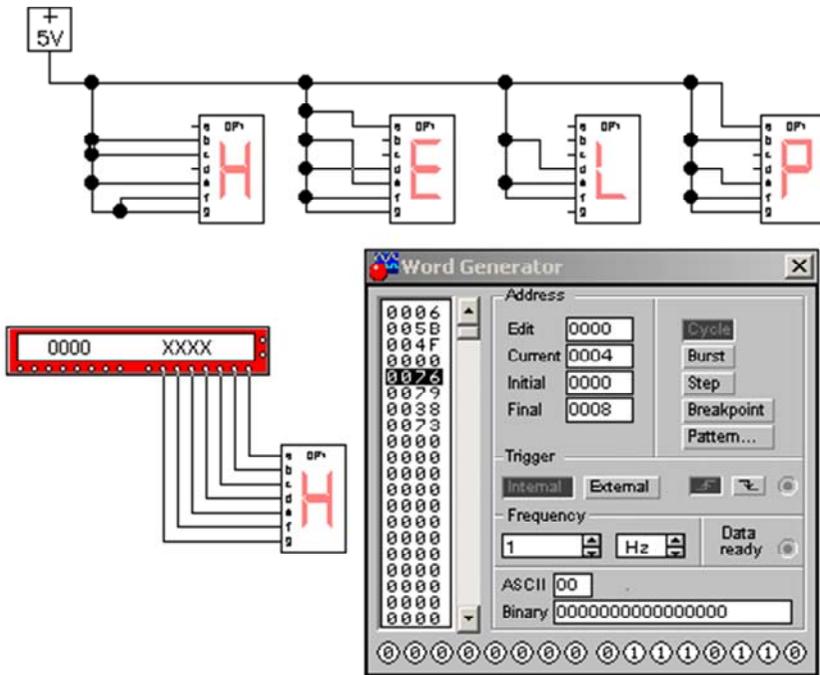


Рис. 12.4. Исследование работы семисегментных индикаторов с помощью *Word Generator* (файл *helpfile.ewb*)

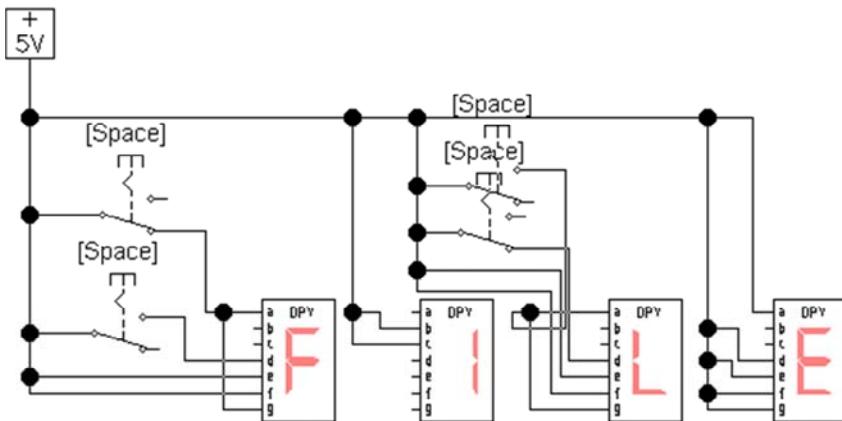


Рис. 12.5. Схема для демонстрации работы семисегментных индикаторов (файл *file_life.ewb*)

5. Исследовать комбинационные логические схемы (КЛС). Реализовать логическую функцию $F = ABC$ (файл **kls_abc.ewb**, рис. 12.6). С помощью ключей (управляются клавишами «А», «В», «С») подать на вход схем различные комбинации переменных A, B, C .

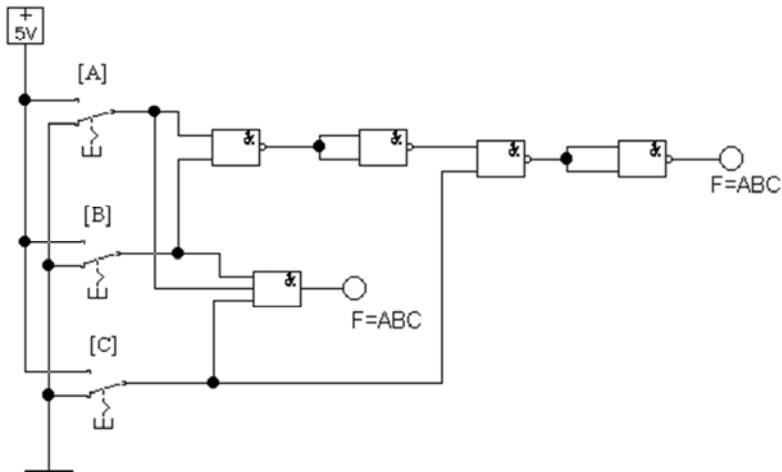


Рис. 12.6. Реализация функции $F = ABC$ (файл **kls_abc.ewb**)

6. Исследовать КЛС «Исключающее ИЛИ» (файл **kls_xor.ewb**, рис. 12.7). С помощью ключей (управляются клавишами «1», «2») подать на вход схем различные комбинации входных переменных. Проверить выполнение таблицы истинности, приведенной в окне *Description*.

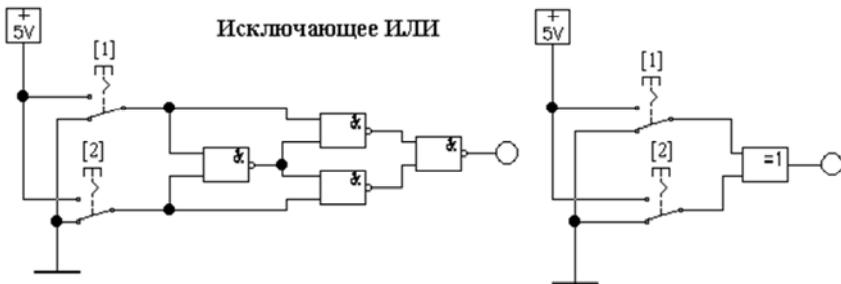


Рис. 12.7. Реализация функции «Исключающее ИЛИ» (файл **kls_xor.ewb**)

7. Исследовать компаратор (файл **comp1.ewb**, рис. 12.8). Подключая *Logic Converter* к различным выходам, получить таблицы истинности устройства сравнения. Исследовать двухразрядный компаратор (файл **kls_comp.ewb**, рис. 12.9).

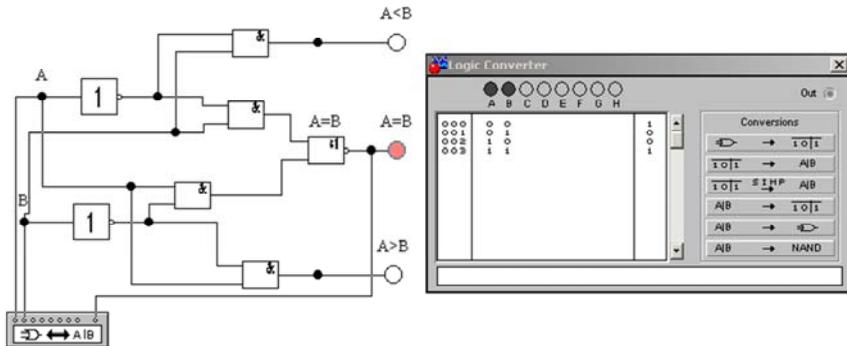


Рис. 12.8. Исследование компаратора с помощью *Logic Converter* (файл **comp1.ewb**)

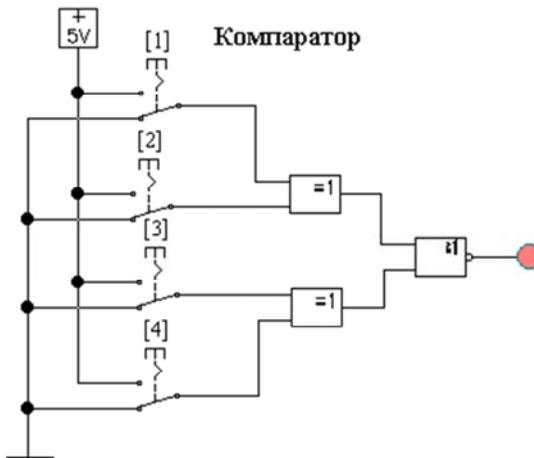


Рис. 12.9. Двухразрядный компаратор (файл **kls_comp.ewb**)

8. Исследовать полусумматор (файл **kls_hsum.ewb**, рис. 12,10). С помощью ключей (управляются клавишами «1», «2») подать на вход схем различные комбинации входных переменных. Проверить выполнение таблицы истинности, приведенной в окне *Description*.

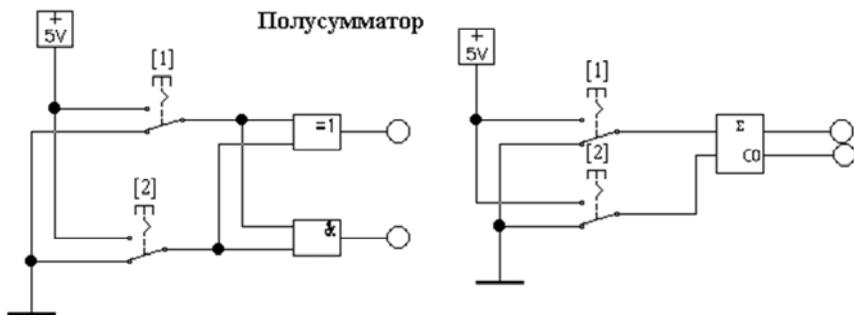


Рис. 12.10. Полу сумматор (файл **cls_hsum.ewb**)

Исследовать одноразрядный полный сумматор (файл **cls_sum1.ewb**, рис. 12.11). С помощью ключей (управляются клавишами «А», «В», «С») подать на вход схем различные комбинации переменных *A*, *B*, *C*. Проверить выполнение таблицы истинности, приведенной в окне *Description*.

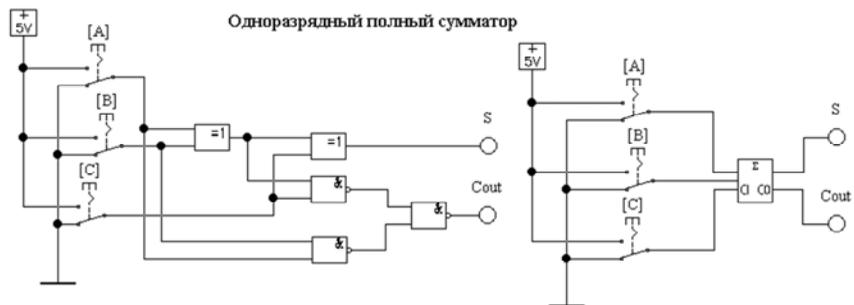


Рис. 12.11. Одноразрядный полный сумматор (файл **cls_sum1.ewb**)

Исследовать четырехразрядный полный сумматор (файл **cls_sum4.ewb**, рис. 12.12). С помощью ключей (управляются клавишами «1»–«8») подать на вход схем различные комбинации переменных *A*, *B*. Проверить с помощью четырехходовых индикаторов результат сложения (файл **cls_add4.ewb**, рис. 12.13).

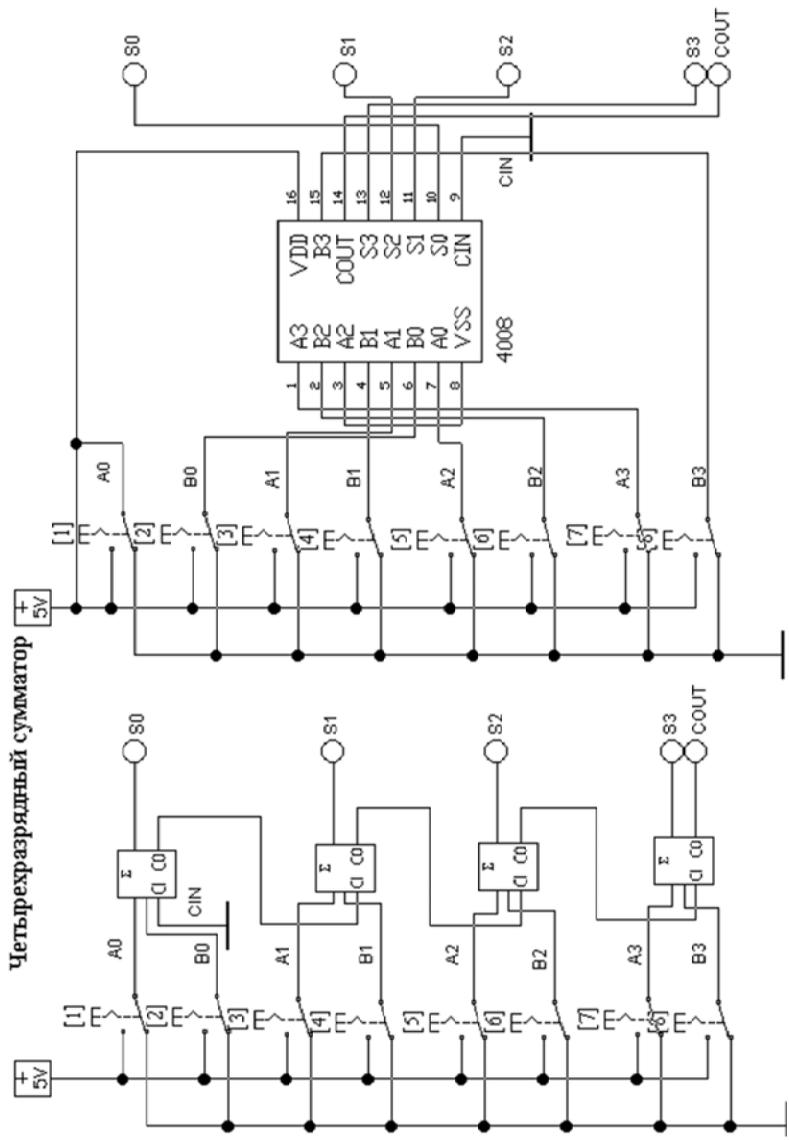


Рис. 12.12. Четырехразрядный полный сумматор (файл **kls_sum4.ewb**)

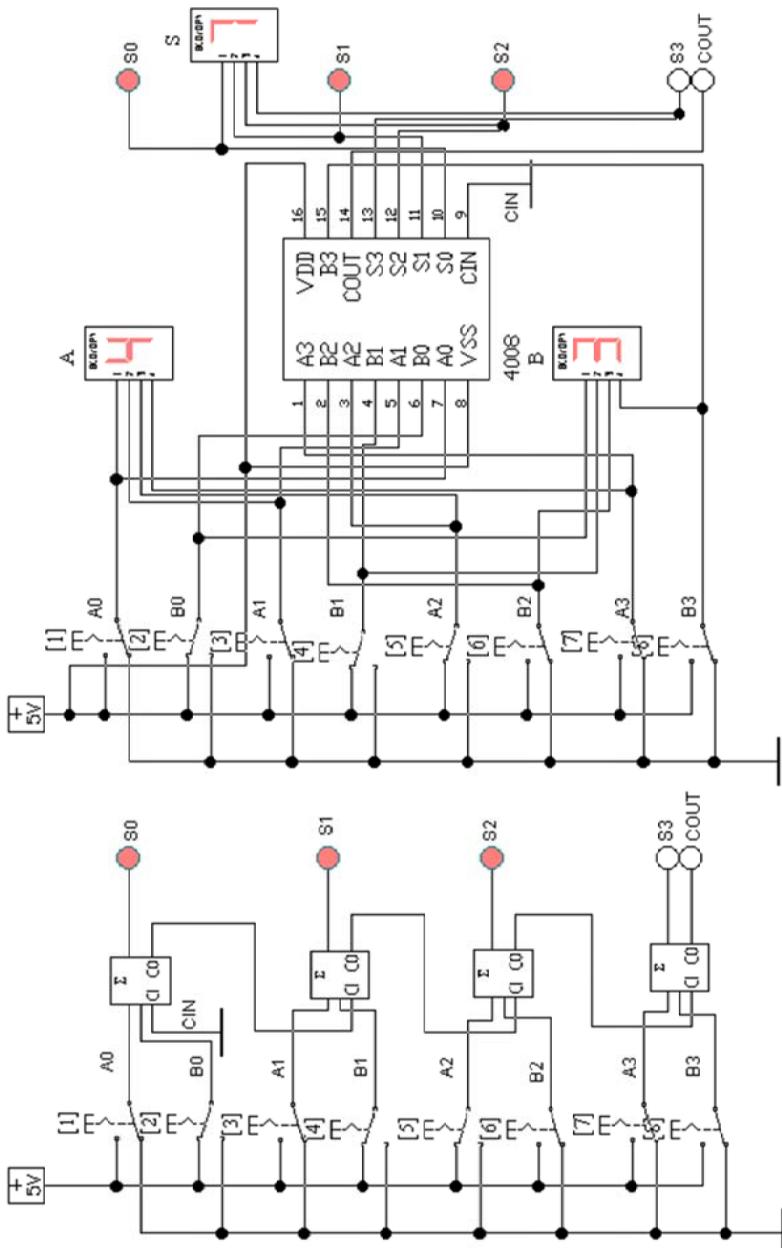


Рис. 12.13. Четырехразрядный полный сумматор (файл **kls_add4.ewb**)

9. Рассчитать свой вариант РГР 9 [3]. Проверить решенные задачи в EWB (файл **kls_numb.ewb**, рис. 12.14).

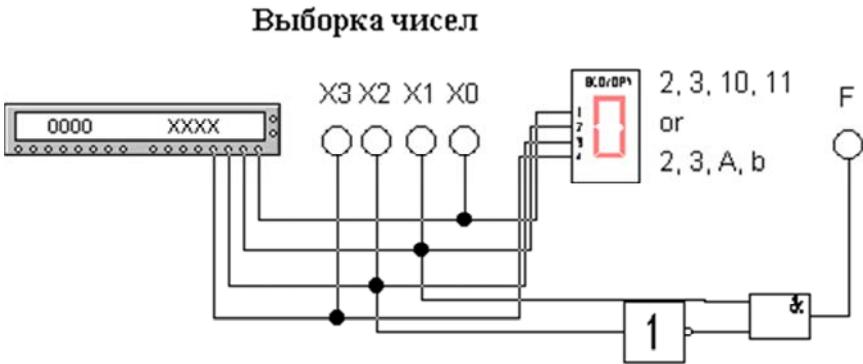


Рис. 12.14. Выборка чисел (файл **kls_numb.ewb**)

10. Разработать комбинационное устройство с четырьмя входами, дающее на выходе $F = 1$ при подаче на входы заданных в табл. 12.1 чисел в двоичном коде. При подаче на входы других чисел $F = 0$. Используемые логические элементы приведены в табл. 12.2.

Задание. Преобразовать заданные десятичные числа в четырехразрядные двоичные коды. Недостающие разряды добавить нулями. Составить таблицу истинности, в которой единице должны соответствовать только заданные числа. Записать и упростить логическое уравнение. Преобразовать его в соответствии с типом заданных логических элементов. Составить схему устройства.

Таблица 12.1

Группа	1	2	3	4	5	6
Логический базис	2ИЛИ-НЕ	И, НЕ	3И-НЕ	2И-НЕ	ИЛИ, НЕ	3ИЛИ-НЕ

Таблица 12.2

Вариант	Заданные числа	Вариант	Заданные числа	Вариант	Заданные числа
1	4, 6, 12, 14	11	4, 5, 12, 13	21	0, 1, 4, 5, 8, 9, 12, 13
2	0, 1, 8, 9	12	4–7, 12–15	22	0–7
3	6, 7, 14, 15	13	8, 10, 12, 14	23	8–15
4	2, 6, 10, 14	14	0, 2, 4, 6	24	Все числа, кратные 4
5	9, 11, 13, 15	15	1, 3, 5, 7	25	0, 3, 4, 7, 8, 11, 12, 15
6	0, 1, 2, 3	16	0, 1, 4, 5	26	Все четные
7	4, 5, 6, 7	17	8, 9, 12, 13	27	Все нечетные
8	8, 9, 10, 11	18	1, 3, 9, 11	28	1, 2, 5, 6, 9, 10, 13, 14
9	12, 13, 14, 15	19	10, 11, 14, 15	29	2, 3, 6, 7, 10, 11, 14, 15
10	3, 7, 11, 15	20	1, 5, 9, 13	30	0–3, 8–11

Контрольные вопросы

1. Чем отличаются КЛС от ЛЭ? Дайте сравнительный анализ на конкретных примерах.
2. Объясните принцип действия сумматора.
3. Как реализуется вычитание двоичных чисел?
4. Что такое мажоритарная логика?
5. Чем отличается полусумматор от полного сумматора?
6. Как реализовать компаратор на ЛЭ?
7. Как работает семисегментный индикатор?
8. Как построить восьмиразрядный сумматор?
9. Какие возможности существуют у *Electronics Workbench* для анализа и синтеза цифровых устройств?

Практическое занятие № 13

ИССЛЕДОВАНИЕ КОМБИНАЦИОННЫХ ЛОГИЧЕСКИХ СХЕМ. ДЕШИФРАТОР, ШИФРАТОР, МУЛЬТИПЛЕКСОР, ДЕМУЛЬТИПЛЕКСОР. АРИФМЕТИКО-ЛОГИЧЕСКОЕ УСТРОЙСТВО

Содержание занятия

1. Исследовать комбинационные логические схемы (КЛС). Проверить выполнение таблиц истинности, приведенных в окне *Description*. Дешифратор с тремя входами с генератором *Word Generator* и анализатором *Logic Analyzer* применить для построения временных диаграмм (файл **dc_demux.ewb**, рис. 13.1, 13.2), с ручным управлением (файл **decoder-linear.ewb**, **decoder-pyramid.ewb**, **de-multiplex1.ewb**, рис. 13.3–13.5), дешифратор с четырьмя выходами и разрешающим входом (файл **kls_dc2.ewb**, рис. 13.6). Применить дешифраторы для индикаторов (файл **decoder.ewb**, рис. 13.7), для реализации постоянного запоминающего устройства (файл **kls_rom.ewb**, рис. 13.8, 13.9). Исследовать демонстрационную схему дешифратора, работающую на семисегментный индикатор (файл **belarus.ewb**, рис. 13.10).

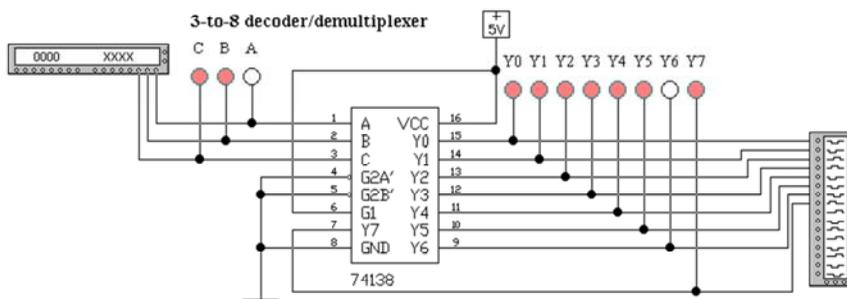


Рис. 13.1. Дешифратор-демультиплексор 3/8 (файл **dc_demux.ewb**)

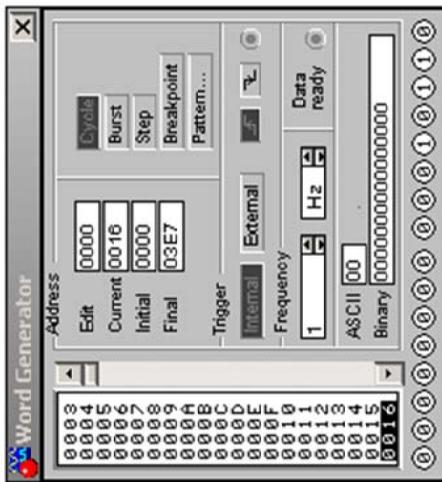
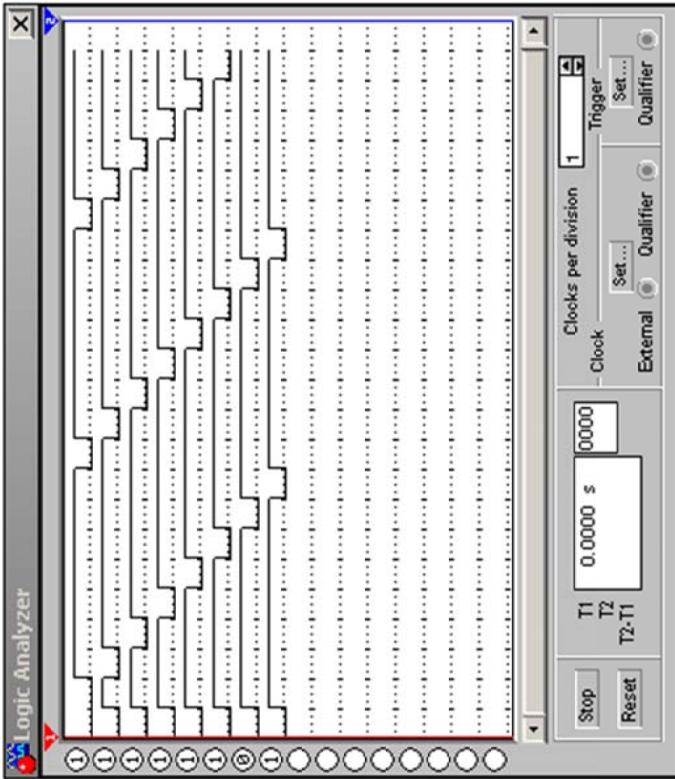
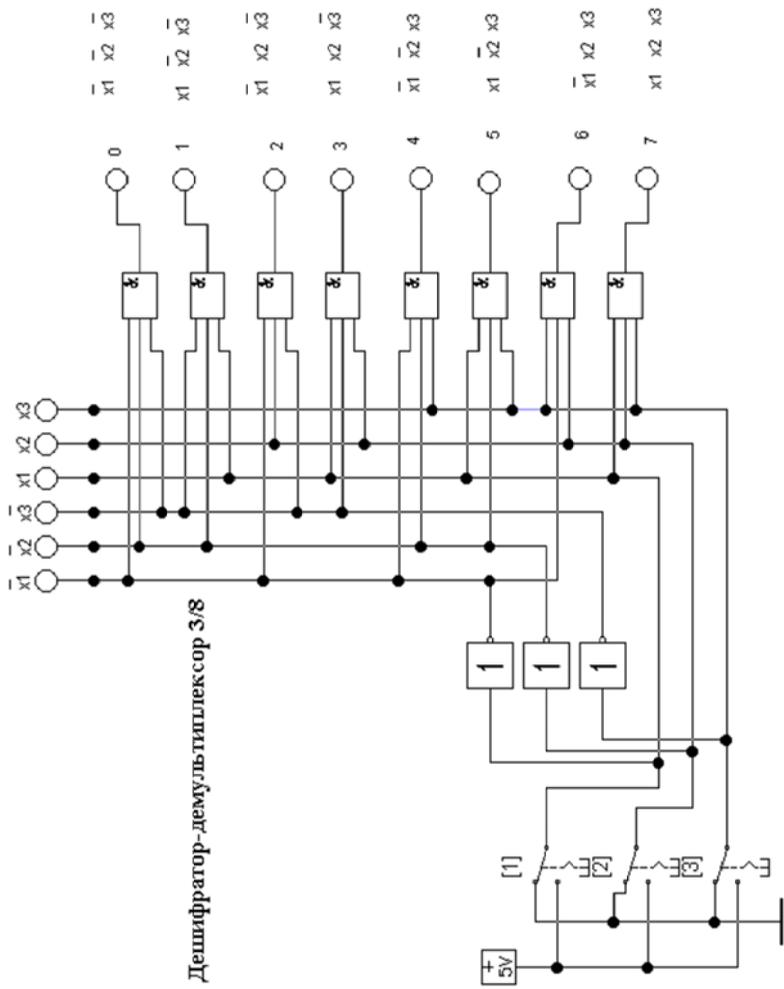


Рис. 13.2. Измерительные приборы *Instruments* для дешифратора (файл **dc_demux.evb**)



Дешифратор-демультиплексор 3/8

Рис. 13.3. Реализация дешифратора (файл **decoder-linear.ewb**)

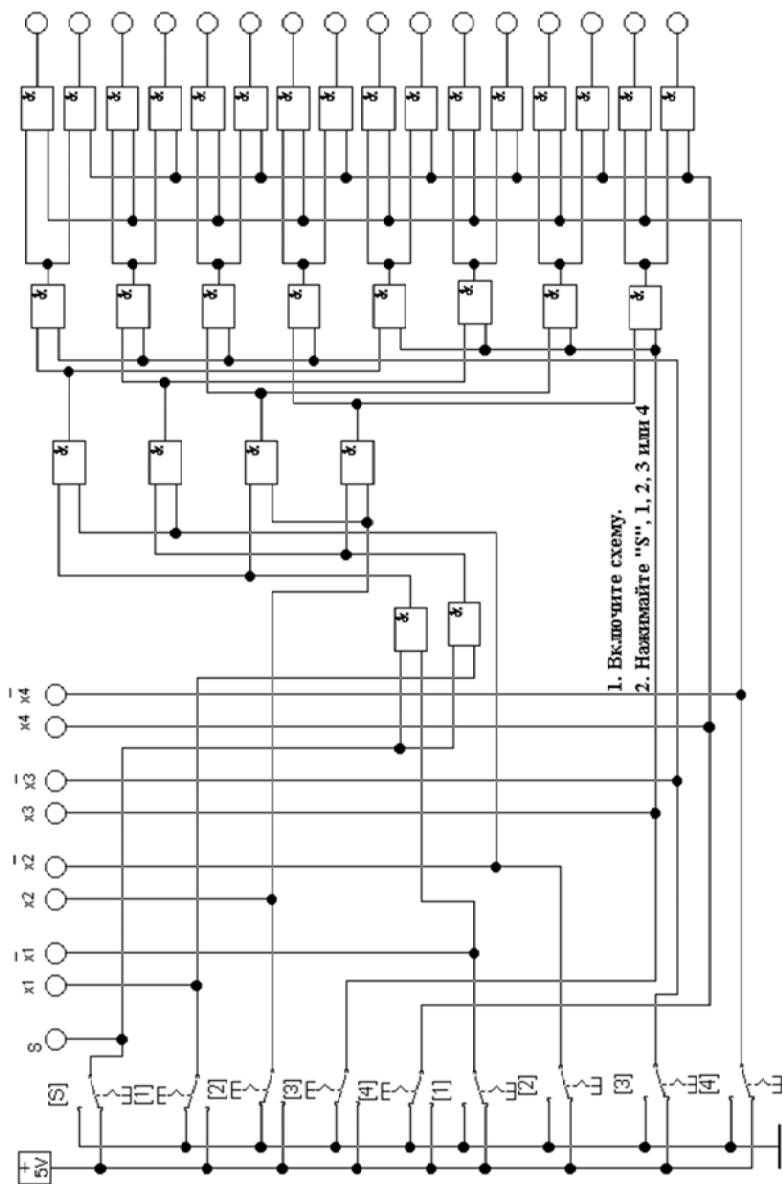


Рис. 13.4. Дешифратор-демультиплексор 4/16 (файл decoder-pyramid.ewb)

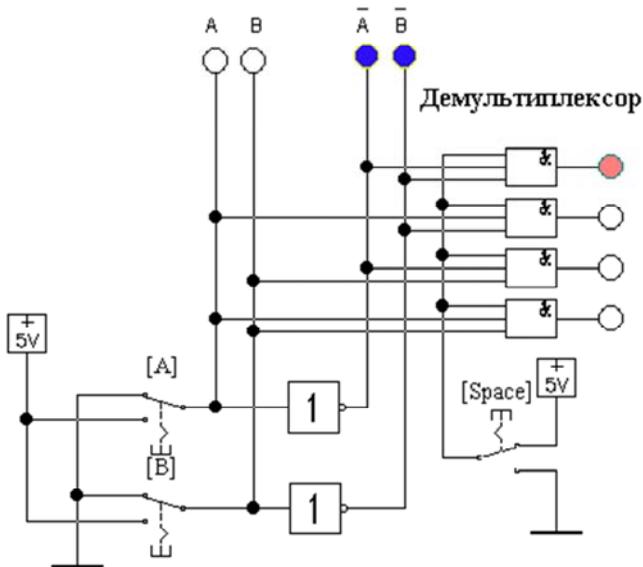


Рис. 13.5. Демультимплексор (файл *de-multiplex1.ewb*)

Дешифратор 2/4 с разрешающим входом E

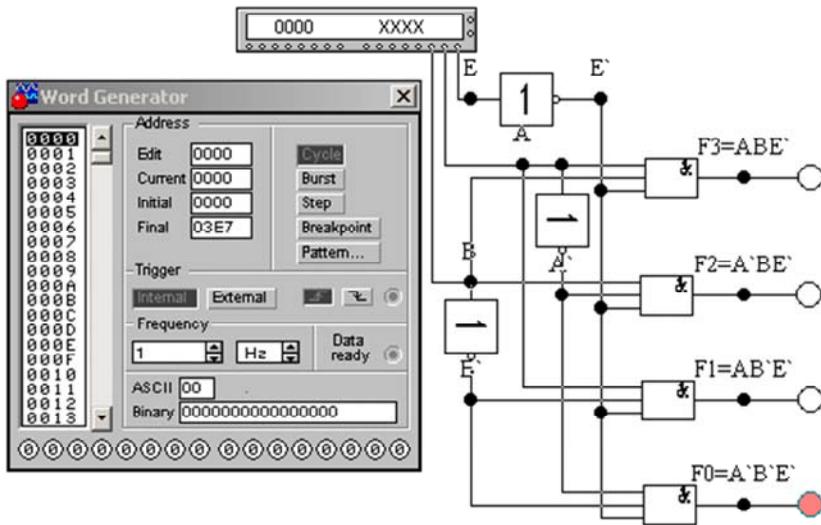


Рис. 13.6. Дешифратор-демультиплексор 2/4 с разрешающим входом *E* (файл *kl5_dc2.ewb*)

BCD-to-Seven-Segment Decoder

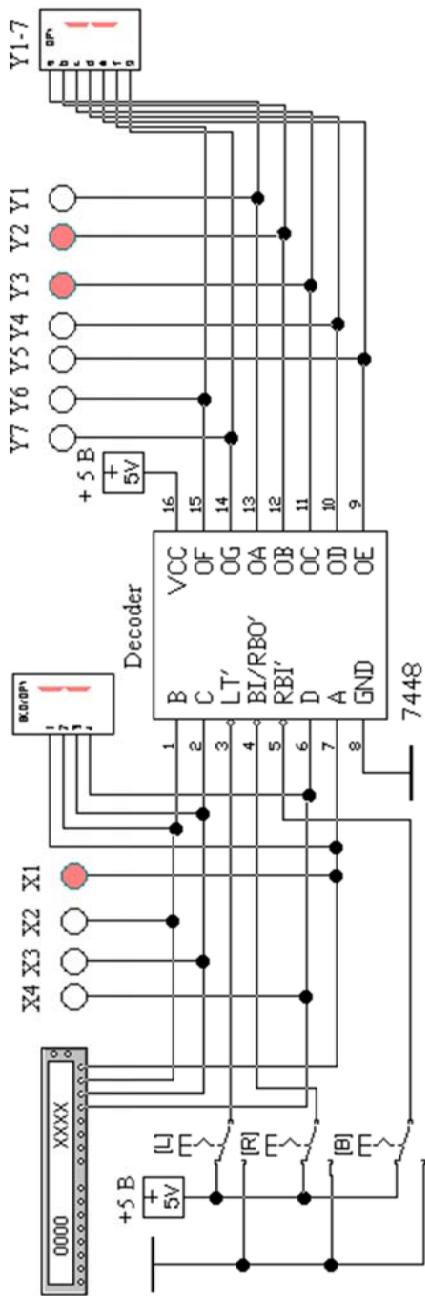


Рис. 13.7. Дешифратор для семисегментного индикатора (файл **decoder.ewb**)

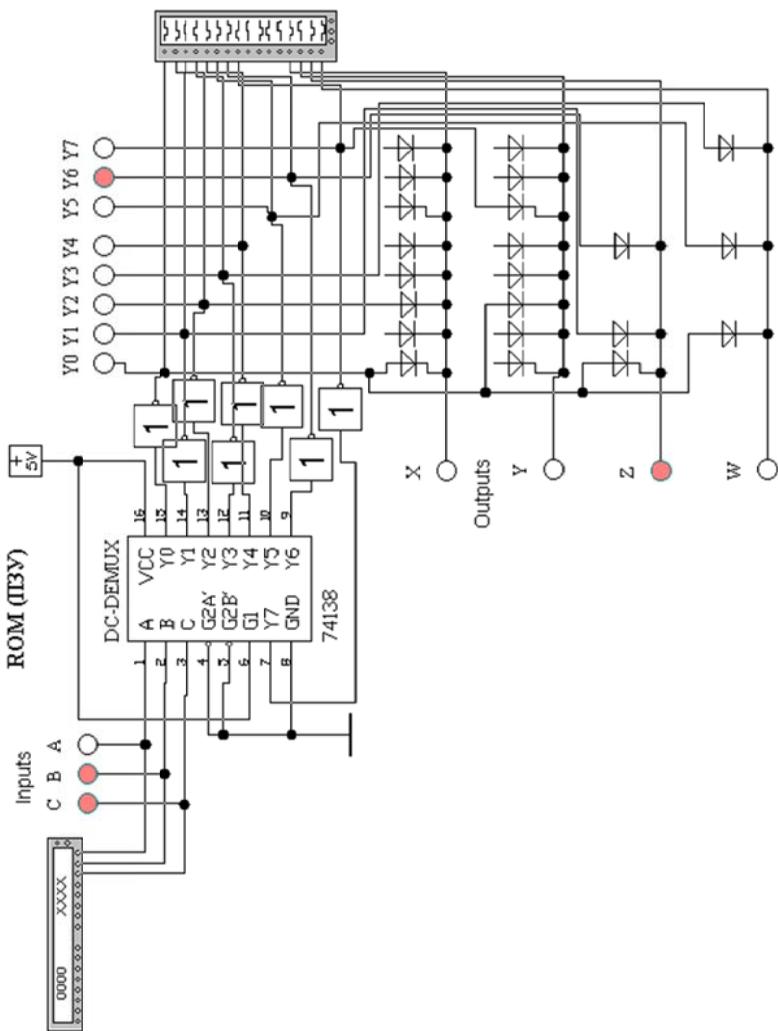


Рис. 13.8. Применение дешифратора для реализации ПЗУ (файл **ks_rom.ewb**)

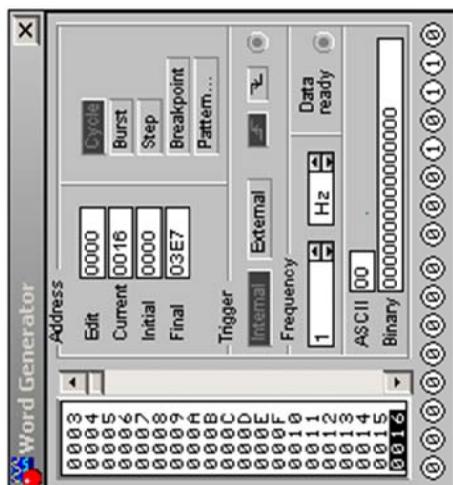
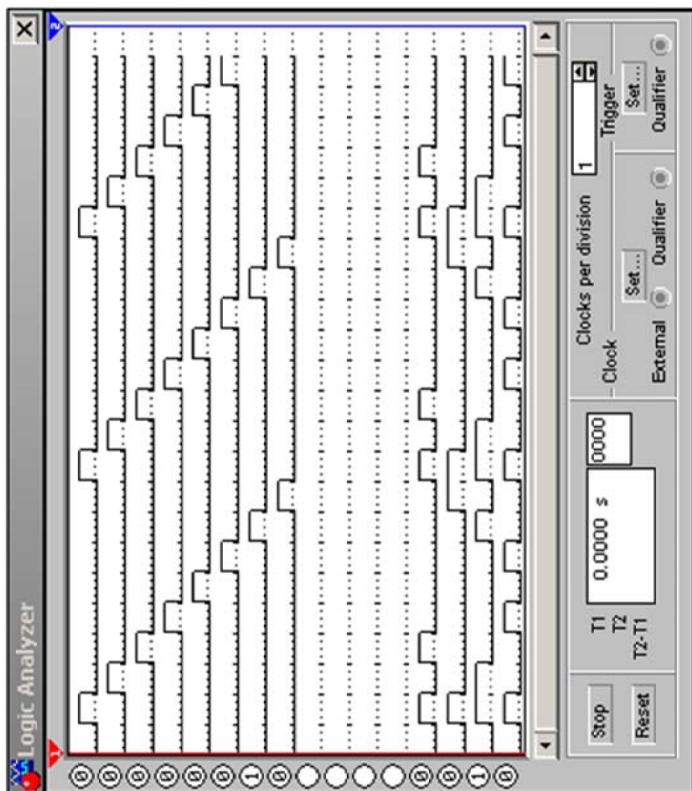


Рис. 13.9. Измерительные приборы *Instruments* для ПЗУ (файл *kls_rom.ewb*)

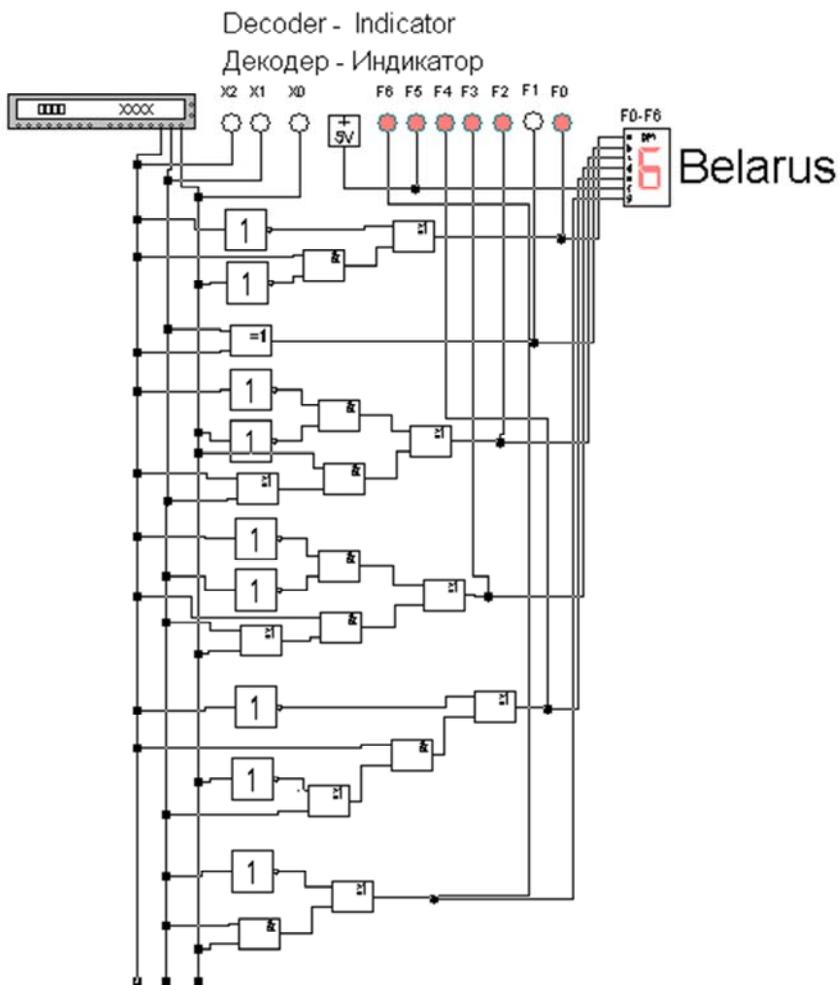


Рис. 13.10. Дешифратор на три входа для индикатора (файл **belarus.ewb**)

2. Исследовать мультиплексор (файл **multiplex.ewb**, **multiplex1.ewb**, **kls_msdc.ewb**, рис. 13.11–13.13). Проверить выполнение таблиц истинности, приведенных в окне *Description*.

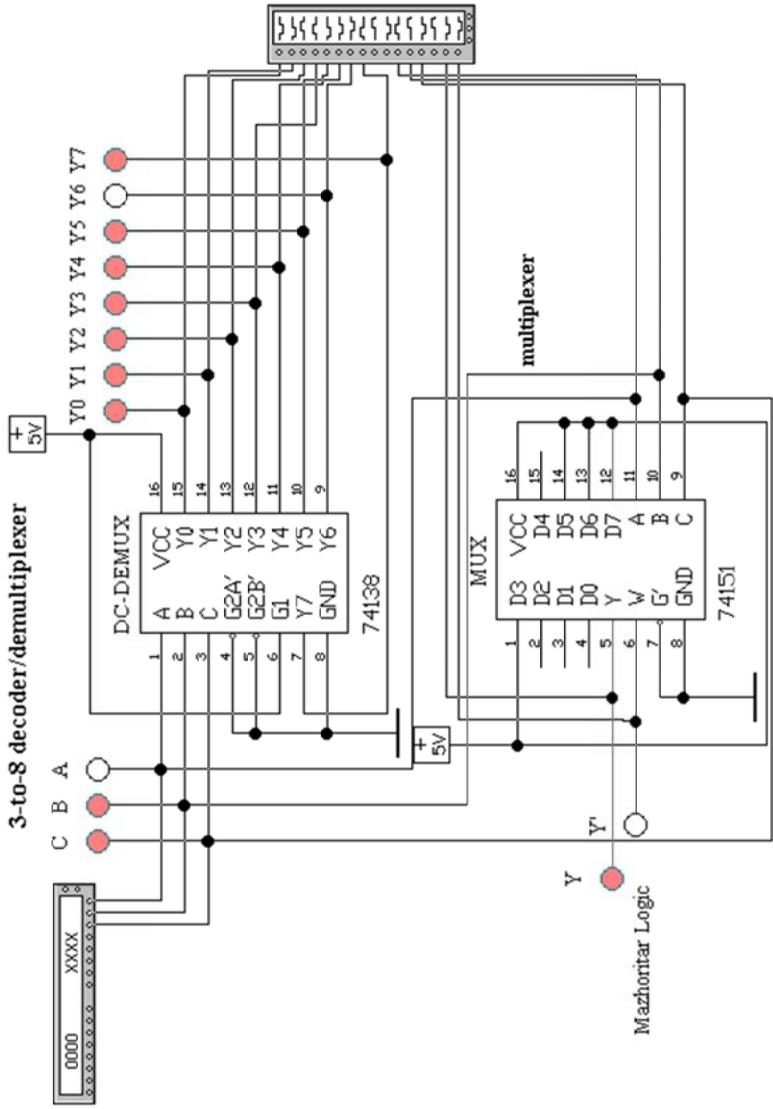
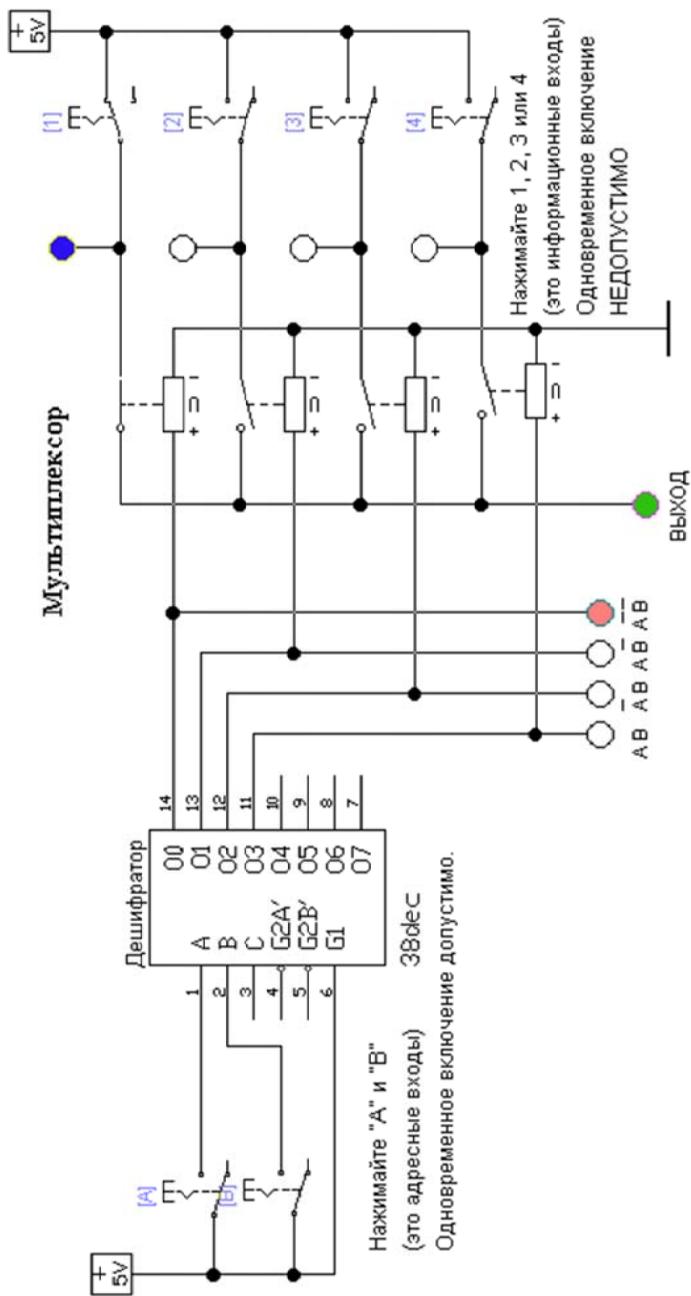


Рис. 13.11. Дешифратор и мультиплексор, реализующий мажоритарную логику (файл **multiplex.ewb**)

Рис. 13.12. Дешифратор и мультимплексор (файл **multiplex1.ewb**)

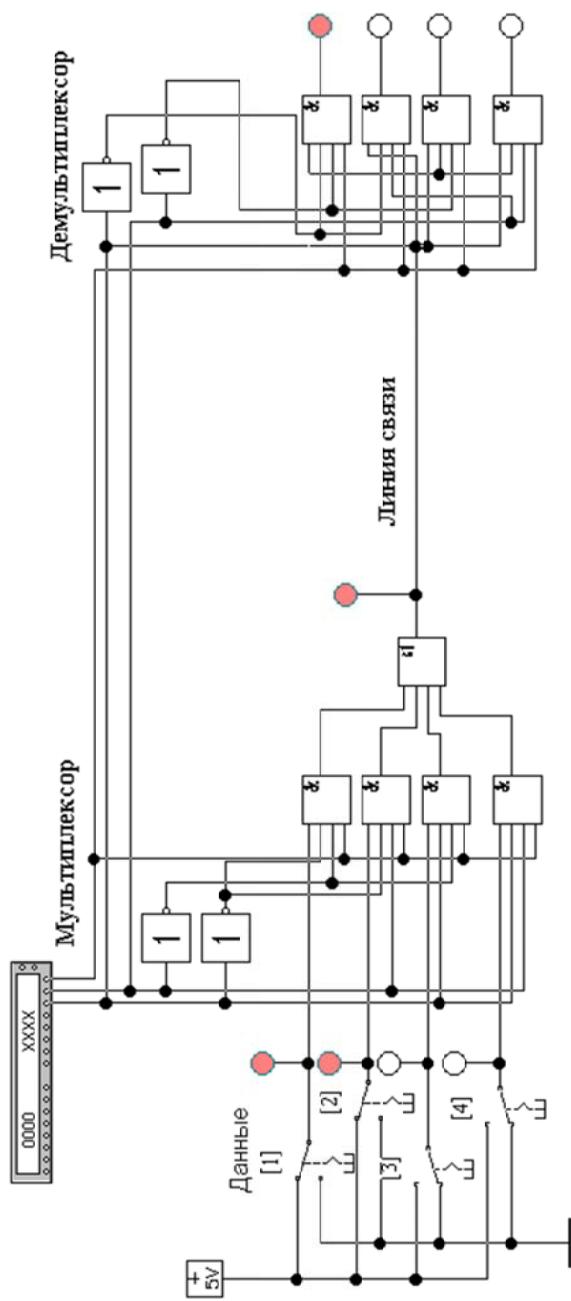


Рис. 13.13. Демультплексор и мультиплексор (файл kls_msdc.ewb)

3. Исследовать шифратор (файл **codер.ewb**, **Coder-Decoder.ewb**, рис. 13.14, 13.15).

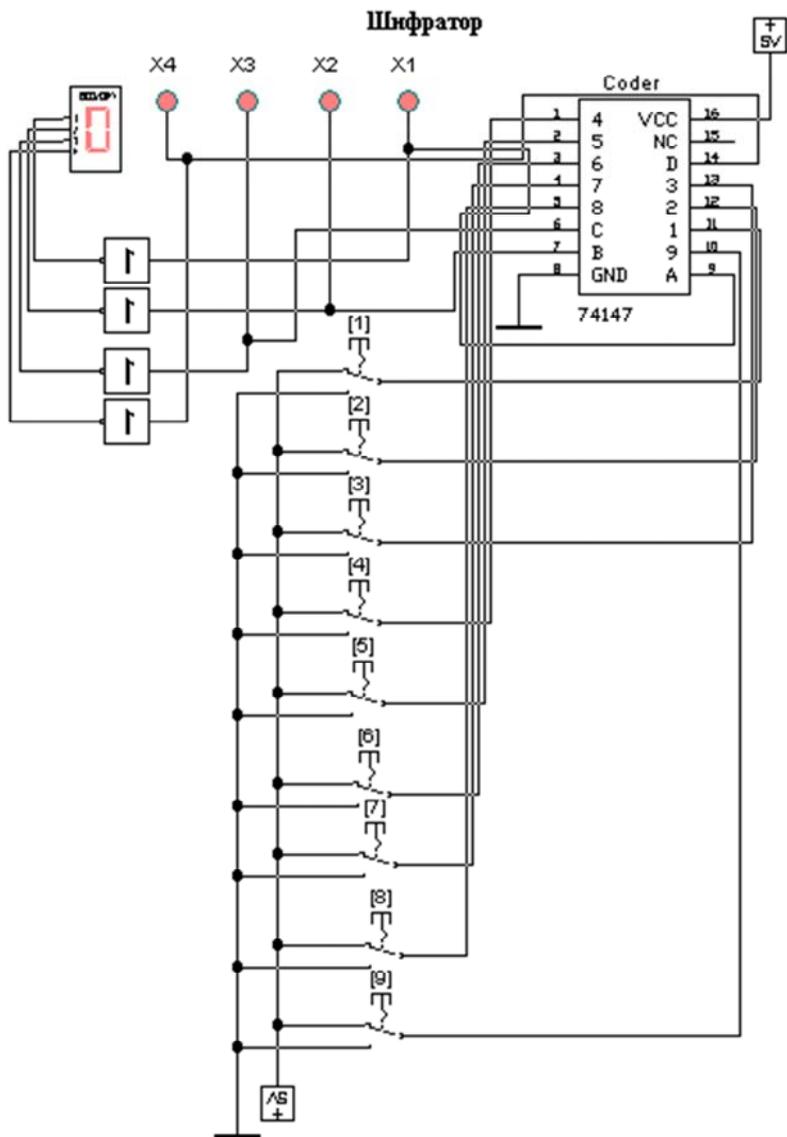


Рис. 13.14. Шифратор (файл **codер.ewb**)

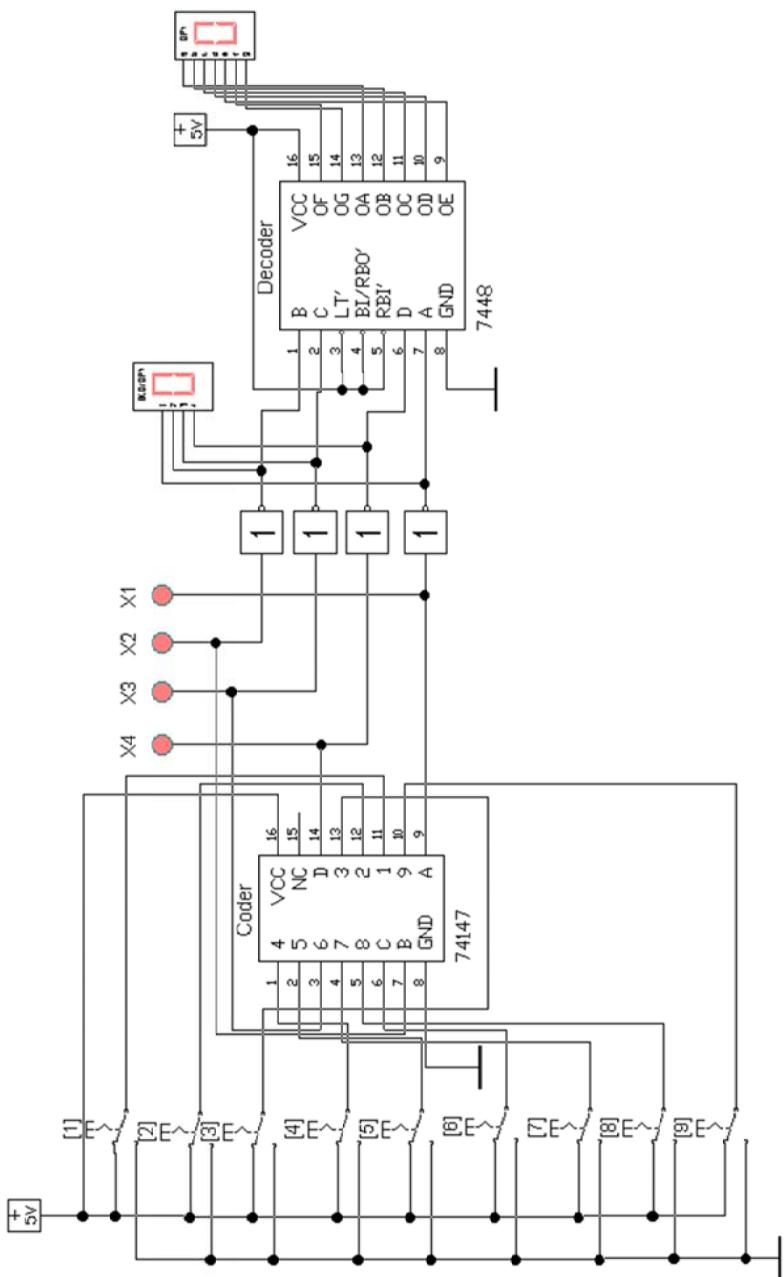


Рис. 13.15. Шифратор и дешифратор (файл **Coder-Decoder.ewb**)

4. Проверить выполнение таблиц истинности, приведенных в окне *Description*, для перемножителя четырехразрядного и трехразрядного чисел (файл **kl5_umn.ewb**, рис. 13.16).

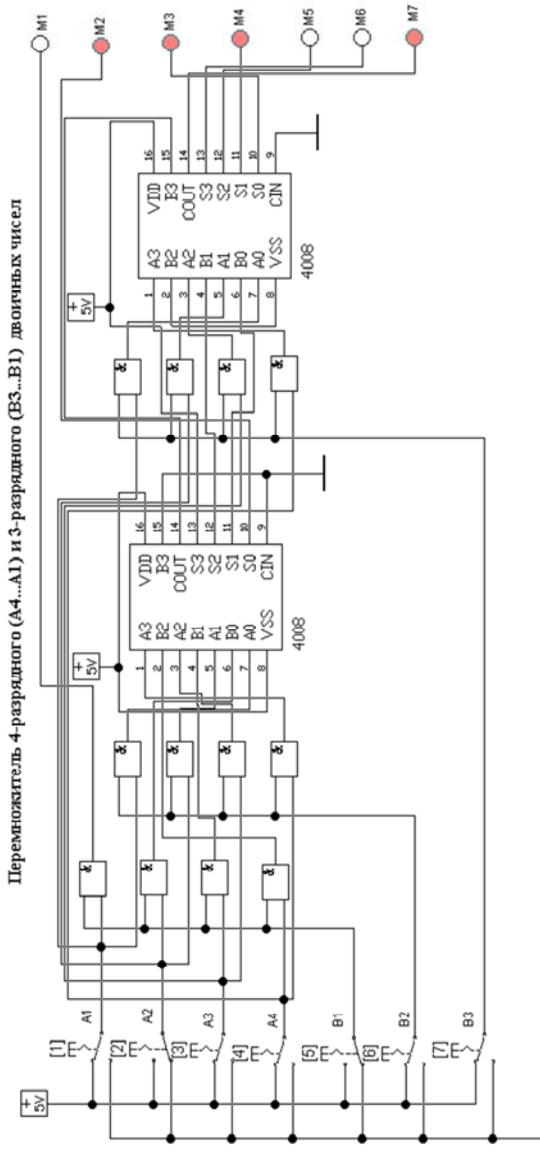


Рис. 13.16. Умножитель (файл **kl5_umn.ewb**)

5. Решить задачи 16.25 (по образцу 16.8), 16.26 (16.9), 16.27 (16.10), 16.28 [2].

6. Исследовать арифметико-логическое устройство (АЛУ). Изучить АЛУ в режиме сумматора (файл **alu_sum.ewb**, рис. 13.17). Исследовать другие операции АЛУ, задав коды входов управления (файл **alu1.ewb**, рис. 13.18). Проверить выполнение таблиц истинности, приведенных в окне *Description*.

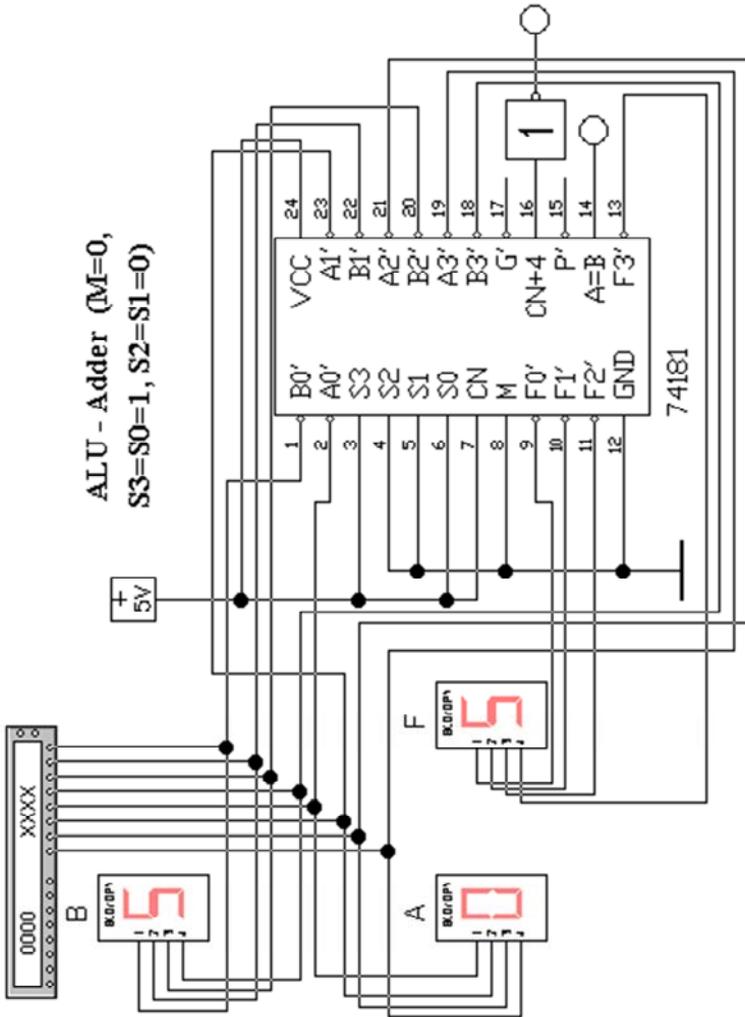


Рис. 13.17. АЛУ в режиме сумматора (файл **alu_sum.ewb**)

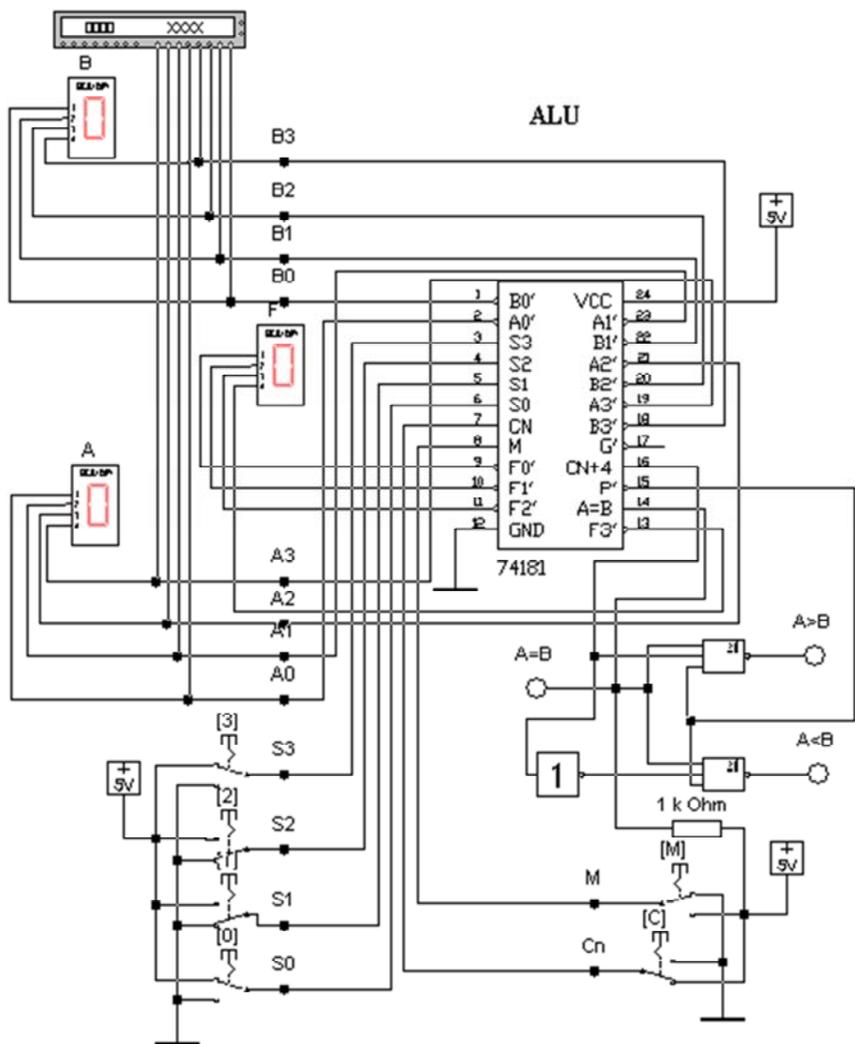


Рис. 13.18. Исследование АЛУ (файл **alu1.ewb**)

7. Изучить модель ЭВМ (файл **ibm.ewb**, рис. 13.19), организацию записи операндов, выбор логической или арифметической операций, получение результата в АЛУ и его запись в память.

Модель ЭВМ

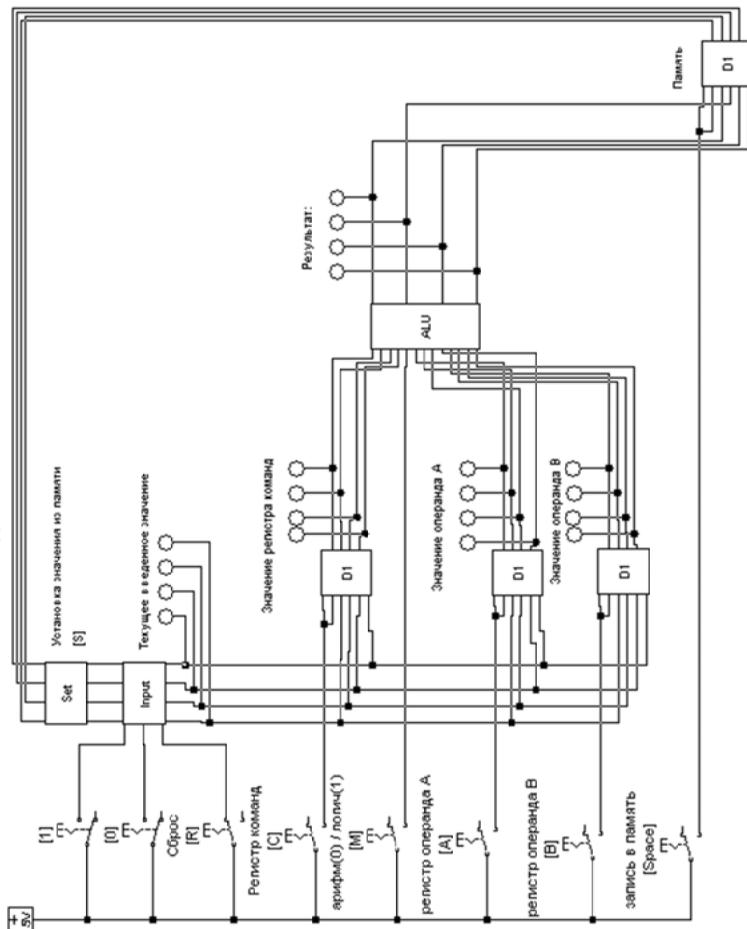


Рис. 13.19. Модель ЭВМ (файл **ibm.ewb**)

8. Рассчитать свой вариант РГР 8. Проверить решенные задачи в EWB (файл **kl_s_help.ewb**, рис. 13.20).

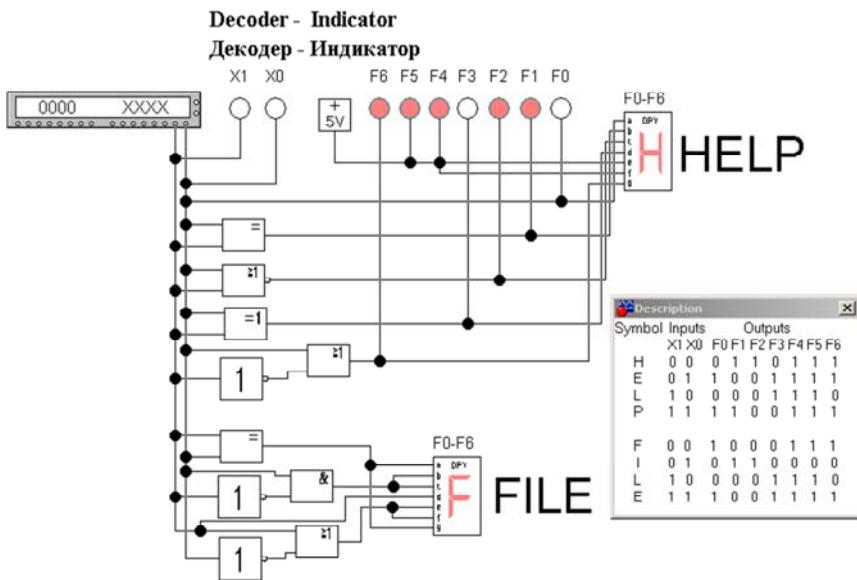


Рис. 13.20. Дешифратор на два входа для индикатора (файл **kl_s_help.ewb**)

Задание. Разработать дешифратор с двумя входами, работающий на семисегментный индикатор. Схема соединений электродов индикатора (общий катод или общий анод) и логические элементы заданы в табл. 13.1. Индикатор показывает последовательно символы, приведенные в табл. 13.2.

Таблица 13.1

Группа	1	2	3	4	5	6
Логический базис	2И-НЕ, 2ИЛИ-НЕ		2ИЛИ-НЕ		2И-НЕ	

Таблица 13.2

Вариант	Символы	Вариант	Символы	Вариант	Символы
<i>1</i>	0123	<i>11</i>	FLIP	<i>21</i>	ПОРА
<i>2</i>	1234	<i>12</i>	FLOP	<i>22</i>	РАНО
<i>3</i>	2468	<i>13</i>	LOAD	<i>23</i>	УГОН
<i>4</i>	3210	<i>14</i>	HOLd	<i>24</i>	РУСЬ
<i>5</i>	4321	<i>15</i>	HIFI	<i>25</i>	РАНГ
<i>6</i>	6420	<i>16</i>	ОРЕП	<i>26</i>	ПЕЧЬ
<i>7</i>	3456	<i>17</i>	StOP	<i>27</i>	СПОР
<i>8</i>	5678	<i>18</i>	HALt	<i>28</i>	БГПА
<i>9</i>	6543	<i>19</i>	HOPE	<i>29</i>	НОЧЬ
<i>10</i>	9876	<i>20</i>	HOLA	<i>30</i>	ГОРА

Контрольные вопросы

1. Какие функции у шифратора?
2. Объясните назначение и области применения дешифратора.
3. Каков принцип работы дешифратора?
4. Каким образом с помощью мультиплексора можно обеспечить постоянный обегаящий контроль шести различных каналов или выходов ЛЭ?
5. Равноценны ли по своему функциональному назначению управляющие входы дешифратора и адресные входы мультиплексора?
6. Объясните назначение АЛУ. Какие операции может выполнить АЛУ?

Практическое занятие № 14

ИССЛЕДОВАНИЕ ТРИГГЕРОВ

Содержание занятия

1. Исследовать асинхронные RS -триггеры (файл **rs-trig.ewb**, рис. 14.1), синхронные RS -триггеры (файл **rsc-trig.ewb**, рис. 14.2). Проверить таблицу переключений триггера, приведенную в окне *Description*.

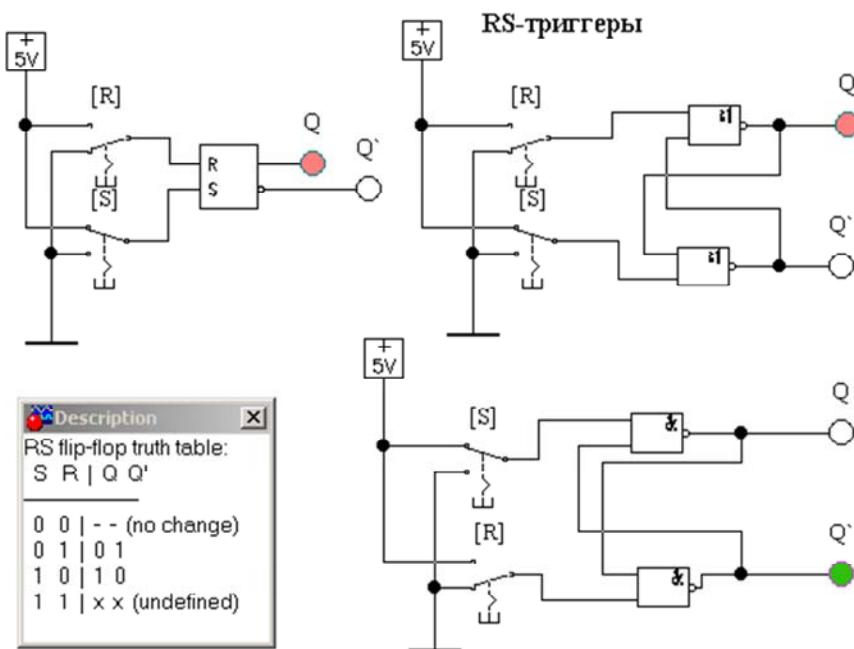


Рис. 14.1. RS -триггеры (файл **rs-trig.ewb**)

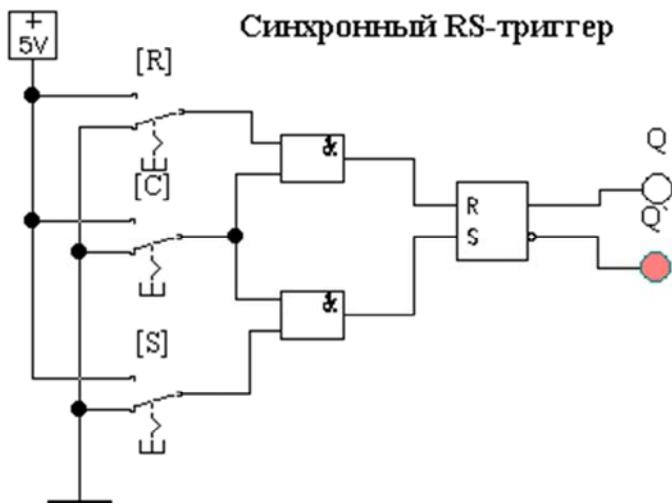


Рис. 14.2. Синхронный RS-триггер (файл **rsc-trig.ewb**)

Рассмотреть реализацию синхронного RS-триггера как подцепь RCS (файл **rsc1trig.ewb**, рис. 14.3). Составить таблицу переключений триггера.

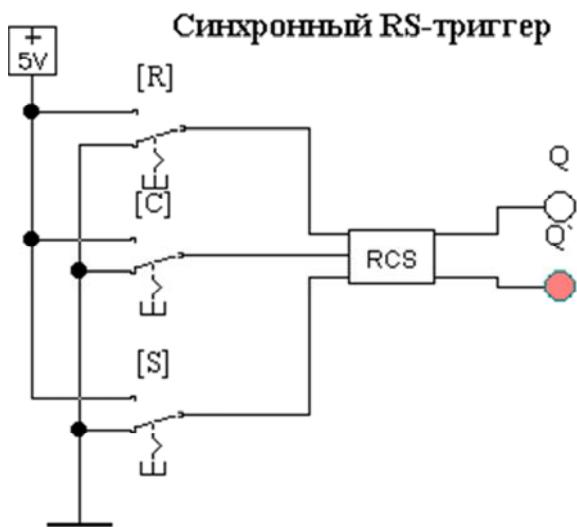


Рис. 14.3. Синхронный RS-триггер как подцепь (файл **rsc1trig.ewb**)

2. Исследовать синхронные D -триггеры (файл **d-trig.ewb**, рис. 14.4), двухтактные D -триггеры (файл **dd-trig.ewb**, рис. 14.5). Составить таблицу переключений триггера.

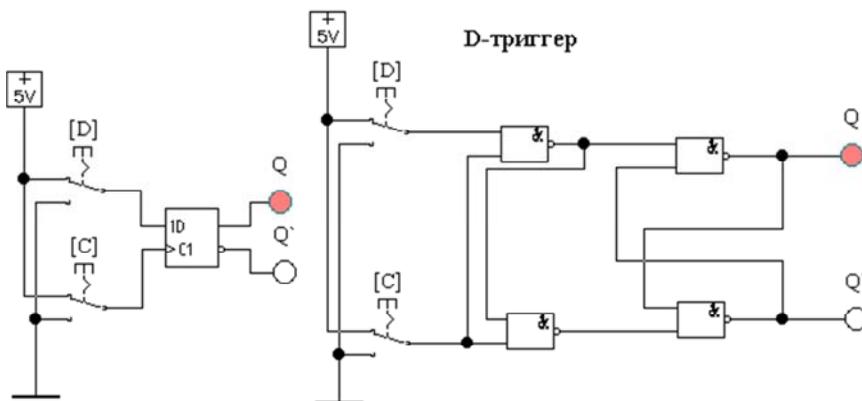


Рис. 14.4. D -триггеры (файл **d-trig.ewb**)

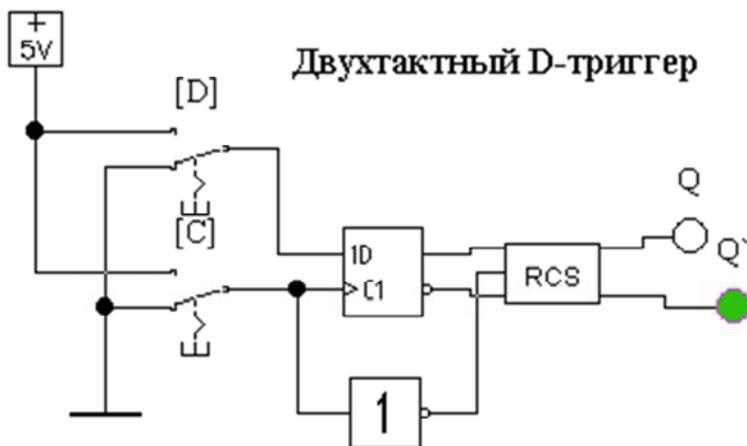


Рис. 14.5. Двухтактный D -триггер (файл **dd-trig.ewb**)

3. Исследовать универсальные JK -триггеры (файл **jk-trigger.ewb**, **jk-trig.ewb**, рис. 14.6, 14.7). Разобраться с работой микросхемы универсального JK -триггера (файл **jk-trig2.ewb**, рис. 14.8). Составить таблицу переключений триггера.

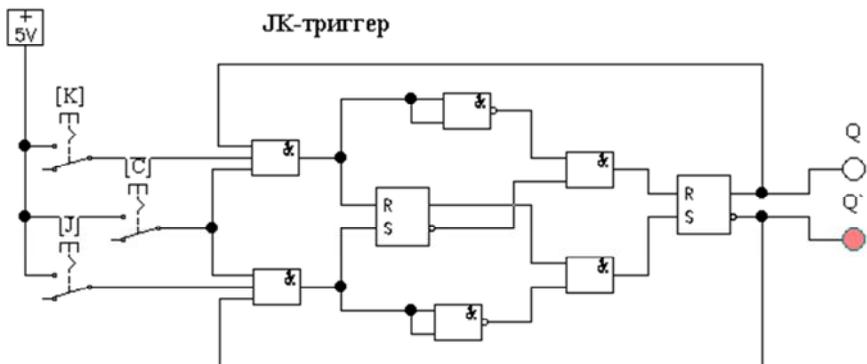


Рис. 14.6. JK-триггер (вариант 1, файл **jk-trigger.ewb**)

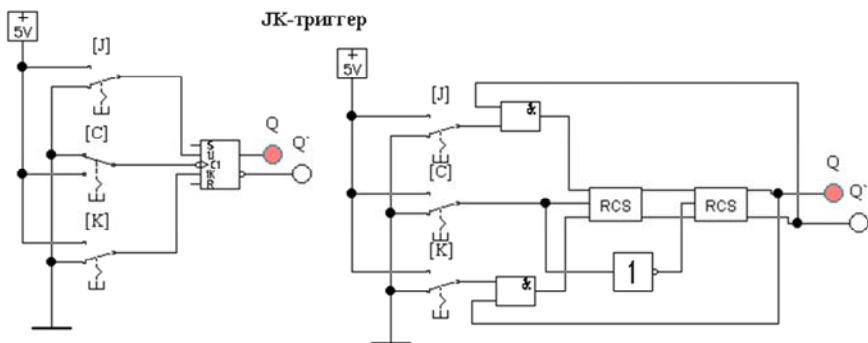


Рис. 14.7. JK-триггеры (вариант 2, файл **jk-trig.ewb**)

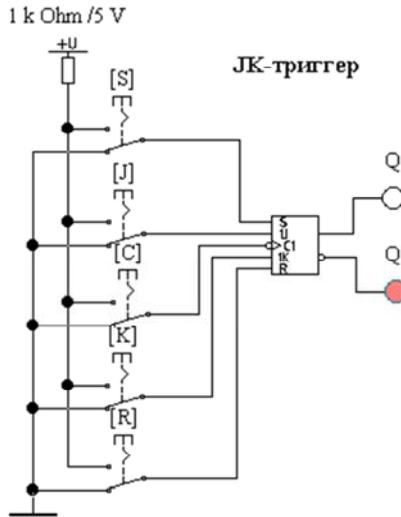


Рис. 14.8. JK-триггер (вариант 3, файл **jk-trig2.ewb**)

4. Исследовать универсальные T-триггеры (файл **t-trig.ewb**, рис. 14.9).

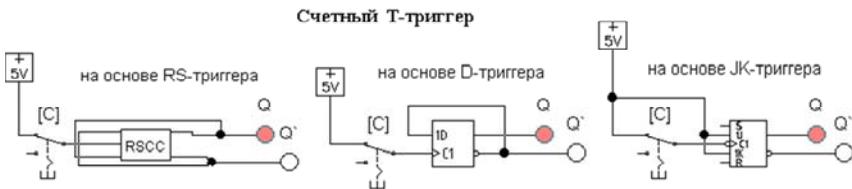


Рис. 14.9. T-триггеры (файл **t-trig.ewb**)

5. Решить задачи 16.29 (по образцу 16.11), 16.30, 16.31 (16.12) [2].

6. Рассмотреть работу схемы управления электроприводом. Электропривод производственного механизма осуществляется тремя электродвигателями. Включение и отключение электродвигателей производится контакторами, которые управляются кнопочными постами. Для нормальной работы электродвигатели должны включаться и отключаться в определенном порядке, который задается схемой управления на логических элементах. Питание катушек контакторов осуществляется от схемы управления через усилители.

В качестве примера задан порядок включения двигателей (M1–M2–M3) и их отключения (M2–M3–M1). Для заданного примера составлены схемы управления на RS-триггерах (файлы **pr1.ewb** и **pr2.ewb**, рис. 14.10, 14.11) и D-триггерах (файлы **pr3.ewb** и **pr4.ewb**, рис. 14.12, 14.13). Для управления необходимо дважды (для возврата переключателей в первоначальное положение) нажать каждую из клавиш – «1»–«6».

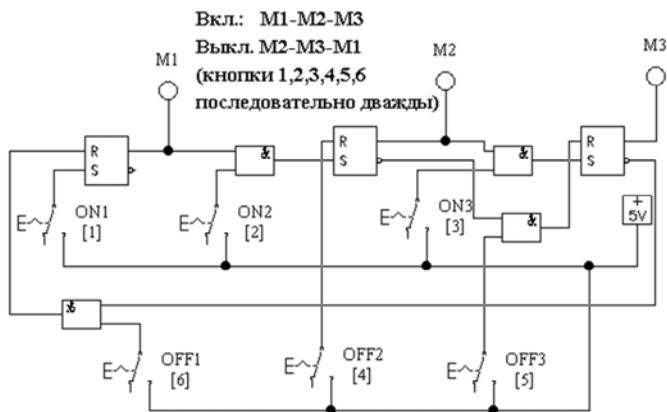


Рис. 14.10. Схема управления тремя электродвигателями на RS-триггерах (файл **pr1.ewb**)

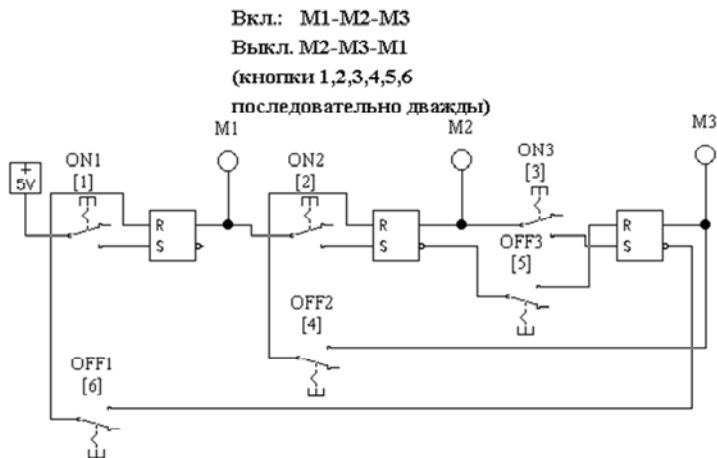


Рис. 14.11. Упрощенная схема управления тремя электродвигателями на RS-триггерах (файл **pr2.ewb**)

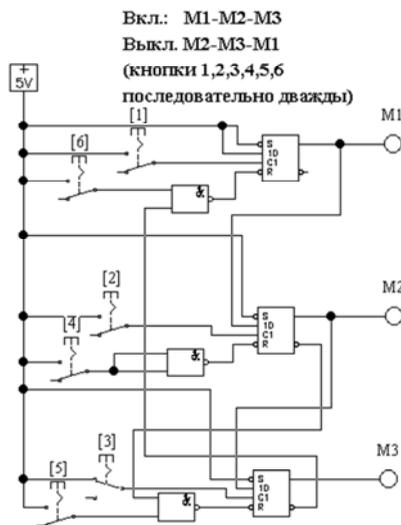


Рис. 14.12. Схема управления тремя электродвигателями на *D*-триггерах (файл **pr3.ewb**)

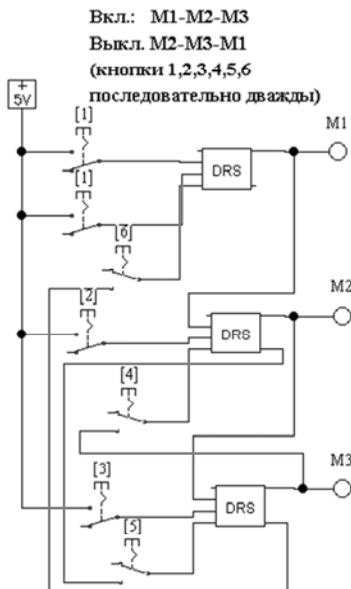


Рис. 14.13. Упрощенная схема управления тремя электродвигателями на *D*-триггерах (файл **pr4.ewb**)

7. Рассчитать свой вариант РГР 10 [3]. Выбрать из файлов **pr1.ewb** (см. рис. 14.10), **pr2.ewb** (см. рис. 14.11), **pr3.ewb** (см. рис. 14.12) или **pr4.ewb** (см. рис. 14.13) наиболее понравившееся исполнение и реализовать свой вариант в EWB.

Контрольные вопросы

1. Что называют триггером?
2. Как классифицируются триггеры по способу записи информации и по функциям?
3. Как работают *RS*-триггеры?
4. Чем отличаются двухтактные триггеры от одноктактных?
5. Зачем нужен разрешающий вход *E*?
6. Почему *JK*-триггеры называют универсальными?
7. Для чего используют *T*-триггеры?
8. Как получить *T*-триггер на основе *D*- или *JK*-триггеров?
9. Начертите схему делителя частоты на восемь. Поясните его работу на временной диаграмме.

Практическое занятие № 15

ИССЛЕДОВАНИЕ РЕГИСТРОВ И СЧЕТЧИКОВ ИМПУЛЬСОВ

Содержание занятия

1. Исследовать параллельные регистры на RS -триггерах: однофазный (файл **registr1.ewb**, рис. 15.1) и парафазный (файл **registr2.ewb**, рис. 15.2). Записать в регистры младшие разряды двоичного числа, соответствующего порядковому номеру студента в журнале студенческой группы.

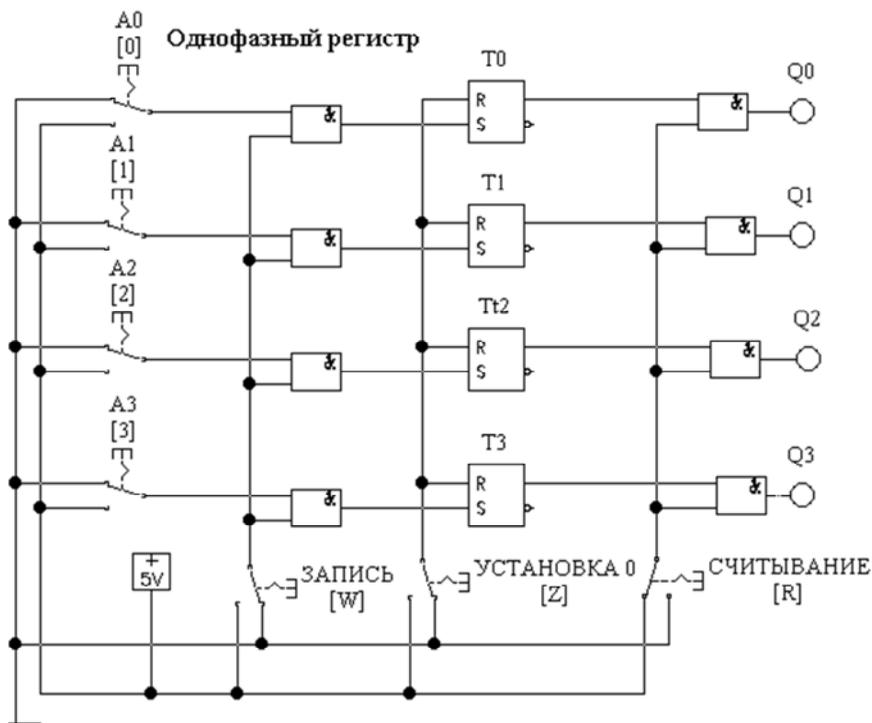


Рис. 15.1. Однофазный регистр на RS -триггерах (файл **registr1.ewb**)

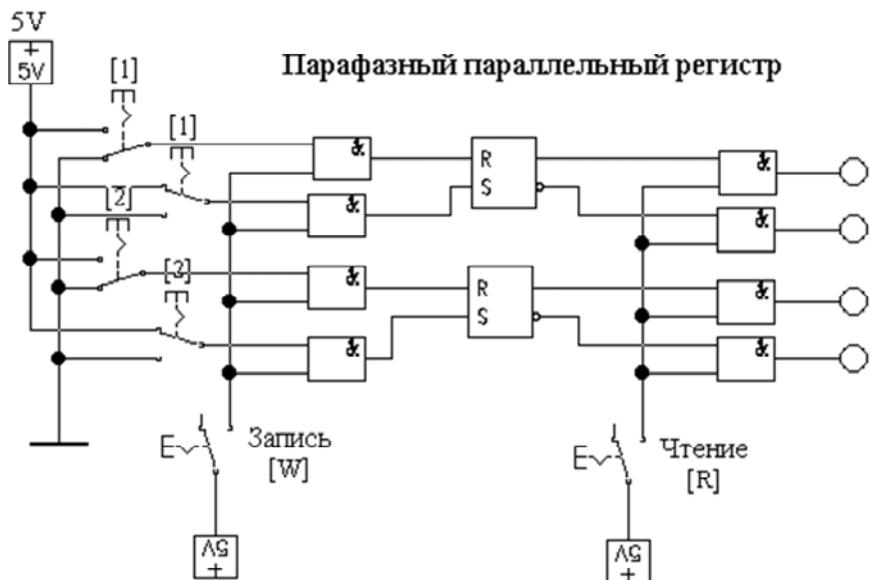


Рис. 15.2. Парафазный регистр на *RS*-триггерах (файл **registr2.ewb**)

Исследовать регистры на *D*-триггерах: параллельный (файл **regdtr.ewb**, рис. 15.3) и последовательный (файл **registr3.ewb**, рис. 15.4). Записать в регистры младшие разряды двоичного числа, соответствующего порядковому номеру студента в журнале студенческой группы.

Параллельный регистр на D-триггерах

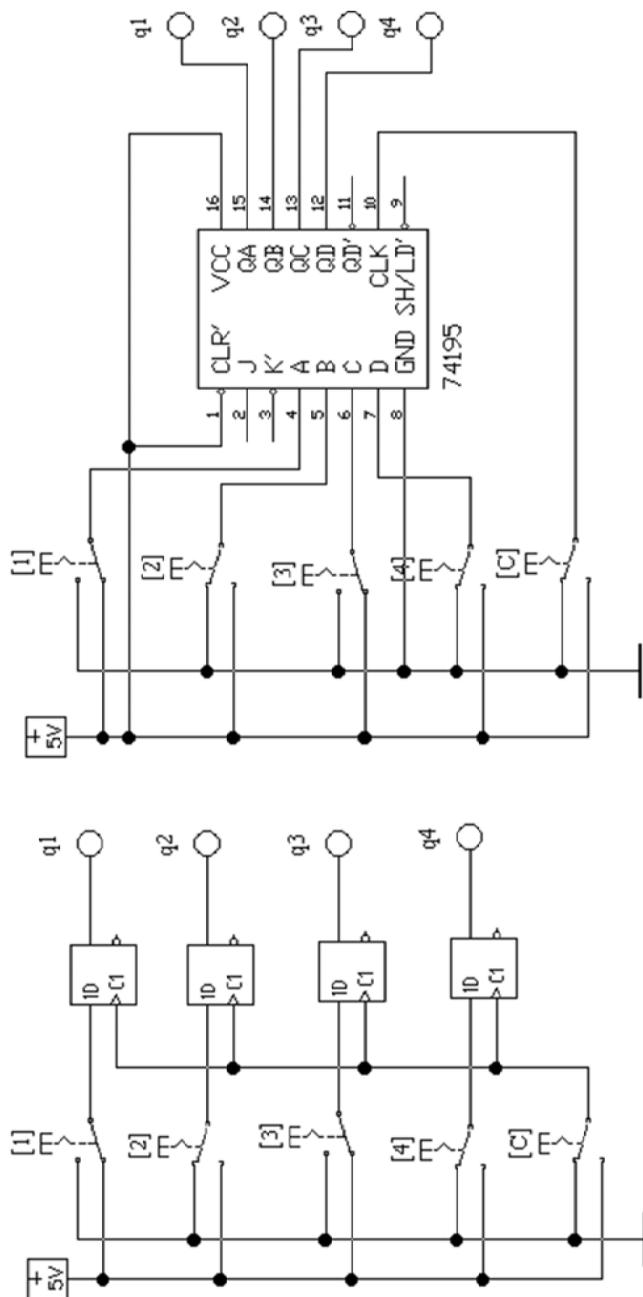


Рис. 15.3. Параллельный регистр на D-триггерах (файл **regdtr.ewb**)

Регистр последовательный на D-триггерах

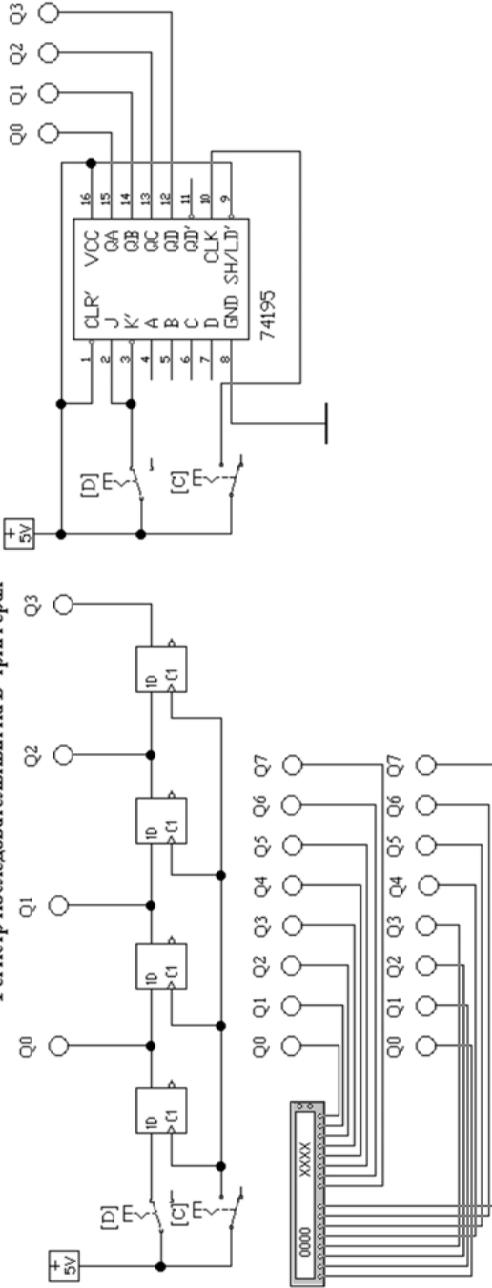


Рис. 15.4. Последовательный регистр на D-триггерах (файл **registr3.ewb**)

При исследовании микросхемы регистра 74195 (файл **r74195.ewb**, рис. 15.5) воспользоваться таблицей переключений в окне *Help*.

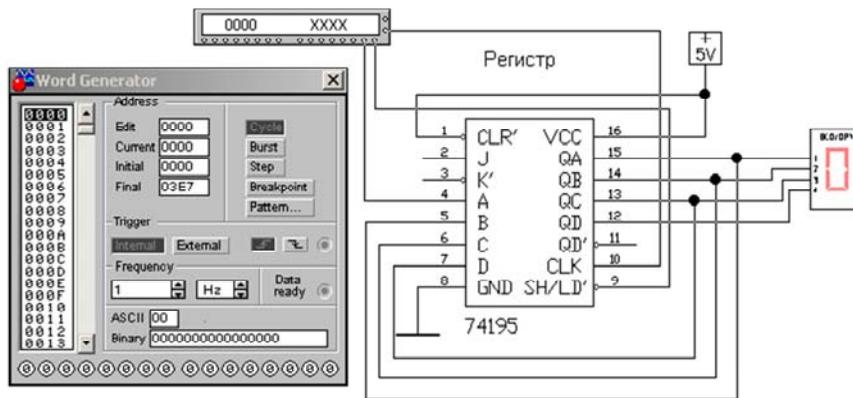


Рис. 15.5. Микросхема регистра 74195 (файл **r74195.ewb**)

Исследовать сдвигающий и кольцевой регистр (файл **reg-ring-shift.ewb**, рис. 15.6).



Рис. 15.6. Сдвигающий и кольцевой регистры (файл **reg-ring-shift.ewb**)

2. Исследовать счетчики импульсов. Изучить последовательный счетчик импульсов с модулем счета $k = 6$ на *JK*-триггерах (файл **cont6.ewb**, рис. 15.7). Убедиться в выполнении модуля счета ($6_{10} = 110_2$). Перенести красный провод на выход Q_1 . Убедиться в изменении модуля счета ($5_{10} = 101_2$).

Удалить красный и синий провод. Убедиться в изменении модуля счета ($8_{10} = 1000_2$). Увеличить число входов логического элемента И до трех, присоединить их к выходам Q_3 , Q_2 , Q_1 . Убедиться в изменении модуля счета ($7_{10} = 111_2$).

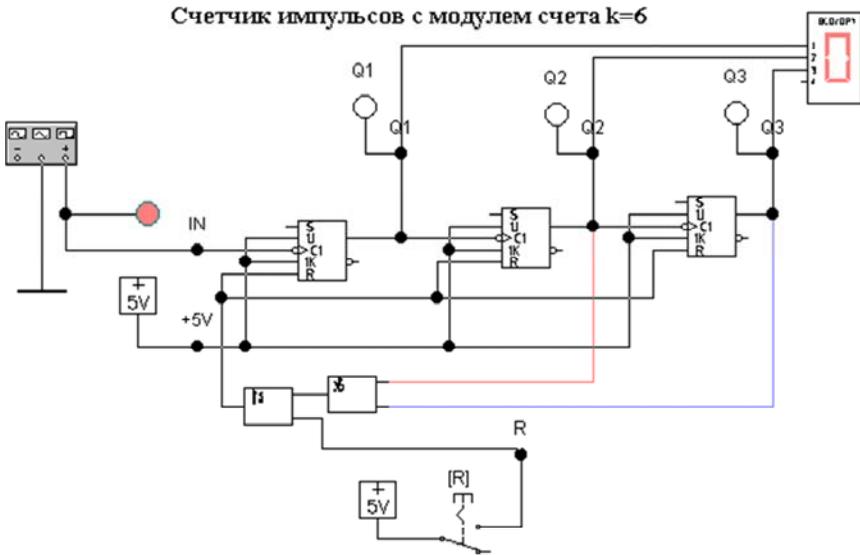


Рис. 15.7. Последовательный счетчик импульсов с модулем счета $k = 6$ на JK -триггерах (файл **cont6.ewb**)

Исследовать последовательный счетчик импульсов с модулем счета $k = 6$ на D -триггерах (файл **contd6.ewb**, рис. 15.8). Убедиться в выполнении модуля счета ($6_{10} = 110_2$). Перенести красный провод на выход Q_1 . Убедиться в изменении модуля счета ($5_{10} = 101_2$). Удалить красный и синий провод. Убедиться в изменении модуля счета ($8_{10} = 1000_2$). Увеличить число входов логического элемента И-НЕ до трех, присоединить их к выходам Q_3 , Q_2 , Q_1 . Убедиться в изменении модуля счета ($7_{10} = 111_2$).

Последовательный счетчик импульсов с модулем счета $k=6$

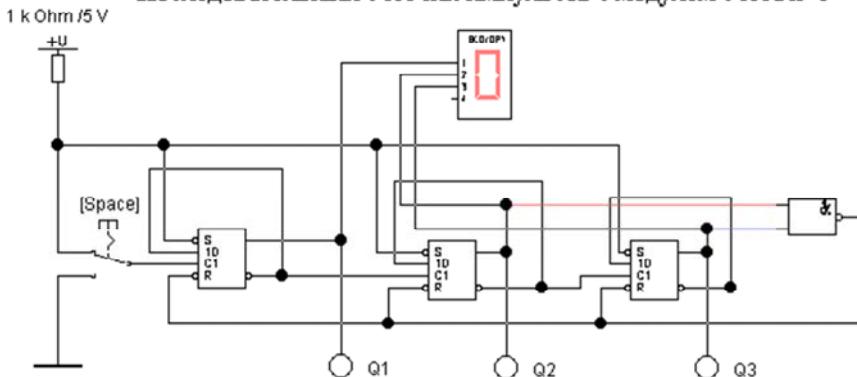


Рис. 15.8. Последовательный счетчик импульсов с модулем счета $k = 6$ на D -триггерах (файл **contd6.ewb**)

Исследовать вычитающий счетчик импульсов на D -триггерах (файл **contrev.ewb**, рис. 15.9).

Вычитающий счетчик импульсов

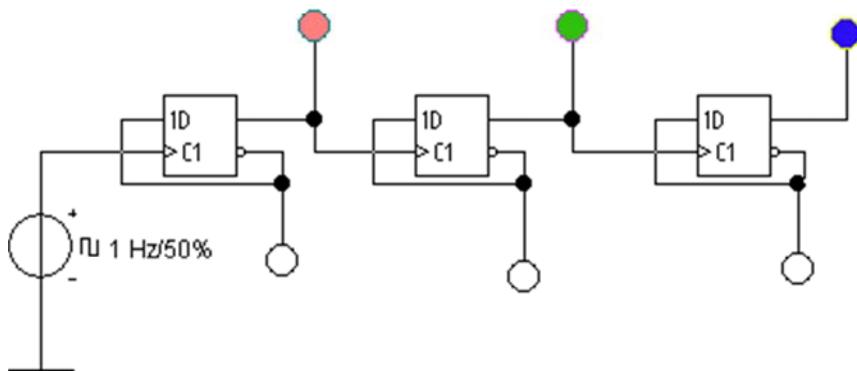


Рис. 15.9. Вычитающий счетчик импульсов на D -триггерах (файл **contrev.ewb**)

Исследовать параллельный счетчик импульсов на JK -триггерах (файлы **cont_par.ewb** и **contpar7.ewb**, рис. 15.10, 15.11).

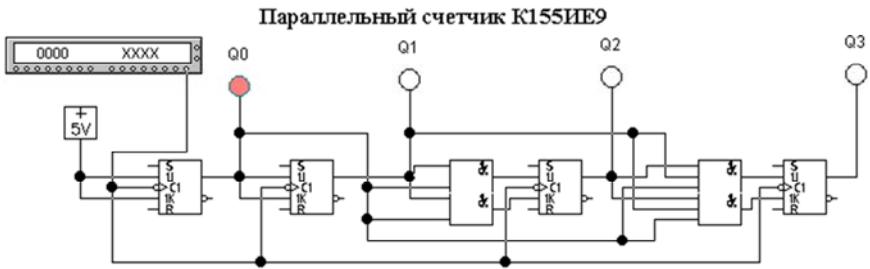


Рис. 15.10. Параллельный счетчик импульсов на JK-триггерах (файл **cont_par.ewb**)

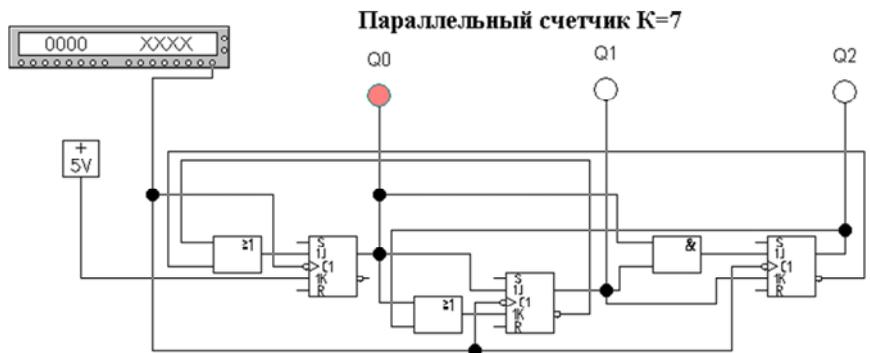


Рис. 15.11. Параллельный счетчик импульсов с $k = 7$ (файл **contpar7.ewb**)

Исследовать кольцевой счетчик импульсов на D -триггерах с $k = 9$ (файл **cont_cir.ewb**, рис. 15.12). Учитывая, что счет идет в коде Джонсона, посчитать предельное количество состояний счетчика (модуль счета). Изменить его, удалив логический элемент ИЛИ-НЕ и присоединив инверсный выход последнего триггера с D -входом первого. Убедиться в изменении модуля счета на $k = 10$.

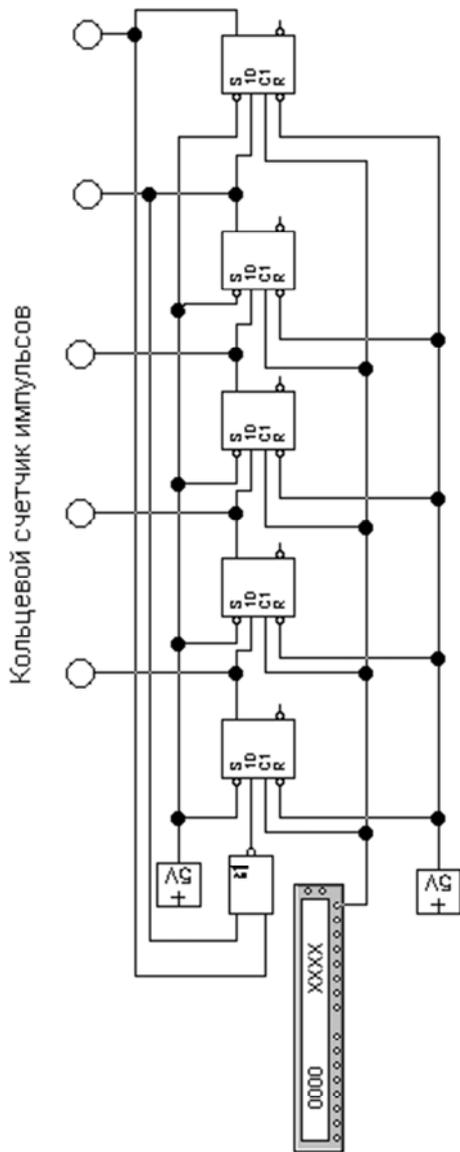


Рис. 15.12. Кольцевой счетчик импульсов с $k = 9$ (файл **cont_cir.ewb**)

Исследовать счетчик импульсов с демультиплексором (файл **countdmx.ewb**, рис. 15.13) и микросхемы 12-разрядного двоичного счетчика импульсов (файл **cont_12.ewb**, 15.14).

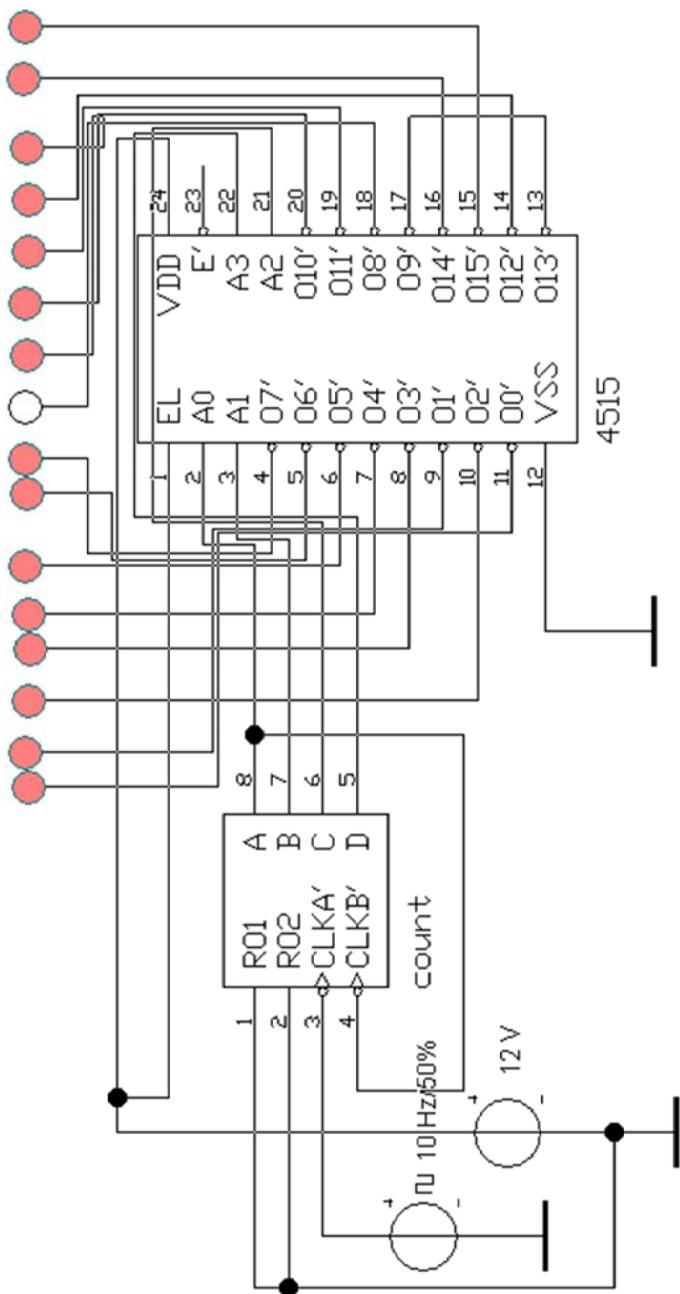


Рис. 15.13. Счетчик импульсов с демультиплексором (файл **countdmx.ewb**)

12-разрядный двоичный счетчик импульсов

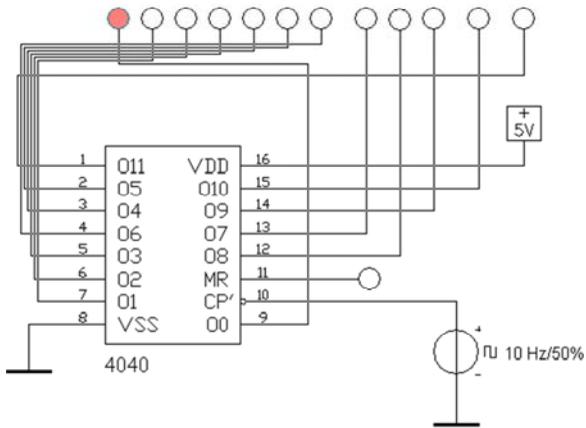


Рис. 15.14. 12-разрядный двоичный счетчик импульсов (файл `cont_12.ewb`).

Исследовать счетчики импульсов с модулем счета $k = 24$ (файл `cont24.ewb`, рис. 15.15), $k = 60$ (файлы `cont60.ewb` и `cont60_60.ewb`, рис. 15.16, 15.17). Применение их в часах (файл `cont24_60.ewb`, рис. 15.18).

Счетчик импульсов с модулем счета $k=24$

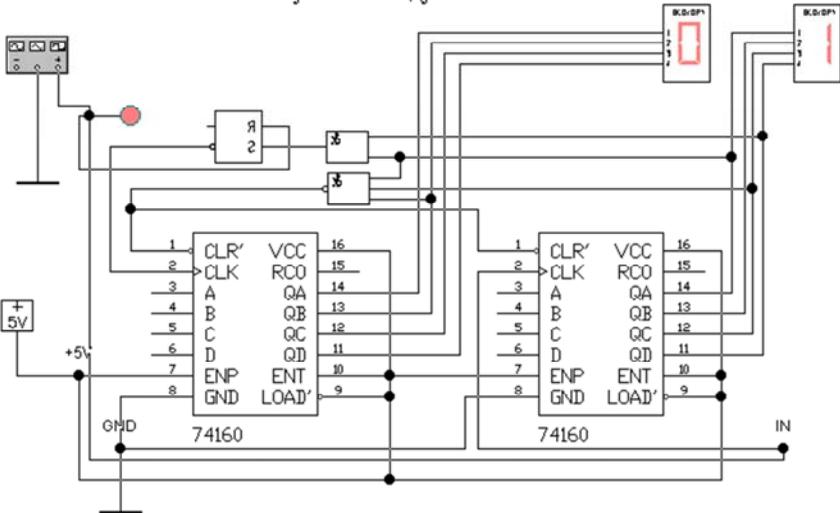


Рис. 15.15. Счетчик импульсов с модулем счета $k = 24$ (файл `cont24.ewb`)

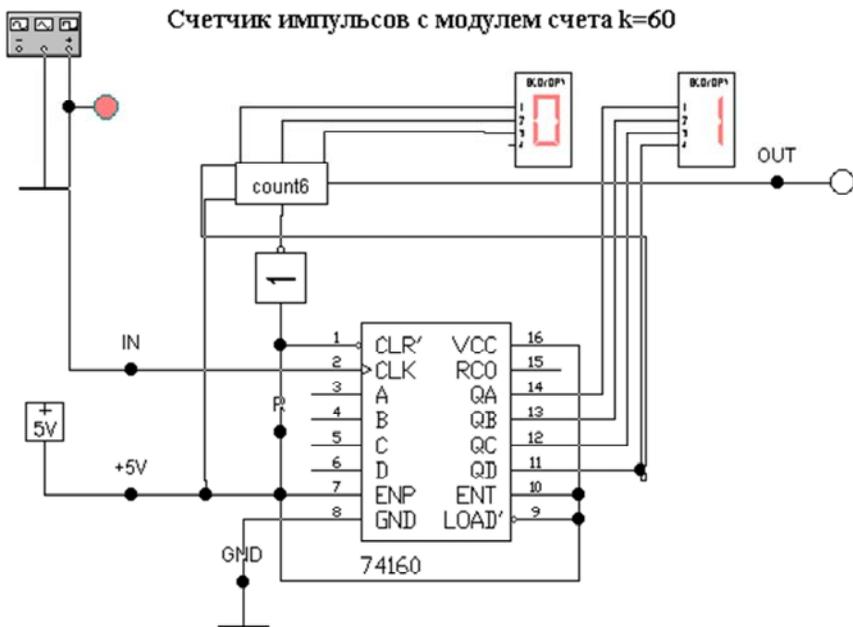


Рис. 15.16. Счетчик импульсов с модулем счета $k = 60$ (файл **cont60.ewb**)

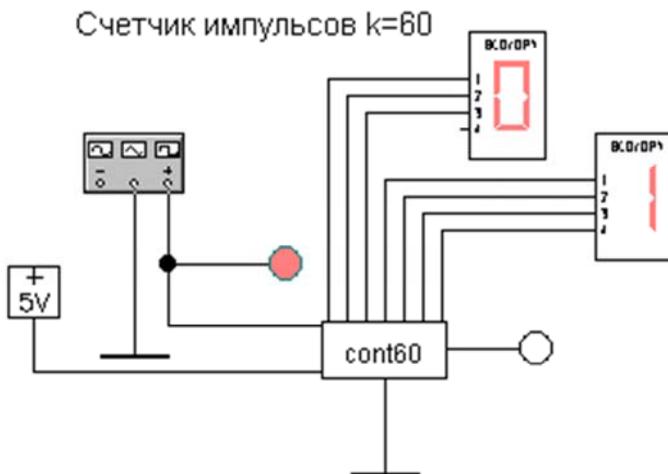
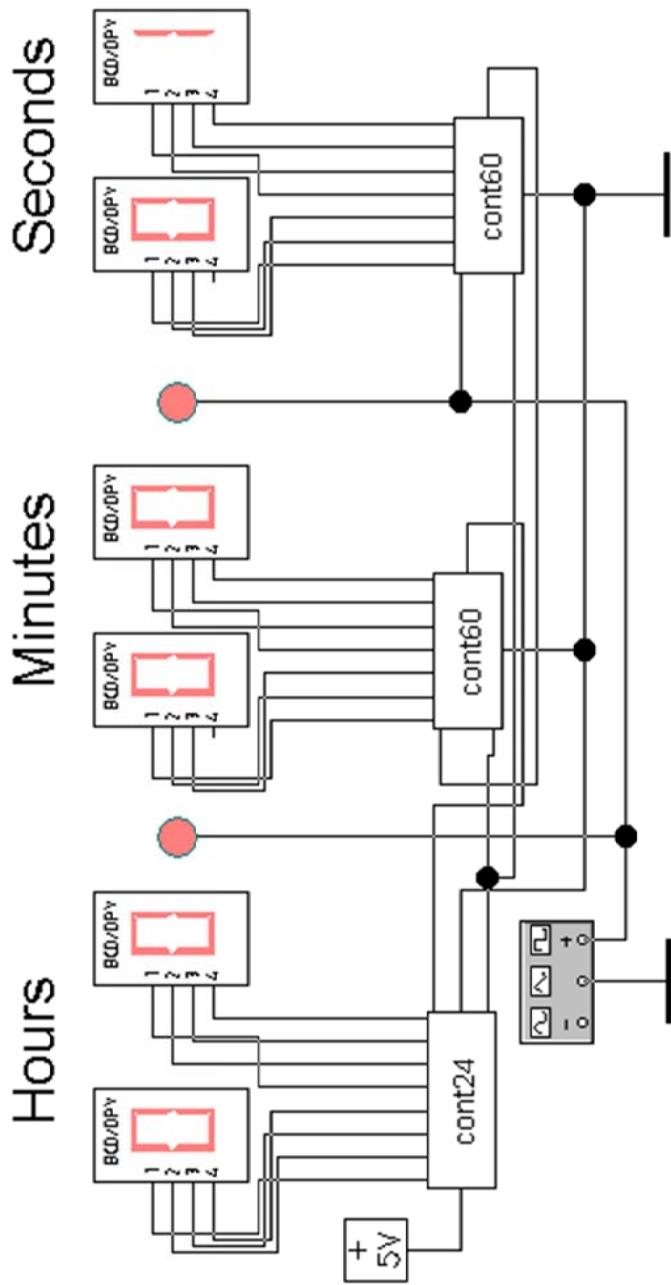


Рис. 15.17. Счетчик импульсов с модулем счета $k = 60$ как подцепь (файл **cont60_60.ewb**)

Рис. 15.18. Часы (файл `cont24_60.ewb`)

3. Решить задачи 16.32 и 16.33 (по образцу 16.13) [2].
4. Расчет своего варианта РГР 11 [3]. Проверка решения задачи в EWB.

Контрольные вопросы

1. Какие типы счетчиков вы знаете?
2. Поясните работу суммирующего и вычитающего счетчиков.
3. Что такое реверсивный счетчик?
4. Как строятся параллельные счетчики?
5. Приведите примеры использования двоичных и декадных счетчиков.
6. Объясните принцип действия регистра памяти.
7. Какие способы используются для увеличения числа разрядов счетчиков и регистров?
8. Чем отличается парафазный регистр от однофазного?
9. Чем отличается параллельный регистр от последовательного?

СПИСОК РЕКОМЕНДУЕМОЙ ЛИТЕРАТУРЫ

1. Карлащук, В. И. Электронная лаборатория на IBM PC : лабораторный практикум на базе Electronics Workbench и MATLAB / В. И. Карлащук. – Москва: СОЛОН-Пресс, 2004. – 800 с.
2. Сборник задач по электротехнике и электронике : учебное пособие для инженерно-технических специальностей вузов / Ю. В. Бладыко [и др.]. – Минск: Вышэйшая школа, 2013. – 478 с.
3. Бладыко, Ю. В. Электроника : методическое пособие к выполнению расчетно-графической работы / Ю. В. Бладыко, Г. С. Климович, Л. С. Пекарчик. – Минск: БНТУ, 2005. – 71 с.

СОДЕРЖАНИЕ

Практическое занятие № 9 ИССЛЕДОВАНИЕ ИЗБИРАТЕЛЬНЫХ УСИЛИТЕЛЕЙ, ГЕНЕРАТОРОВ ЛИНЕЙНО ИЗМЕНЯЮЩЕГОСЯ НАПРЯЖЕНИЯ, ЭЛЕКТРОННЫХ ГЕНЕРАТОРОВ	3
Практическое занятие № 10 ИССЛЕДОВАНИЕ ИМПУЛЬСНЫХ УСТРОЙСТВ. ТРИГГЕР ШМИТТА, МУЛЬТИВИБРАТОР	16
Практическое занятие № 11 ИССЛЕДОВАНИЕ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ	23
Практическое занятие № 12 ИССЛЕДОВАНИЕ КОМБИНАЦИОННЫХ ЛОГИЧЕСКИХ УСТРОЙСТВ И СХЕМ	30
Практическое занятие № 13 ИССЛЕДОВАНИЕ КОМБИНАЦИОННЫХ ЛОГИЧЕСКИХ СХЕМ. ДЕШИФРАТОР, ШИФРАТОР, МУЛЬТИПЛЕКСОР, ДЕМУЛЬТИПЛЕКСОР. АРИФМЕТИКО-ЛОГИЧЕСКОЕ УСТРОЙСТВО.....	40
Практическое занятие № 14 ИССЛЕДОВАНИЕ ТРИГГЕРОВ	60
Практическое занятие № 15 ИССЛЕДОВАНИЕ РЕГИСТРОВ И СЧЕТЧИКОВ ИМПУЛЬСОВ.....	68
СПИСОК РЕКОМЕНДУЕМОЙ ЛИТЕРАТУРЫ	82

Учебное издание

БЛАДЫКО Юрий Витальевич

**ПРАКТИЧЕСКИЕ ЗАНЯТИЯ
В ЭЛЕКТРОННОЙ ЛАБОРАТОРИИ**

Учебно-методическое пособие
по дисциплине «Электроника»

В 3 частях

Часть 2

Редактор *Т. В. Грищенкова*
Компьютерная верстка *Е. А. Беспанской*

Подписано в печать 08.05.2018. Формат 60×84 ¹/₁₆. Бумага офсетная. Ризография.
Усл. печ. л. 4.88. Уч.-изд. л. 3.82. Тираж 100. Заказ 143.

Издатель и полиграфическое исполнение: Белорусский национальный технический университет.
Свидетельство о государственной регистрации издателя, изготовителя, распространителя
печатных изданий № 1/173 от 12.02.2014. Пр. Независимости, 65. 220013, г. Минск.