



Министерство образования  
Республики Беларусь

**БЕЛОРУССКИЙ НАЦИОНАЛЬНЫЙ  
ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ**

---

**Кафедра «Информационно-измерительная техника  
и технологии»**

**Т.Л. Владимирова  
Г.Ф. Жердева  
И.Е. Зуйков**

## **ЭЛЕКТРОНИКА**

*(цифровая электроника)*

**Методическое пособие  
по курсовому проектированию**

**Минск 2009**

Министерство образования Республики Беларусь  
БЕЛОРУССКИЙ НАЦИОНАЛЬНЫЙ ТЕХНИЧЕСКИЙ  
УНИВЕРСИТЕТ

---

Кафедра «Информационно-измерительная техника и технологии»

Т.Л. Владимирова  
Г.Ф. Жердева  
И.Е. Зуйков

ЭЛЕКТРОНИКА

(цифровая электроника)

Методическое пособие по курсовому проектированию  
для студентов специальностей

1-38 02 01 «Информационно-измерительная техника»,

1-38 02 03 «Техническое обеспечение безопасности»,

1-38 02 04 «Спортивная инженерия»,

1-38 01 02 «Методы и приборы контроля качества  
и диагностики состояния объектов»

УДК 621.38.037.372:378.14(075.8)

~~ББК 32.85я7~~

В 57

Рецензент  
*А.Л. Жарин*

**Владимирова, Т.Л.**

В 57

Электроника (цифровая электроника): методическое пособие по курсовому проектированию для студентов специальностей 1-38 02 01 «Информационно-измерительная техника», 1-38 02 03 «Техническое обеспечение безопасности», 1-38 02 04 «Спортивная инженерия», 1-38 01 02 «Методы и приборы контроля качества и диагностики состояния объектов» / Т.Л. Владимирова, Г.Ф. Жердева, И.Е. Зуйков. – Минск: БНТУ, 2009. – 64 с.

ISBN 978-985-525-241-3.

В пособии приведены методические рекомендации к выполнению курсового проекта по дисциплине «Электроника» (цифровая электроника), задание на курсовое проектирование, последовательность выполнения, а также даются рекомендации по разработке основных разделов и оформлению.

Теоретические сведения дополняются практическими примерами реализации составных частей конкретного устройства.

Методическое пособие предназначено для студентов кафедры «Информационно-измерительная техника и технологии».

УДК 621.38.037.372:378.14(075.8)  
ББК 32.85я7

ISBN 978-985-525-241-3

© Т.Л. Владимирова, Г.Ф. Жердева,  
И.Е. Зуйков, 2009  
© БНТУ, 2009

## СОДЕРЖАНИЕ

<b>ВВЕДЕНИЕ</b> .....	4
<b>1 ОБЩИЕ СВЕДЕНИЯ</b> .....	5
1.1 Общие положения.....	5
1.2 Задание на курсовое проектирование.....	6
1.3 Тема курсового проекта.....	6
1.4 Исходные данные для проектирования.....	6
1.5 Содержание и объем курсового проекта.....	7
1.6 Календарный график работы над проектом.....	7
1.7 Критерии готовности курсового проекта к защите...	8
1.8 Требования к оформлению пояснительной записки..	8
1.9 Требования к оформлению схем курсового проекта..	11
1.10 Требования к выполнению алгоритма последова- тельности работы устройства.....	22
1.11 Защита курсового проекта.....	22
<b>2 КУРСОВОЕ ПРОЕКТИРОВАНИЕ</b> .....	27
2.1 Описание последовательности работы устройства...	27
2.2 Разработка функциональной схемы устройства.....	31
2.3 Выбор элементной базы.....	37
2.4 Разработка принципиальной схемы устройства. Описание ее работы. Диаграммы работы устройства.....	40
2.4.1 Схемотехнические решения.....	40
2.4.2 Описание работы устройства.....	46
2.4.3 Перечень элементов	50
2.4.4 Номера выводов ИС «земля» и «напряжение пита- ния»	51
2.5 Расчетная часть.....	52
2.5.1 Расчет потребляемой мощности.....	53
2.5.2 Расчет времени задержки.....	54
<b>СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ...</b>	56
<b>ПРИЛОЖЕНИЯ</b> .....	57

## ВВЕДЕНИЕ

Методические указания посвящены вопросам выполнения курсового проекта по дисциплине «Электроника» студентами дневной и заочной форм обучения специальностей 1-38 02 01 «Информационно-измерительная техника», 1-38 02 03 «Техническое обеспечение безопасности», 1-38 02 04 «Спортивная инженерия», 1-54 01 02 «Методы и приборы контроля качества и диагностики состояния объектов».

Курсовой проект представляет собой самостоятельную работу студента, которая выполняется для углубления и закрепления теоретических знаний по применению наиболее распространенных цифровых элементов и узлов; приобретения навыков работы с цифровыми интегральными схемами и устройствами, построенными на их основе; развития навыков инженерной деятельности.

Выполненный студентом курсовой проект позволяет оценить качество теоретических знаний, полученных им при изучении дисциплины, а также его умение пользоваться справочной литературой.

Объектом проектирования является устройство, обеспечивающее прием некоторой информации в аналоговом или цифровом виде, ее обработку в соответствии с заданными требованиями, выдачу результата и функционирующее согласно заданным техническим условиям.

Проектируемое устройство содержит в своем составе блоки ввода, вывода, операционный и управляющий.

# 1 ОБЩИЕ СВЕДЕНИЯ

## 1.1 Общие положения

**Курсовое проектирование** – вид учебного процесса по изучаемой дисциплине, результатом которого является курсовой проект, предусмотренный учебным планом и выполняемый студентом самостоятельно под руководством преподавателя.

**Курсовой проект** – самостоятельная учебная работа, имеющая целью закрепление теоретического материала и приобретение практических навыков в разработке конкретного функционально законченного устройства, обеспечивающего ввод некоторой информации в аналоговом или цифровом виде, ее обработку согласно заданным требованиям и вывод результата в цифровом или аналоговом виде.

1. Основными задачами курсового проектирования являются:

- закрепление полученных теоретических знаний;
- приобретение практических навыков в разработке устройств согласно заданным техническим параметрам, удовлетворяющих установленным техническим требованиям и функционирующих в заданных технических условиях;
- приобретение практических навыков в разработке структурных, функциональных и принципиальных схем;
- приобретение практических навыков в описании последовательности работы устройства с помощью алгоритмов и диаграмм;
- обучение работе со специальной литературой;
- приобретение практических навыков в проведении сравнительного анализа при выборе конкретного схмотехнического решения и обосновании выбора данного схмотехнического решения;
- обучение самостоятельному выполнению расчетов требуемых параметров;
- изучение правил оформления текстовых и графических материалов.

2. Ответственность за принятые в курсовом проекте решения, качество выполнения, а также за своевременное (по установленным этапам) выполнение проекта несет студент.

3. Курсовой проект выполняется студентом в течение времени, предусмотренного рабочим учебным планом.

## **1.2 Задание на курсовое проектирование**

Задание на курсовое проектирование приведено в приложении 1.

Приложение 1 содержит задание по конкретной теме, которая рассматривается в данном пособии как пример курсового проекта. Изложение материала пособия будет привязано к данному заданию.

## **1.3 Тема курсового проекта**

Тематика курсовых проектов определена в типовой учебной программе по дисциплине «Электроника».

Темы курсовых проектов ежегодно утверждаются решением кафедры «Информационно-измерительная техника и технологии».

## **1.4 Исходные данные для проектирования**

Исходные данные для проектирования могут содержать:

- разрядность данных, обрабатываемых устройством (в битах);
- вид вводимой/выводимой информации (аналоговая или цифровая);
- вид ввода/вывода цифровой информации (последовательный или параллельный);
- характеристики цифровых шин ввода/вывода: разрядность, количество состояний шины;
- критерии выбора элементной базы (потребляемая мощность, быстродействие);
- количество обрабатываемых данных;
- условия проверки безошибочной передачи/приема информации, например, контроль по паритету при последовательном вводе данных или формировании бита паритета при последовательной выдаче данных;
- условия проверки безошибочной обработки цифровой информации (контроль по переполнению);
- условия эксплуатации устройства (в закрытых отапливаемых помещениях, под навесом и т.д.).

Если параметры разработанного устройства не соответствуют хотя бы одному из заданных исходных данных, студент не допускается преподавателем к защите курсового проекта.

## **1.5 Содержание и объем курсового проекта**

Курсовой проект должен быть выполнен строго в соответствии с заданием к курсовому проектированию.

Курсовой проект условно можно разделить на две части: пояснительную записку и графический материал.

Пояснительная записка курсового проекта, включая приложения, должна иметь объем 25–35 листов.

В соответствии с заданием к курсовому проекту (приложение 1) рекомендуются следующие состав и порядок расположения материала в пояснительной записке:

- титульный лист стандартного образца (приложение 2);
- задание на выполнение курсового проекта (приложение 1);
- реферат (приложение 3);
- содержание (приложение 4);
- введение;
- основные разделы;
- заключение;
- список использованных источников;
- приложения (блок-схема работы устройства, диаграммы работы устройства, перечень элементов).

Последовательность изложения материала основных разделов пояснительной записки (приложение 4) будет изложена ниже.

## **1.6 Календарный график работы над проектом**

Календарный график работы над курсовым проектом указывает временные сроки и трудоемкость каждого этапа проектирования.

Текущий контроль выполнения приведенного в приложении 1 графика работ над курсовым проектом осуществляется в процессе трех проверок:

- проверка 1 – готовность разделов 1 и 2;
- проверка 2 – готовность разделов 3 и 4;

проверка 3 – готовность раздела 5.

В случае неудовлетворительного результата проверки на любом этапе работы студента кафедра принимает решение о возможности продолжения им работы над курсовым проектом или ходатайствует об отчислении студента из университета как не выполнившего график работы.

### **1.7 Критерии готовности курсового проекта к защите**

Курсовой проект считается готовым к защите, если пояснительная записка и графическая часть оформлены в соответствии с настоящим пособием и допущены к защите руководителем, указанным в задании на курсовое проектирование.

Подпись руководителем пояснительной записки и графической части осуществляется не позднее 10 дней до установленной даты защиты студентом курсового проекта.

Если у руководителя имеются замечания относительно корректности отдельных частей пояснительной записки; правильности приведенных схемотехнических решений или их расчетов; оформления и т.п., то все они указываются в соответствующем формуляре замечаний (приложение 5).

До устранения всех замечаний руководителя студент не допускается к защите курсового проекта.

### **1.8 Требования к оформлению пояснительной записки**

Пояснительная записка должна быть сброшюрована, иметь обложку и титульный лист (приложение 2).

Оформление пояснительной записки производится в соответствии с СТП БНТУ 3.01-2003 «Курсовое проектирование»; МИ БНТУ 3.001-2003 «ЕСС БНТУ. Дипломное проектирование», раздел 8; ГОСТ 7.32-2001. «Система стандартов по информации, библиотечному и издательскому делу. Отчет о научно-исследовательской работе. Структура и правила оформления» [1, 2, 3].

Все части пояснительной записки излагаются на одном языке – русском или белорусском.

Пояснительная записка печатается с использованием ПЭВМ на одной стороне листа белой писчей бумаги. Печать производится

шрифтом Times New Roman, размером 14 пунктов (заглавия – жирным шрифтом).

Нумерация страниц пояснительной записки и приложений, входящих в ее состав, должна быть сквозная. Первой страницей пояснительной записки является титульный лист. Номера страниц на титульном листе, на задании по курсовому проектированию и реферате не ставятся, но включаются в общую нумерацию страниц. Номер страницы проставляется в центре нижней части листа арабскими цифрами.

Формат листа пояснительной записки – А4 (210 x 297 мм). Поля: правое – 10 мм, левое – 30 мм, верхнее и нижнее – 20 мм.

Межстрочный интервал – полуторный.

Абзацы в тексте начинаются отступом, равным 1,25–1,5 см.

Шрифты разной гарнитуры, выделение текста с помощью курсива, подчеркивание, рамки и т.д. рассматриваются как ошибки оформления пояснительной записки.

Основную часть пояснительной записки следует делить на разделы, подразделы и пункты. Пункты, при необходимости, могут делиться на подпункты. Разделы, подразделы, пункты и подпункты следует нумеровать арабскими цифрами и печатать с абзацного отступа. После номера раздела, подраздела, пункта и подпункта в тексте точку не ставят.

Разделы, подразделы должны иметь заголовки. Пункты, как правило, заголовков не имеют. Заголовки должны четко и кратко отражать содержание разделов, подразделов. Заголовки разделов, подразделов и пунктов следует печатать с абзацного отступа, заголовки разделов – прописными буквами, заголовки подразделов – с прописной буквы без точки в конце, не подчеркивая. Если заголовок состоит из двух предложений, их разделяют точкой. Заголовки разделов и подразделов выделяют полужирным шрифтом.

Каждый раздел следует начинать с нового листа.

Разделы «Реферат», «Содержание», «Введение», «Заключение», «Список использованных источников», «Приложения» не нумеруют, печатают прописными буквами, выделяют полужирным шрифтом, располагают посередине строки без абзацного отступа.

Листы в пояснительной записке, находящиеся перед листом «Содержание», например «Реферат», в перечень листа «Содержание» не входят.

Несложные однострочные нумерованные формулы можно помещать внутрь текста. Многострочные, нумерованные формулы располагают на середине отдельной строки, причем пробелы сверху и снизу оставляют достаточными для того, чтобы формула отчетливо выделялась среди текста.

Появляющиеся в формулах новые символы должны быть расшифрованы непосредственно под формулой. После формулы ставят запятую. Первую строку расшифровки, если она есть, начинают со слова «где», двоеточие после него не ставят. Расшифровку символов проводят в той же последовательности, в какой они даны в формуле. Если правая часть формулы содержит дробь, то вначале расшифровывают символы числителя, а затем знаменателя. Расшифровку каждого символа делают с новой строки, выравнивая колонку строк по знаку тире. В конце каждой строки ставят точку с запятой, а в конце последней строки – точку.

Формулы нумеруют арабскими цифрами. Номер формулы состоит из номера раздела и номера формулы в разделе, например, (1.2) – формула 2 в разделе 1. Номер формулы заключают в круглые скобки и помещают у правого края полосы (10 мм от поля). При ссылке в тексте на формулу указывают ее номер. Например, «...по формуле (1.2)».

Нумерация рисунков и таблиц – сквозная.

Основные требования к таблицам: логичность, экономичность построения, удобство чтения, единообразие построения однотипных таблиц. Все таблицы в проекте нумеруют арабскими цифрами. Допускается нумеровать таблицы в пределах раздела. В этом случае номер таблицы состоит из номера раздела и порядкового номера таблицы, разделенных точкой. Название таблицы следует помещать над таблицей слева, без абзацного отступа, в одну строку с ее номером через тире.

Заголовки граф и строк таблицы следует писать с прописной буквы в единственном числе, а подзаголовки граф – со строчной буквы, если они составляют одно предложение с заголовком, или с прописной буквы, если они имеют самостоятельное значение. В конце заголовков и подзаголовков таблиц точки не ставят.

Рисунки, схемы алгоритмов и т.д. выполняются в любом редакторе.

Рисунки следует располагать в пояснительной записке непосредственно после текста, в котором они упоминаются впервые, или на следующей странице. На все рисунки должны быть даны ссылки в пояснительной записке.

Допускается нумеровать рисунки в пределах раздела. В этом случае номер рисунка состоит из номера раздела и порядкового номера рисунка, разделенных точкой. Например, Рисунок 1.1. Иллюстрации, при необходимости, могут иметь наименование и пояснительные данные (подрисуночный текст). Слово «Рисунок» и наименование помещают после пояснительных данных и располагают посередине строки следующим образом:

Рисунок 1.1 – Схема функциональная

После наименования рисунка точка не ставится.

При ссылках на иллюстрации следует писать «... в соответствии с рисунком 1» при сквозной нумерации и «... в соответствии с рисунком 1.1» при нумерации в пределах раздела.

## 1.9 Требования к оформлению схем курсового проекта

Схемы по курсовому проекту выполняются без соблюдения масштаба и действительного расположения составных частей устройства.

В зависимости от видов элементов и связей, входящих в состав некоторого изделия, схемы имеют буквенные коды, например, электрические схемы – Э, оптические – Л, гидравлические – Г и т.д. Схемы, разрабатываемые в курсовом проекте, относятся к электрическим.

В зависимости от основного назначения типы схем имеют цифровые коды, приведенные в таблице 1.1.

Код схемы состоит из буквы, определяющей вид схемы, и цифры, обозначающей тип схемы, например, Э3 – схема электрическая принципиальная или Э2 – схема электрическая функциональная.

Схемы электрические должны изображаться согласно требованиям ЕСКД: ГОСТ 2.743-82, 2.708-81, 2-701-84 и т.д.

Полное обозначение схемы, например, электрической функциональной, на устройство, разрабатываемое в курсовом проекте, будет иметь следующий вид:

БНТУ ХХХХХХ.ХХХ Э2,

где XXXXXX – номер группы студента;  
XXX – номер зачетной книжки студента.

Таблица 1.1-Цифровые коды схем

Наименование схемы	Цифровой код
Структурные	1
Функциональные	2
Принципиальные (полные)	3
Соединений (монтажные)	4
Подключения	5
Общие	6
Расположения	7
Объединения	0

Графический материал курсового проекта должен содержать структурную схему устройства (необязательно), его функциональную схему и принципиальную схему.

Структурная и функциональная схемы являются первыми моделями электронного устройства.

Структурная схема определяет основные функциональные части изделия, их назначении и взаимосвязи. Структурные схемы разрабатываются при проектировании изделий на стадиях, предшествующих разработке схем других типов. Их используют для общего ознакомления с изделием (устройством). Достоинством структурной схемы является возможность быстро получить представление о составе изделия, структуре и выполняемой им функции (функциях). При этом схемная реализация конкретных составных узлов (блоков) не рассматривается.

Схема электрическая функциональная является одним из основных чертежей проекта и служит для разъяснения процессов, протекающих в отдельных функциональных цепях устройства, дает детальное представление о работе устройства в целом и отображает все цепи, задействованные для передачи аналоговых и цифровых сигналов.

На линиях взаимосвязи стрелками указываются направления действия сигналов или потоки информации.

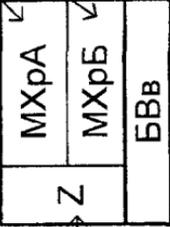
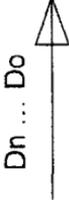
Такие схемы используются для изучения принципов работы изделия (устройства), а также при их наладке, контроле и ремонте в процессе эксплуатации.

Графическое представление схемы должно давать наиболее наглядное представление о последовательности взаимодействия составных частей (блоков) устройства.

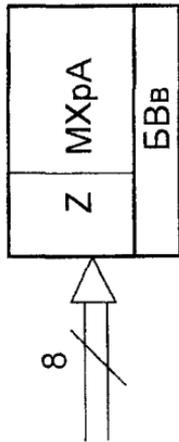
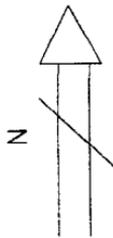
При оформлении функциональной схемы в курсовом проекте рекомендуется использовать приведенные в таблице 1.2 условно-графические обозначения (УГО).

Схема электрическая принципиальная является основным чертежом курсового проекта. Принципиальная схема определяет полный состав элементов и связей между ними и дает детальное представление о принципах работы изделия. Все интегральные микросхемы и электронные компоненты на ней изображаются в виде их условно-графического обозначения в соответствии с требованиями ЕСКД: ГОСТ 2.743-82.

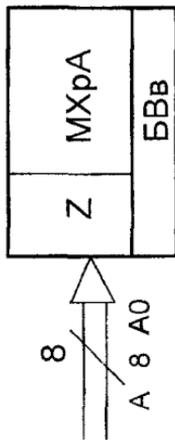
Таблица 1.2-УГО для оформления функциональной схемы

Обозначение/ Наименование	Пояснения, примеры
Узел или блок устройства 	Внутри блока должно быть написано его обозначение: БУ – блок управления; БВв – блок ввода БВыв – блок вывода Примечание. При вводе обозначений рекомендуется, чтобы они соответствовали назначению блока или отображали выполняемую им функцию
Узел или блок, состоящий из нескольких модулей 	Модули хранения чисел А, Б  Модуль обеспечивающий 3 состояния
Последовательная шина данных 	Последовательная шина данных. N-разрядные данные вводятся с младшего разряда D0. 

N-разрядная  
параллельная  
шина данных



Разрядность устройства соответствует разрядности внешней шины данных.



Разрядность устройства не соответствует разрядности внешней шины данных.  
Устройство обрабатывает 16-разрядные данные. Шина ввода данных 8-разрядная.

Шина ввода данных - восьмиразрядная.

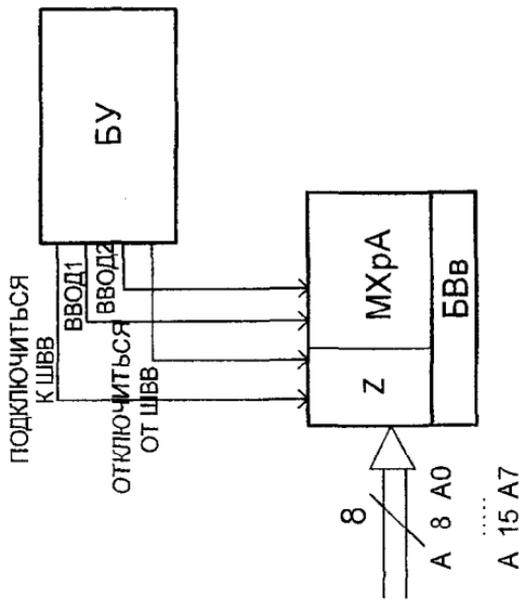
Если шина ввода/вывода данных не соответствует разрядности данных обрабатываемых устройством, то необходимо над (под) шиной показать последовательность передачи данных по шине.

Например, устройство обрабатывает 16-разрядные данные, а внешняя шина ввода данных является 8-разрядной. В этом случае данные будут передаваться в БВв по 8 разрядов. Т.е. сначала передаются разряды данных А0-А7, затем А8-А15.

## Окончание таблицы 1.2

Управляющий  
сигнал

СТАРТ



Стрелка показывает направление действия управляющего сигнала

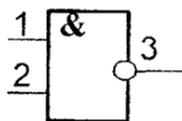
Управляющий сигнал (например, ПОДКЛЮЧИТЬСЯ К ЦШВВ) подается на тот модуль (Z) блока (БВВ), в котором он вызывает требуемые действия.

Над управляющим сигналом пишется его наименование.

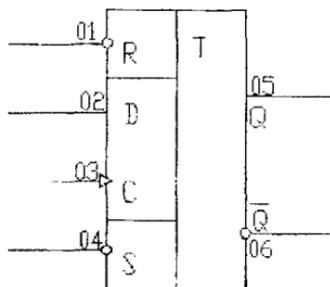
Наименование управляющего сигнала должно отображать конкретное действие.

Рекомендуется изображать сигналы в той последовательности, в какой они формируются БУ.

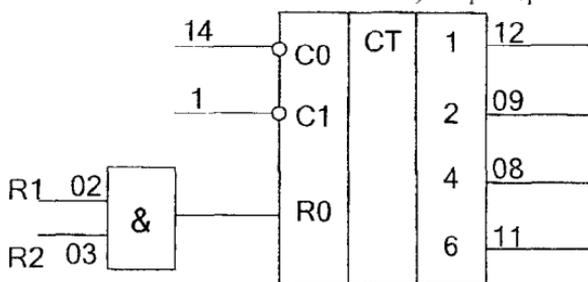
На рисунке 1.1 представлены примеры условно-графического изображения некоторых интегральных микросхем (ИС).



а) Логический элемент



б) D-триггер



в) Счетчик

Рисунок 1.1 – Условно-графическое обозначение ИС

При этом обязательно указывается нумерация выводов интегральной микросхемы. Выводы «Питание» и «Общий» могут не изображаться, а сводиться в таблицу разводки питания, формируемую для всего устройства.

При возможности линии связи объединяются в шины. Шины формируются в соответствии с функциональным назначением цепей: шина управления, шина данных, шина адреса.

Линия связи, которая входит в шину, должна иметь уникальное в пределах шины числовое номер или уникальное буквенно-цифровое обозначение.

В курсовом проекте отводы линий от шины рекомендуется выполнять под прямым углом (рисунок 1.2).

Толщину шины на чертеже рекомендуется выполнять 2-3 мм.

Толщина линий – не более 1 мм.

Обозначение сигнала, входящего (выходящего) в (из) шины, рекомендуется производить у самой шины.

Обозначение сигналов, входящих в шину, должно однозначно соответствовать сигналам, выходящим из шины.

Расстояние между линиями сигналов не менее 0,5 мм.

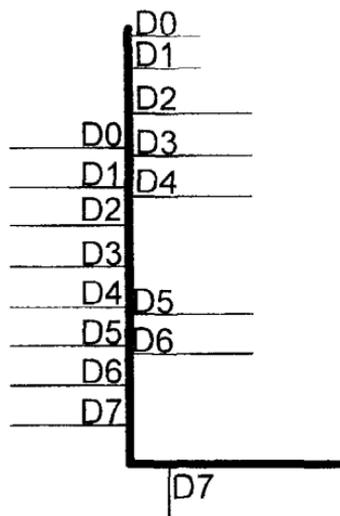


Рисунок 1.2 – Шина

Корпуса интегральных микросхем на чертежах должны иметь позиционное обозначение. В курсовом проекте возможно использование следующего позиционного обозначения: DDN (N – номер очередного корпуса).

Позиционное обозначение выполняется сверху вниз, слева направо. Для наглядного изображения схемы на чертеже корпус интегральной микросхемы может изображаться в конкретном месте по отдельным элементам. В этом случае при позиционном обозначении указывается также номер элемента в корпусе, например, DD3.1 (3 корпус, 1 элемент).

Все ответвления от линии на чертеже показываются точками.

Фрагмент схемы изображен на рисунке 1.3.

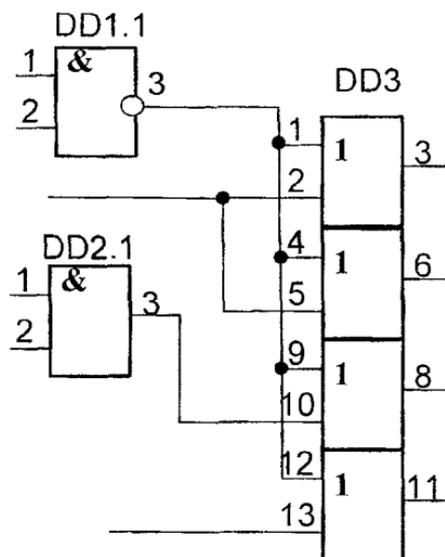


Рисунок 1.3 – Фрагмент схемы, на которой показаны ответвления от линии

На рисунке 1.4 показаны рекомендуемые размеры при изображении интегральных схем, элементов, линий связи и шин на принципиальной схеме.

Данные об элементах принципиальной схемы, полученные в результате электрического расчета и выбора типономиналов элементов, записывают в перечень элементов. Перечень выполняют в виде таблицы либо на листе ватмана с изображением полной принципиальной схемы, либо на листах формата А4 самостоятельным документом, который помещают в пояснительную записку (приложение 6).

Графическая часть проекта выполняется карандашом, тушью или с помощью компьютера (выводом через плоттер) на листах чертежной бумаги (с плотностью более  $150 \text{ г/м}^2$ ) формата А1 или А2 по ГОСТ 2.301-68.

Каждый формат в чертежах оформляется рамкой, которая проводится сплошной толстой основной линией на расстоянии 5 мм от правой, нижней и верхней сторон внешней рамки и на расстоянии 20 мм слева. Последнее поле используется для подшивки чертежей. В правом нижнем углу формата помещают основную надпись (угловой штамп), форма и состав которой определяется ГОСТ 2.104-

68. Примеры оформления основной надписи приведены ниже на рисунке 1.5.

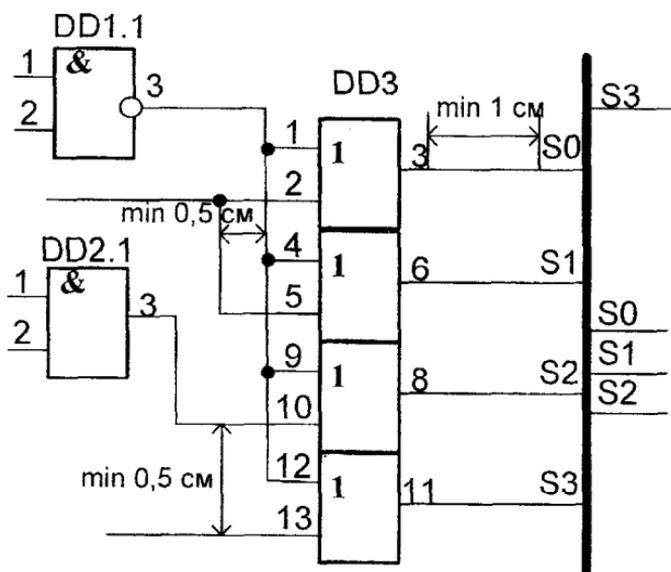
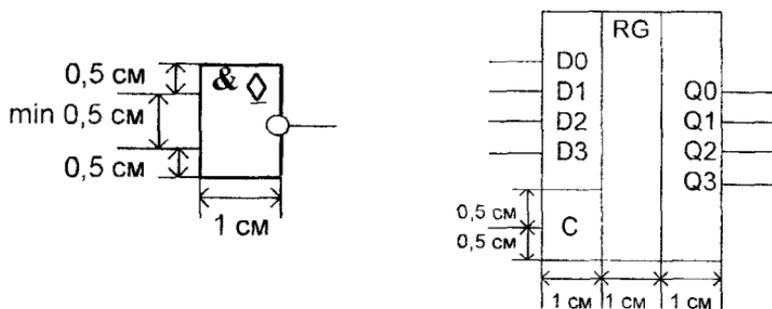


Рисунок 1.4 – Рекомендуемые размеры при изображении принципиальной схемы

Номер конструктивного узла в изделии

Код классификационной характеристики

Код документа

								<p><b>БНТУ 416007.01.ЭЗ</b></p>		Лит.		Масса	Масштаб
										И			1:1
								<p>Блок управления Схема электрическая принципиальная</p>		Лист 1		Листов 1	
												БНТУ 113015	
Изм.	Лист	№ докум.	Подп.	Дата									
Разраб.		Иванов		12.05.09									
Пров.		Петров		22.05.09									
Т. контр.		Петров		23.05.09									
Н. контр.		Петров		29.05.09									
Утв.		Петров		11.06.09									

Номер группы

Рисунок 1.5 – Основная надпись

## **1.10 Требования к выполнению алгоритма последовательности работы устройства**

Правила выполнения схем алгоритмов регламентируются ГОСТ 189.701-90 «Единая система программной документации. Схемы алгоритмов, программ, данных и систем. Условное обозначение и правила выполнения».

Схемы алгоритмов отображают последовательность операций, выполняемых программой, или последовательность работы устройства.

Основные элементы блок-схемы, рекомендуемые к использованию в курсовом проекте, приведены в таблице 1.3.

Блок-схема выстраивается в одном направлении: либо сверху вниз, либо слева направо. Все повороты соединительных линий выполняются под углом  $90^\circ$ .

## **1.11 Защита курсового проекта**

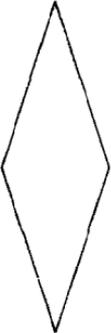
Защита курсового проекта производится перед комиссией в день, назначенный кафедрой.

В процессе защиты заслушивается доклад студента (не более 5 минут), затем студент отвечает на вопросы членов комиссии. Вопросы могут касаться как темы курсового проекта, так и носить общий характер в пределах программы дисциплины.

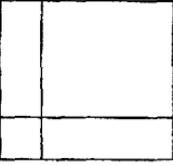
На защиту комиссии предоставляются графический материал проекта, пояснительная записка. Дополнительно могут быть представлены материалы, подтверждающие реализованность проекта (действующие макеты, перечень публикаций и т.д.).

Доклад рассчитывается на время около 3÷5 мин, причем большая часть времени должна быть отведена изложению схемотехнических решений, предложенных студентом. Структура доклада должна включать: постановку задачи, методику проектирования, основные конструктивные решения (сравнение с существующими прототипами или сравнение с возможными вариантами решений).

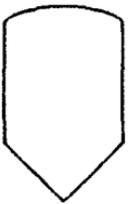
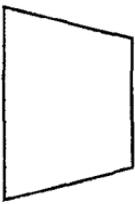
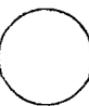
Таблица 1.3

Название	Символ (рисунок)	Выполняемая функция (пояснения)
Процесс		Символ отображает функцию обработки данных любого вида (выполнение отдельной операции или группы операций, приводящих к изменению значения, или размещения информации или к определению, по которому из нескольких направлений потока следует двигаться)
Решение		Символ отображает решение или функцию переключательного типа, имеющую один вход и ряд альтернативных выходов, один и только один из которых может быть активизирован после вычисления условий, определенных внутри этого символа.
Блок ввода/ вывода данных		Ввод или вывод данных вне зависимости от физического носителя
Подготовка		Символ отображает модификацию команды или группы команд с целью воздействия на некоторую последовательность функций (установка переключателя и т.д.)

Продолжение таблицы 1.3

<p>Запоминаемые данные</p>		<p>Символ отображает хранимые данные в виде, пригодном для обработки, носитель данных не определен</p>
<p>Параллельные действия</p>		<p>Символ отображает синхронизацию двух или более операций</p>
<p>Линия</p>		<p>Символ отображает поток данных или управления. При необходимости могут быть добавлены стрелки-указатели</p>
<p>Канал связи</p>		<p>Символ отображает передачу данных по каналу связи</p>
<p>Оперативное запоминающее устройство</p>		<p>Символ отображает данные, хранящиеся в оперативном запоминающем устройстве.</p>

Окончание таблицы 1.3

Ручной ввод		Символ отображает данные, вводимые вручную во время обработки с любого устройства (клавиатура, переключатели, кнопки и т.д.)
Дисплей		Символ отображает данные, представленные в человекочитаемой форме на носителе в виде отображающего устройства (экран для визуального наблюдения, индикаторы ввода информации)
Ручная операция		Символ отображает любой процесс, выполняемый человеком
Начало/конец		Начало или конец последовательности действий
Соединитель		Указание связей между прерванными линиями в пределах одной страницы
Межстраничный соединитель		Указание связи между частями схемы, расположенной на разных страницах

В выступление не включаются теоретические положения и методологические подходы из учебной литературы. Не следует приводить слишком подробные объяснения; если таковые окажутся необходимыми, они будут выяснены в дополнительном обсуждении.

Во время доклада студент последовательно обращается ко всем представленным графическим материалам (следует учесть, что на обращение к графическим материалам затрачивается некоторое время). Ссылки к графической части проекта должны сделать доклад лаконичным и сосредоточить внимание комиссии на главных моментах проекта.

При подготовке к защите также продумываются ответы на замечания руководителя.

Необходимо обратить внимание на грамотность языка, правильное применение технических терминов (не допускается использование сленга и технического жаргона).

## 2 КУРСОВОЕ ПРОЕКТИРОВАНИЕ

Процесс последовательности выполнения курсового проекта будет рассматриваться на примере задания на курсовое проектирование (приложение 1).

Согласно заданию к курсовому проектированию необходимо разработать устройство определения наибольшего числа (далее устройство), эксплуатируемое в закрытых отапливаемых помещениях. Количество сравниваемых чисел ( $N$ ) задается двоичным кодом внешними переключателями. Вывод результата может осуществляться в прямом или обратном кодах. Критерием выбора интегральных микросхем является требование наименьшей потребляемой мощности. Входная шина последовательная с тремя состояниями. Ввод двоичного числа осуществляется последовательно со старшего разряда. Бит паритета (бит контроля по четности) передается последним после числа. Правильность ввода числа определяется контролем принятого бита паритета. В случае, если число принято с ошибкой, дальнейшая работа устройства должна быть остановлена и выдан сигнал «ОШИБКА ВВОДА». Работа устройства должна быть завершена после обработки заданного количества чисел. Полученное наибольшее число передается в прямом или обратном коде на 16-разрядную шину с тремя состояниями.

### 2.1 Описание последовательности работы устройства

Перед описанием работы устройства студент должен уточнить особенности его работы, которые существенным образом будут влиять на схемотехнические решения и последовательность работы, как отдельных блоков, так и всего устройства.

Для примера, рассматриваемого в пособии, такими особенностями являются:

1. Количество сравниваемых чисел ( $N$ ) задается двоичным кодом внешними переключателями и, естественно, должно быть задано до начала работы устройства.

2. До начала работы устройства должен быть определен тип вывода результата: в прямом (Пр) или обратном кодах (Обр).

3. Паритет представляет собой результат сложения по модулю два (логический элемент XOR) всех разрядов числа, например, для

двоичного числа 1001 0001 1011 0011 паритет равен 0. Для контроля правильности ввода информации необходимо после ввода информации определить бит паритета ( $P_{расч}$ ) и сравнить его с введенным битом паритета ( $P_{вв}$ ). Если паритеты не совпадут, то необходимо предусмотреть индикацию «ОШИБКА ВВОДА» и остановить работу устройства (выйти в режим «ОСТАНОВ»).

4. После окончания обработки всех  $N$  чисел устройство выходит в режим «ОСТАНОВ».

5. Запуск работы устройства целесообразно осуществлять внешним кнопочным переключателем «СТАРТ». Сигнал «СТАРТ» должен быть подан после задания  $N$  (заданное количество обрабатываемых чисел) и определения типа вывода информации  $Pr$  (Обр).

6. Для хранения промежуточного и конечного результатов сравнения чисел необходим «Модуль хранения результата».

7. Для организации обработки всех  $N$  чисел необходимо обеспечить циклическую работу устройства. Для того, чтобы циклы по обработке первого и  $N$ -ого числа были идентичными, будем первое введенное число сравнивать с заведомо минимальным числом, предварительно записанным в «Модуль хранения результата». Минимальное число в «Модуль хранения результата» должно быть записано до начала обработки первого числа. Минимальным числом будет являться число 0.

8. В соответствии с заданием шины ввода и вывода имеют три состояния, что требует определенных схемотехнических решений.

Выход с тремя состояниями или выход с возможностью отключения (обозначается  $ZC$ ) очень похож на стандартный выход (обозначается  $2C$ ), который принимает состояние логического 0 или логической 1. В выходе  $ZC$  к этим двум состояниям добавляется еще и третье – пассивное, в котором выход можно считать отключенным от последующей схемы. Такой выход можно считать состоящим из двух переключателей (рисунок 2.1, а), которые могут замыкаться по очереди, давая логический нуль и логическую единицу, но могут и размыкаться одновременно. Третье состояние называется высокоимпедансным или  $Z$ -состоянием. Для перевода выхода в третье  $Z$ -состояние используется специальный управляющий вход, обозначаемый чаще всего  $OE$  (рисунок 2.1, б) (Output Enable – разрешение выхода) или  $EZ$  (Enable Z-state – запрещение выхода).

Входы типа ЗС можно соединять параллельно (рисунок 2.1, с) при условии, что в любой момент времени активным может быть только один из них. В этом случае отключенные выходы не мешают активному формированию сигнала в точке соединения выходов. Эта возможность позволяет применять элементы ЗС в системах, где многие источники информации поочередно пользуются одной и той же линией связи.

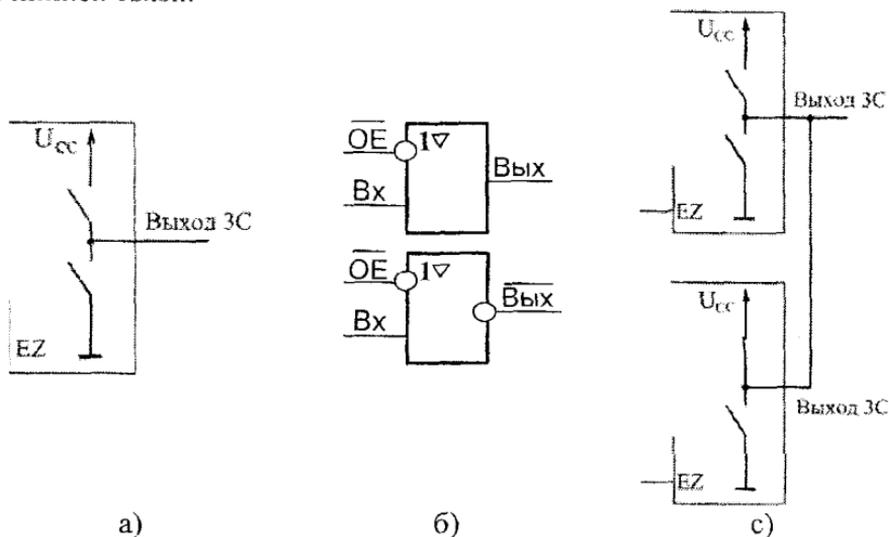


Рисунок 2.1 – Выход с тремя состояниями

9. Устройство должно работать с шиной ввода только на момент ввода очередного числа и бита паритета, а с шиной вывода только на момент вывода результата. Все остальное время устройство должно быть отключено от шин ввода и вывода и предоставить их в распоряжение других устройств.

Для удобства изображения алгоритма работы устройства обозначим вводимое число, как число  $A$ , а число, хранимое как промежуточный или конечный результат в «Модуле хранения результата», как число  $A_{\max}$ .

Определим необходимые управляющие сигналы, обеспечивающие работу устройства. При разработке функциональной и принципиальных схем и выборе элементной базы эти сигналы могут уточняться или могут быть изменены их логические уровни.

Управляющие сигналы, обеспечивающие начало и окончание работы устройства:

– «СТАРТ» – начать работу устройства;

– «ОСТАНОВ» – выйти в режим остановки в случае ошибки ввода числа или окончания обработки  $N$  чисел.

Управляющие сигналы, задающие начальные условия работы:

– «ЗАПОМНИТЬ  $N$ » – запомнить количество обрабатываемых чисел  $N$ , вводимых вручную с помощью переключателей (счетчик циклов  $N$ );

– «ЗАПОМНИТЬ Пр/Обр» – запомнить требуемый вид выводимой информации (в прямом или обратном кодах);

– «УСТАНОВКА В 0» – обнуление «Модуля хранения результата»: задание заведомо минимального числа (число  $A_{max} = 0$  до начала обработки первого числа);

Для работы с шиной ввода определим следующие управляющие сигналы:

– «СНЯТЬ ЗС ШВв» – подключиться к шине ввода;

– «ВВОД  $i$ » – ввод  $i$  разряда числа ( $i$  – разряд последовательно вводимого числа). Таких сигналов необходимо подать 16 для ввода 16-ти разрядного числа;

– «ВВОД П» – ввод паритета;

– «УСТАНОВИТЬ ЗС ШВв» – отключиться от шины ввода после ввода всего числа и паритета;

Для работы с шиной вывода определим следующие управляющие сигналы:

– «СНЯТЬ ЗС с ШВыв» – подключиться к шине вывода;

– «ВЫВОД» – вывод результата;

– «УСТАНОВИТЬ ЗС Швыв» – отключиться от шины вывода после вывода числа.

Для обработки ошибки ввода определим следующие сигналы:

– «ОПРЕДЕЛИТЬ Прасч.» – расчет паритета принятого числа;

– «СРАВНИТЬ ПАРИТЕТЫ» – сравнение паритета введенного ( $P_{вв}$ ) с расчетным паритетом ( $P_{расч}$ );

– «ИНДИКАЦИЯ ОШИБКИ ВВОДА» – включение индикации «ОШИБКА ВВОДА».

Для выполнения процесса определения наибольшего числа из двух чисел (введенного, обозначенного  $A_1$  и сохраненного проме-

жучочного  $A_{\max}$ ) и сохранения наибольшего числа в «Блоке хранения результата» введем следующие сигналы:

- «СРАВНИТЬ  $A$  и  $A_{\max}$ » – сравнение чисел  $A$  и  $A_{\max}$ ;
- «ЗАПОМНИТЬ  $A_{\max}$ » – сохранить наибольшее число.

Для организации циклической работы определим сигнал:

- « $N-1$ » – уменьшить на 1 счетчик циклов  $N$ .

Для формирования обратного кода числа определим сигнал «ФОРМИРОВАТЬ ОК».

Наименования управляющих сигналов студент определяет по своему усмотрению.

Алгоритм последовательности работы устройства разрабатываем с учетом основных элементов блок-схемы, приведенных в таблице 1.3.

Алгоритм работы устройства приведен на рисунке 2.2.

## 2.2 Разработка функциональной схемы устройства

Определим основные блоки, из которых будет состоять устройство, введем их условное обозначение (условное обозначение блоков вводится самостоятельно).

Ввод числа и паритета будет осуществлять блок ввода (БВв). Сравнение чисел и определение наибольшего числа будет осуществляться в операционном блоке (ОБ). Вывод результата на внешнюю шину будет осуществляться блоком вывода (БВыв). Управление всем устройством будет выполнять блок управления (БУ).

Определим функциональный состав блоков в соответствии с алгоритмом работы устройства и определенными ранее управляющими сигналами.

1. Операционный блок (ОБ). Должен обеспечивать сравнение числа  $A$  и  $A_{\max}$ , формирование признаков того, что  $A > A_{\max}$ ,  $A \leq A_{\max}$ , передачу этих признаков в блок управления.

Функциональный состав ОБ. Он должен иметь модуль сравнения чисел (МСр  $A$  и  $A_{\max}$ ), модуль формирования признака  $A > A_{\max}$  (МФПр  $A > A_{\max}$ ), и модуль формирования признака  $A \leq A_{\max}$  (МФПр  $A \leq A_{\max}$ ).

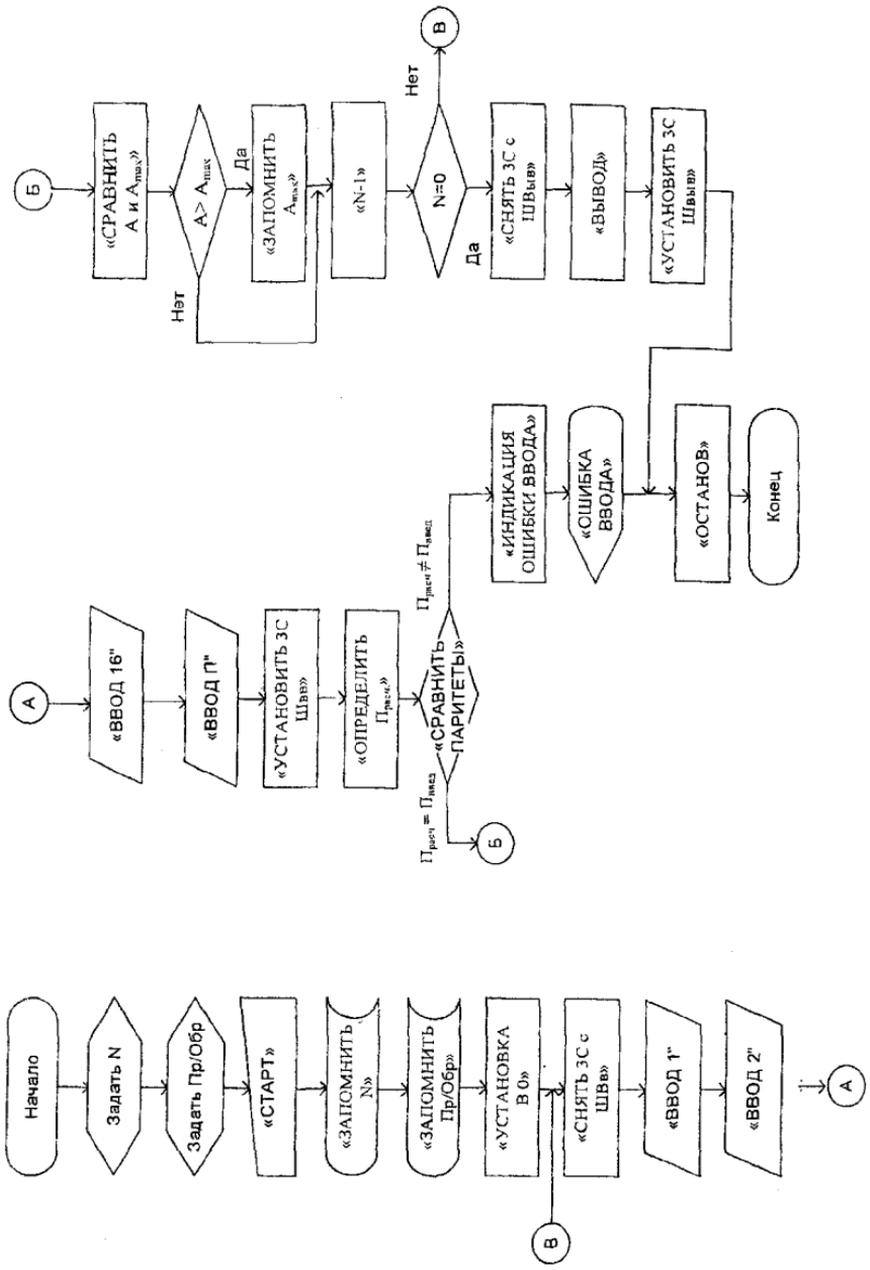


Рисунок 2.2 - Алгоритм работы устройства

2. Блок ввода (БВв). Должен обеспечивать подключение к внешней шине ввода на момент ввода числа и паритета, последовательный ввод 16-ти разрядного числа А, начиная со старшего разряда; последовательный ввод бита паритета ( $\Pi_{вв}$ ), передаваемого за числом; отключение от внешней шины ввода; хранение введенного числа; хранение бита паритета; передачу числа в операционное устройство; передачу паритета на блок сравнения паритетов.

Определим функциональный состав БВв. Он должен иметь модуль, обеспечивающий подключение/отключение от внешней шины ввода ( $Z_{вв}$ ), модуль хранения введенного числа А (назовем его МХрА), модуль хранения введенного паритета (назовем его МХр $\Pi_{вв}$ ).

3. Блок вывода (БВыв). Должен обеспечивать прием результата с операционного устройства; хранение промежуточного результата; формирование обратного кода результата, если задан вывод в обратном коде; подключение к внешней шине вывода на момент вывода результата, вывод результата, отключение от внешней шины вывода.

Определим функциональный состав БВыв. Он должен иметь модуль подключения/отключения от внешней шины вывода ( $Z_{выв}$ ), модуль хранения промежуточного и конечного результатов Аmax (назовем его МХрАmax), модуль формирования обратного кода числа (МФОбК).

4. Блок сравнения паритетов (БСрП) должен обеспечивать прием введенного паритета ( $\Pi_{вв}$ ) с блока ввода, расчет паритета введенного числа ( $\Pi_{расч}$ ), сравнение паритетов, формирование признаков «=» или « $\neq$ », передачу этих признаков в блок управления.

Определим функциональный состав БСрП. Он должен иметь модуль определения  $\Pi_{расч}$  введенного числа (МПрасч), модуль сравнения паритетов (МСрП), модули формирования признаков: «=», « $\neq$ »

5. Блок управления должен обеспечивать прием признаков с блока сравнения паритетов, формирование управляющих сигналов (приведены выше), передачу управляющих сигналов в последовательности, обеспечивающей алгоритм работы устройства, на все блоки устройства.

Работа блока управления обеспечивается некоторой последовательностью тактовых импульсов, передаваемых генератором тактовых импульсов (ГТИ).

Для организации определения количества обрабатываемых чисел  $N$  (вводятся в двоичном коде вручную с переключателей) необходимо иметь модуль из 4-х внешних переключателей (МВвN).

Для организации циклической работы предусмотрим наличие в блоке управления модуля счетчика циклов (СчN), в котором будет сохранено число  $N$ , введенное в МВвN.

Предусмотрим также внешний переключатель, обеспечивающий определение вывода числа в прямом или обратном коде (Пр/Об). Для обеспечения формирования обратного кода результата предусмотрим наличие в блоке управления модуля хранения признака Пр/Об. (МХрППр/Об), введенного переключателем.

Предусмотрим кнопочный переключатель, обеспечивающий запуск устройства «СТАРТ».

Для работы устройства необходим блок питания (БП).

При графическом изображении управляющих сигналов будем придерживаться следующего условия: сигналы, формируемые БУ и передаваемые на конкретный блок, например БВв, изображаются последовательно сверху вниз.

Функциональная схема устройства приведена на рисунке 2.3.

Функциональная схема, оформляемая в виде графического материала, должна быть выполнена согласно требованиям, изложенным в подразделе 1.9 данного пособия.

**ВНИМАНИЕ:** чтобы избежать ошибок при разработке принципиальной схемы и диаграммы работы устройства, описывайте последовательность его работы наиболее полно.

В дальнейшем, при разработке принципиальной схемы, может возникнуть ситуация, когда выбор определенной микросхемы позволит отказаться от наличия некоторых функциональных модулей или узлов, определенных на этапе разработки функциональной схемы. Может также возникнуть ситуация, когда некоторые управляющие сигналы станут излишними либо их будет недостаточно.

Рассмотрим отличия, которые будет иметь функциональная схема в зависимости от исходных данных к проекту.

1. В примере рассмотрен вариант, когда вводимая информация является цифровой. В случае, когда вводимая информация будет

являться аналоговой (прием информации осуществляется с первичного преобразователя, например датчик температуры, давления и т.д.), БВв устройства должен содержать модуль преобразования аналоговой информации в цифровую информацию (МПрА-Ц). В данном случае будет отсутствовать модуль Звв. Условия корректного приема информации будут определены иначе (не паритет). Это может быть требование повторного ввода информации и сравнение с ранее принятой информацией в указанном диапазоне допусков. Для данного варианта должны быть определены новые управляющие сигналы в части ввода информации. Например, это могут быть сигналы «ПРИНЯТЬ АНАЛОГОВЫЙ СИГНАЛ», «ПРЕОБРАЗОВАТЬ В ЦИФРОВОЙ», «ОПРЕДЕЛИТЬ  $\Delta$ », «СРАВНИТЬ С ДДОП.».

2. В случае если вывод информации необходимо осуществить в аналоговом виде, то БВыв должен содержать модуль преобразования цифровой информации в аналоговую информацию (МПрЦ-А). В данном случае будет отсутствовать модуль Звыв.

3. В случае, если разрядность входной (или выходной) шины не совпадает с разрядностью обрабатываемых устройством данных, необходимо показать последовательность ввода (вывода) N-разрядных данных по m-разрядной шине и предусмотреть соответствующие управляющие сигналы. Например, если ввод (вывод) осуществляется с 4-разрядной шины, то необходимо предусмотреть 4 управляющих сигнала ввода (вывода).

4. Темы курсовых проектов могут отличаться от рассматриваемой. Однако все устройства содержат в своем составе блоки управления, ввода, вывода, операционный блок. Выполняемая операция может быть разной, например, кодирование принятой информации указанным кодом, декодирование информации из указанного кода, выполнение некоторого набора логических или арифметических действий, измерение данных, сравнение чисел, накопление некоторой величины (накапливающий сумматор) и т.д.

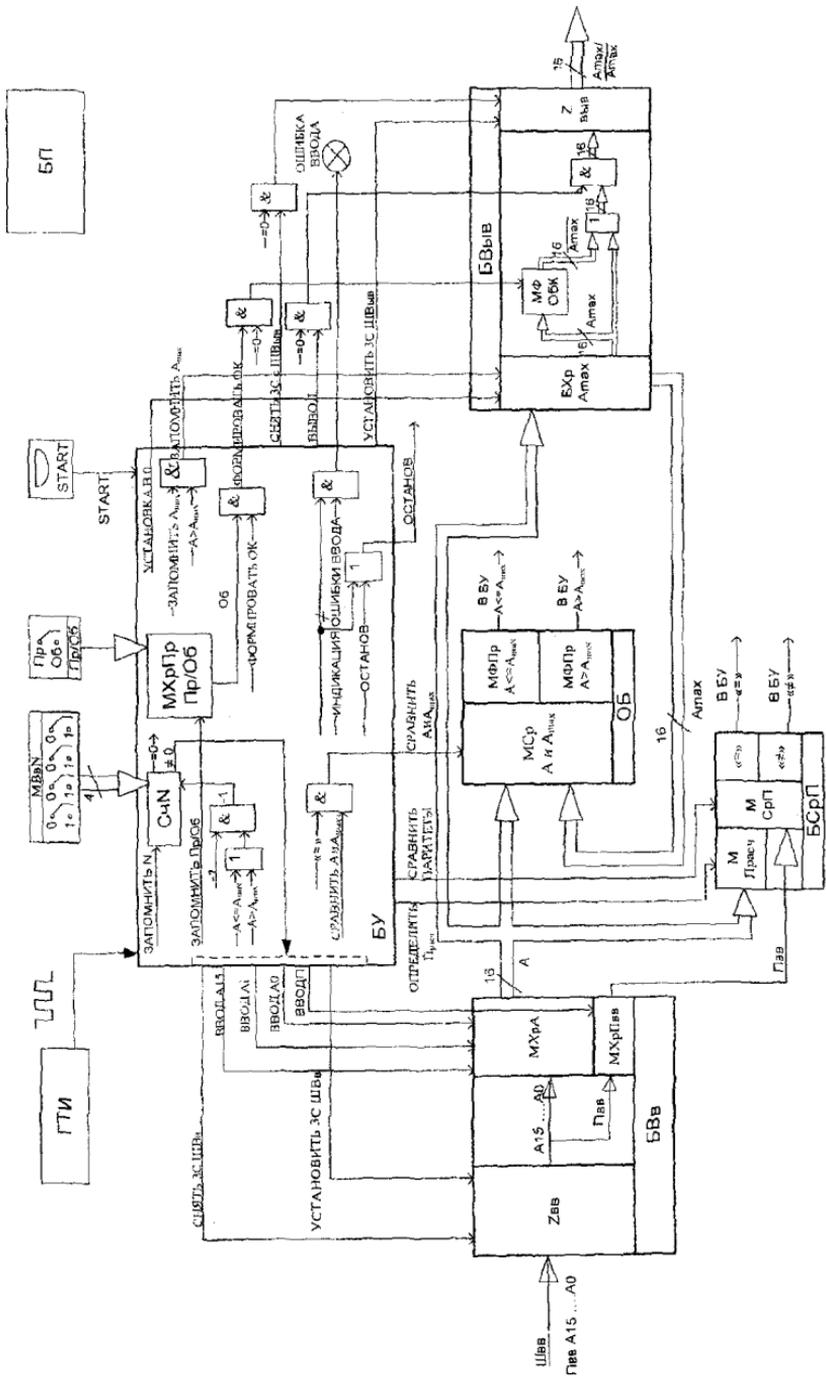


Рисунок 2.3 - Функциональная схема устройства

## 2.3 Выбор элементной базы

Перед рассмотрением вопроса выбора элементной базы уточним следующий момент: при курсовом проектировании не является обязательным использовать последние разработки в области интегральных микросхем.

Можно пользоваться любым справочником «Цифровые интегральные микросхемы», имеющимся в наличии, а также использовать любые серии (например, 155), удовлетворяющие требуемым по заданию критериям.

Характеристики и параметры входов и выходов цифровых микросхем определяются, прежде всего, технологией и схемотехникой их внутреннего строения.

Для разработчика цифровых устройств любая микросхема представляет собой «черный ящик» и разработчик, не всегда зная внутреннее ее строение, должен четко представлять, как поведет себя та или иная микросхема в данном конкретном включении и будет ли она правильно выполнять требуемую от нее функцию.

Конструктивно-технологическая реализация цифровых интегральных схем (ИС) во многом определяет их основные технические параметры – быстродействие, потребляемую мощность, устойчивость к внешним дестабилизирующим факторам.

Различают следующие основные виды (типы) конструктивно-технологического исполнения ИС: биполярные, на основе МОП транзисторов, на основе комбинированной биполярно-комплементарной (КМОП) технологии.

ИС на основе р-МОП обладают самой низкой стоимостью, однако имеют невысокие быстродействие и нагрузочную способность, не сопрягаются со стандартными TTL-микросхемами.

ИС на основе n-МОП характеризуются высокой степенью интеграции и быстродействием, однако обладают низкой нагрузочной способностью при сравнительно высокой потребляемой мощности, могут сопрягаться с TTL-микросхемами.

ИС на основе КМОП-транзисторов обладают высоким быстродействием, очень низкой потребляемой мощностью и высокой помехоустойчивостью.

Цифровые ИС на основе ЭСЛ-технологии (эмиттерно-связанной технологии) отличаются сверхвысоким быстродействием, однако

обладают высокой потребляемой мощностью, требуют специальных внешних схем для сопряжения с ИС других типов.

Цифровые ИС на основе интегральной инжекционной логики (И2Л) характеризуются самой высокой степенью интеграции, низкой потребляемой мощностью, высоким быстродействием, сопрягаются с другими типами ИС.

Цифровые ИС на основе технологии транзисторно-транзисторной логики с диодами Шоттки (ТТЛШ) обладают более низким по сравнению с ЭСЛ ИС быстродействием, однако рассеивают меньшую мощность, обеспечивая высокие характеристики нагрузочной способности, помехоустойчивости.

Выбор элементной базы для реализации устройства выполняется с учетом исходных данных. Для исходных данных к проекту, приведенных в приложении 1, критериями выбора элементной базы являются:

- внешняя среда эксплуатации (закрытые отапливаемые помещения в соответствии с примером задания приведенного в приложении 1);

- критерий выбора семейства интегральных схем. В соответствии с примером задания, приведенного в приложении 1, критерием является **быстродействие**.

В зависимости от внешней среды эксплуатации выпускаются семейства интегральных схем для применения в военной промышленности, автомобильной промышленности, общего назначения. В нашем случае выбираем семейства общего назначения.

В соответствии со вторым критерием выбираем стандартную технологию ТТЛ, учитывая доступность элементной базы и достаточное быстродействие. Напряжение питания у них  $U_{\text{пит}} = 5\text{В} \pm 10\%$ . Отличаются полной электрической и конструктивной совместимостью однотипных ИС.

При выборе микросхем необходимо избегать применения ИС разных серий. Если это неизбежно, то лучше применять микросхемы с одинаковым напряжением питания. При использовании ИС различных типов в одном устройстве необходимо учитывать также нагрузочную способность различных элементов.

Раздел пояснительной записки «Выбор элементной базы» должен содержать следующие сведения:

1. Краткое описание вида конструктивно-технологического исполнения (базовая схема, ее работа, основные параметры). Данные сведения приводятся из справочной литературы;

2. Обоснование выбора ИС для реализации конкретного схемотехнического решения. Обоснование выбора ИС производится отдельно для каждого блока устройства (БВв, БВыв, БУ). Например, БВв схемотехнически организуется на следующих ИС:

– для подключения/отключения от внешней шины ввода необходимо использовать буферный элемент, имеющий 1 вход данных. Если такой ИС не имеется, то выбирается ИС, например, на 8 входов и приводится схемотехническое решение, удовлетворяющее условиям;

– для последовательного ввода данных, их хранения и передачи на операционный блок необходимо использовать 16-ти разрядный регистр, имеющий последовательный вход данных и параллельные выходы. Если используется ИС на 4 или 8 разрядов, то показывается схемотехническое решение по наращиванию входов;

– для последовательного ввода паритета используется D-триггер.

Для каждой выбранной ИС приводится ее УГО, цоколевка, режимы работы, краткое описание работы, параметры.

Например, в качестве регистра для БВв выбран регистр К155ИР1, а для реализации БВыв выбран регистр К155ИР15, имеющий на выходе буферные инверторы, которые могут иметь третье Z-состояние (выход разомкнут), тем самым при реализации БВыв можно не использовать отдельный буферный элемент, обеспечивающий ЗС.

3. Типовые ситуации, которые могут возникнуть при реализации узлов схемы на базе выбранной технологии. В данном случае необходимо рассмотреть все типовые ситуации которые могут быть. К типовым ситуациям могут быть отнесены режим неиспользуемых входов элементов, режим неиспользуемых элементов в корпусе, наращивание числа входов элементов, снижение нагрузок, устранение паразитных связей по цепям питания и др. Если в дальнейшем

при разработке принципиальной схемы возникает типовая ситуация, то необходимо сослаться на рассмотренное решение.

Этот вопрос можно рассматривать и в разделе «Разработка принципиальной схемы устройства» применительно к конкретной ситуации (например, в корпусе DDi И-НЕ не используется один элемент из трех).

## **2.4 Разработка принципиальной схемы устройства. Описание ее работы. Диаграммы работы устройства**

В данном разделе должны быть описаны схемотехнические решения, используемые при реализации конкретных модулей устройства, дано описание работы принципиальной схемы со ссылками на диаграмму работы.

### **2.4.1 Схемотехнические решения**

Схемотехнические решения рассматриваются отдельно для каждого блока и показывают решения, связанные с использованием конкретных микросхем.

В качестве примера описания схемотехнического решения рассмотрим фрагмент принципиальной схемы устройства, представленной на рисунке 2.4. Она представляет собой реализацию БВв (DD1.1, DD3, DD4.2, DD6, DD7, DD8, DD9) и часть схемотехнического решения БУ (DD4.1, DD2.1, DD5.1, DD5.2, DD1.2) в отношении формирования требуемого логического уровня управляющих сигналов, передаваемых на БВв, их объединения на примере объединения сигналов «ВВОДі» и «ВВОД П», а также организация требуемой задержки (введен ЛЭ DD5.1) обеспечивающей корректную работу триггера DD4.2 и регистров.

Модуль Звв БВв (см. функциональную схему представленную на рисунке 2.3) реализован на элементах DD1.1 и DD3 (смотри принципиальную схему, представленную на рисунке 2.4). Элемент DD1 включен в режим формирования логической 1 и подключен к входу 01 DD3, что обеспечивает прием информации по каналу А (внешняя шина ввода) и передачу его в канал В (внутренняя шина устройства). Входы 02-09 (А1-А7) не используются и подключены к общему. На вход 01 (А0) последовательно поступает информация с

внешней шины данных (разряды вводимого числа, начиная со старшего и паритет). Инверсный вход 08 (не E0) подключен к выходу 5 (Q) триггера DD4.1, который обеспечивает подключение БВв к внешней шине на время ввода данных и паритета.

Триггер DD4.1 включен в режиме работы по установочным входам. Управляющий сигнал «СНЯТЬ ЗС» (уровень логического 0) переключает триггер в состояние 0, что обеспечивает подключение DD3 к шине ввода. В нулевом состоянии триггер находится до момента окончания ввода.

ЗС снимается подачей сигнала «УСТАНОВИТЬ ЗСШВВ» (уровень логического 0).

Управляющие сигналы «УСТ 0» (начальный момент работы всего устройства) и «УСТАНОВИТЬ ЗСШВВ» объединены логическим элементом И (DD2.1), который обеспечивает уровень логического 0 на выходе при наличии на его входах хотя бы одного 0.

Согласно условию последовательности работы устройства, управляющие сигналы «УСТ 0» и «УСТАНОВИТЬ ЗСШВВ» одновременно поданы быть не могут, поэтому схемотехническое решение по исключению подачи запрещенной комбинации предусматривать не имеет смысла.

Последовательный ввод информации реализован с помощью триггера DD4.2 и регистров DD6, DD7, DD8, DD9. Причем ввод информации осуществляется вначале в триггер DD4.2 (12), а затем последовательно разряд за разрядом передается в регистры. Такое решение выполнено соединением выхода 8 DD4.2 со входом 1 DD6, выхода 10 DD6 со входом 1 DD7 и т.д. При таком схемотехническом решении после окончания ввода триггер DD4.2 будет содержать паритет, а регистры DD6, DD7, DD8, DD9 – вводимое число в соответствии с весом разряда.

Для исключения работы в переходных процессах добавлен ЛЭ

Входы (6) разрешения параллельной загрузки PE (инверсные) всех регистров объединены, и на них подан уровень логического 0, что обеспечивает работу регистров в режиме последовательного ввода.

Тактовые входы 8 (С1), управляемые отрицательным перепадом (спадом) импульса регистров, объединены для организации параллельной работы, и на них подается управляющий сигнал ввода с выхода 06 элемента DD1.2.

Тактовые входы 9 (С2), управляемые отрицательным перепадом (спадом) импульса регистров, объединены, и на них подается уровень логической 1 (выход 03 DD1.1), что обеспечивает исключение работы в режиме параллельной загрузки в случае ошибочной коммутации входов PE.

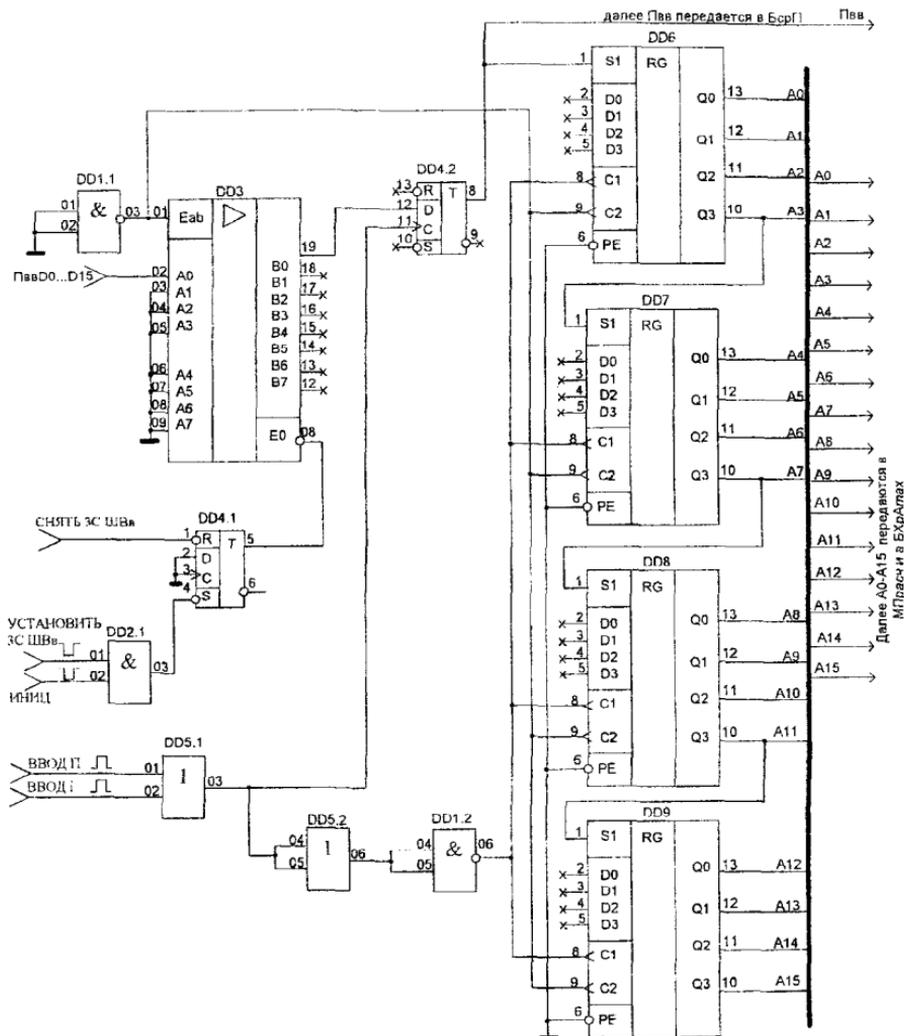


Рисунок 2.4 – Фрагмент принципиальной схемы устройства

Т.к. тактовые входы 8 (не С1) регистров DD6- DD9 управляются отрицательным перепадом (спадом) импульса, а тактовый вход 11 (С) триггера DD4.2 управляется положительным перепадом (подъемом) импульса, то в схему добавлен элемент DD1.2, обеспечивающий согласование уровней управляющих сигналов. Данный элемент является свободным в корпусе DD1.

Элемент DD5.1 обеспечивает объединение по ИЛИ последовательно подаваемых от БУ сигналов «ВВОД<sub>і</sub>» и «ВВОД<sub>П</sub>» (уровень логической 1).

Рассмотрим схемотехническое решение реализации БУ.

Проведем анализ алгоритма работы устройства, представленного на рисунке 2.2. Из алгоритма следует:

1. для выполнения операции ввода непосредственно 16-ти разрядного числа А потребуется 16 управляющих сигналов («ВВОДА<sub>і</sub>», где *i* – вводимый разряд числа), еще один сигнал требуется для ввода паритета. Т.о. для организации операции ввода требуется 17 управляющих сигналов;

2. устройство работает циклически до обработки всего количества заданных чисел;

3. если произошла ошибка при вводе числа, то устройство выходит в режим «ОСТАНОВ» и последующие действия не выполняются.

Организация работы БУ может быть осуществлена различными способами. В примсре предлагается решение, представленное фрагментом принципиальной схемы, изображенной на рисунке 2.5. В данном фрагменте содержатся обозначения DDN в связи с тем, что вся принципиальная схема не рассматривается.

БУ строится на базе счетчиков и дешифраторов. В качестве дешифратора выбирается дешифратор на 16 выходов, что обеспечивает формирование 16 управляющих сигналов. Для организации «запоминания» ситуации (например, начинается ввод следующего числа на обработку) и ее обработки (формирование требуемого управляющего сигнала) используются триггеры и комбинационные схемы.

БУ условно разбит на основной модуль, вспомогательный модуль и счетчик циклов.



Основной модуль обеспечивает формирование и выдачу всех сигналов управления (кроме сигналов ввода шестнадцати разрядов числа и анализа окончания обработки всех чисел количество которых заданно переключателями), циклическую работу по обработке N чисел (передача управления на вспомогательный модуль и счетчик циклов), анализ ошибки ввода, вывод устройства в режим «ОСТААНОВ», управление индикацией ошибки ввода и т.д. Он реализован на счетчике DDN6, дешифраторе DDN8 и вспомогательных элементах.

Счетчик DDN6 выбран с установочными входами для организации циклической работы по обработке следующего из N чисел (часть БУ обеспечивающая анализ количества обработанных устройством чисел на фрагменте принципиальной схемы не представлена). Обработка следующего числа должна начинаться с его ввода в БВв. Если необходимо ввести новое число, требуется выполнить последовательность действий, начиная с действия, выполняемого управляющим сигналом «СНЯТЬ ЗСПВв», что соответствует состоянию счетчика 1 (активный вывод 02 DDN8), т.е. необходимо пропустить сигнал «УСТАНОВКА В 0». Работа счетчика в режиме установки начальных данных (вход PE) по входам D0-D3 организована с помощью элемента DDN1.3 и подачи на вход PE (вывод 11) управляющего сигнала «≠0» представленного на функциональной схеме устройства (рисунок 2.3).

Кроме режима установки начальных данных обеспечивается работа счетчика DDN6 в режиме счета «+1» (вывод 05).

Триггер DDN2.1 обеспечивает запрещение поступления тактовых импульсов от ГТИ на счетчик DDN6 в момент работы вспомогательного модуля управления, который обеспечивает ввод 16-разрядного числа.

Триггер DDN13.1 обеспечивает сохранение Прасч которое можно определить при помощи элемента исключающее ИЛИ (иначе четверть-сумматор). Данное схемотехническое решение в пособии не рассматривается.

Элемент DDN5.1 обеспечивает сравнение паритетов Прасч и Пвв: если паритеты совпадают ( $\text{Прасч}=\text{Пвв}=0$  или  $\text{Прасч}=\text{Пвв}=1$ ), то вывод 3 элемента DDN5.1 (исключающее ИЛИ) равен 0.

Управляющий сигнал «СРАВНИТЬ ПАРИТЕТЫ» (уровень логического 0) сформированный на выводе 8 DDN8, с помощью ЛЭ DDN3.2 преобразован в уровень логической 1.

Комбинационная схема организованная на ЛЭ DDN3.2, DDN4.4, DDN3.3 и триггере DDN13.2 обеспечивает перевод основного модуля управления в режим останова по инверсным входам E0, E1 DDN8. При подаче на вход 13 (неR) триггера DDN13.2 уровня логического 0 он устанавливается в нулевое состояние, а значит на входы E0, E1 DDN8, которые соединены с выходом не Q триггера, поступает уровень логической 1, что обеспечивает запрещение работы дешифратора до момента подачи сигнала «УСТ 0».

Для организации ввода 16-разрядного числа используется вспомогательный модуль, организованный на элементах DDN1.2, DDN3.3, DDN5.1, DDN7, DDN2.2. Вспомогательный модуль БУ запускается только для обеспечения ввода 16-разрядного числа.

Вывод 12 DDN7 соединен со входом 01, что обеспечивает организацию 4-разрядного счетчика.

Триггер DDN2.2 обеспечивает включение дешифратора DDN9 и его отключение после формирования 16 управляющих сигналов ввода. Включение дешифратора обеспечивает сигнал с выхода 03 DDN8, этот же сигнал обеспечивает установку счетчика DDN7 в состояние 0; тем самым формируется первый сигнал «ВВОД 1» – ввод первого старшего разряда числа.

Сигнал с выхода 04 DDN8 обеспечивает перевод триггера DDN2.1 в состояние логической 1.

Состояние 1 триггера DDN2.1 обеспечивает поступление тактовых импульсов на счетный вход счетчика DDN7 (элементом DDN5.1).

Элемент DDN4.1 обеспечивает запрет пропуска тактовых импульсов на вход «+1» DDN6. Счетчик DDN6 хранит текущее состояние до окончания ввода числа.

## **2.4.2 Описание работы устройства**

После описания схемотехнических решений необходимо, используя принципиальную схему и диаграмму работы, описать работу устройства.

Диаграмма должна отражать все управляющие сигналы, формируемые БУ; элементы принципиальной схемы, которые обеспечивают согласование уровней управляющих сигналов, и те элементы, которые с Вашей точки зрения поясняют работу устройства в некоторой ситуации, например, обработка ситуации «ОШИБКА ВВОДА» и выход в режим «ОСТАНОВ».

Рассмотрим пример описания работы принципиальной схемы на базе БУ, фрагмент которой представлен на рисунке 2.5 и диаграммы его работы, фрагмент которой представлен на рисунке 2.6 в части формирования некоторых управляющих сигналов.

Описание работы принципиальной схемы производится последовательно от действия к действию, начиная с внешних управляющих сигналов.

**ВНИМАНИЕ:** т.к. в пособии не приводится вся принципиальная схема, то последовательность изложения нарушена.

Начало работы устройства определяется сигналом «START» (высокого/низкого уровня, формируемым на DDN...), что обеспечивает формирование внутреннего управляющего сигнала «УСТ 0», который устанавливает в состояние логического 0 следующие ИС: DDN2.1 (ось диаграммы DDN2.1), DDN2.2 (ось диаграммы DDN2.2) и т.д. и в состояние логической 1 следующие ИС: DD4.1 (ось диаграммы DD4.1) и т.д.

Примечание. В пособии управляющий триггер DD4.1 показан на фрагменте принципиальной схемы БВв.

Сигнал «УСТ0» обеспечивает сброс счетчика DDN6, что соответствует сигналу «УСТАНОВКА В 0», формируемому на выходе 01 DDN8. Данный сигнал обеспечивает установку триггера хранения паритета Прасч в состояние логического нуля (DD13.1).

При поступлении первого тактового импульса формируется сигнал «СНЯТЬ ЗС ШВв», (ось диаграммы «СНЯТЬ ЗС ШВв»), который обеспечивает подключение к внешней шине ввода (ось диаграммы «DD4.1»).

Второй тактовый импульс обеспечивает формирование логического 0 на выходе 03 DDN8 (ось диаграммы 03 DDN8), что обеспечивает сброс счетчика DDN7 вспомогательного блока управления (ось диаграммы «ВВОДА15»), разрешение работы дешифратора DDN9 ось диаграммы DDN2.2).

Третий тактовый импульс обеспечивает остановку счетчика DDN6 основного модуля блока управления и разрешение работы счетчика вспомогательного блока управления DDN7 (ось диаграммы DDN2.1).

Далее вспомогательный модуль управления формирует 15 управляющих сигналов ввода (активные выходы от 02 до 17 DDN9). На диаграмме эти сигналы показаны на примере одного сигнала «ВВОД i».

15 управляющий сигнал ввода числа (вывод 17 DDN9) обеспечивает запрет работы дешифратора DDN9 (ось диаграммы DDN2.2) и разрешение работы счетчика DDN6 (ось диаграммы DDN2.1).

Далее основной модуль управления формирует сигнал «ВВОД П» (ось диаграммы «ВВОД П»). Т.к. сигнал «ВВОД П» (вывод 05 DDN8) имеет уровень логического нуля, а управление триггером DD4.1. (рисунок 2.4) требует логической 1, используется инвертор DDN1.4.

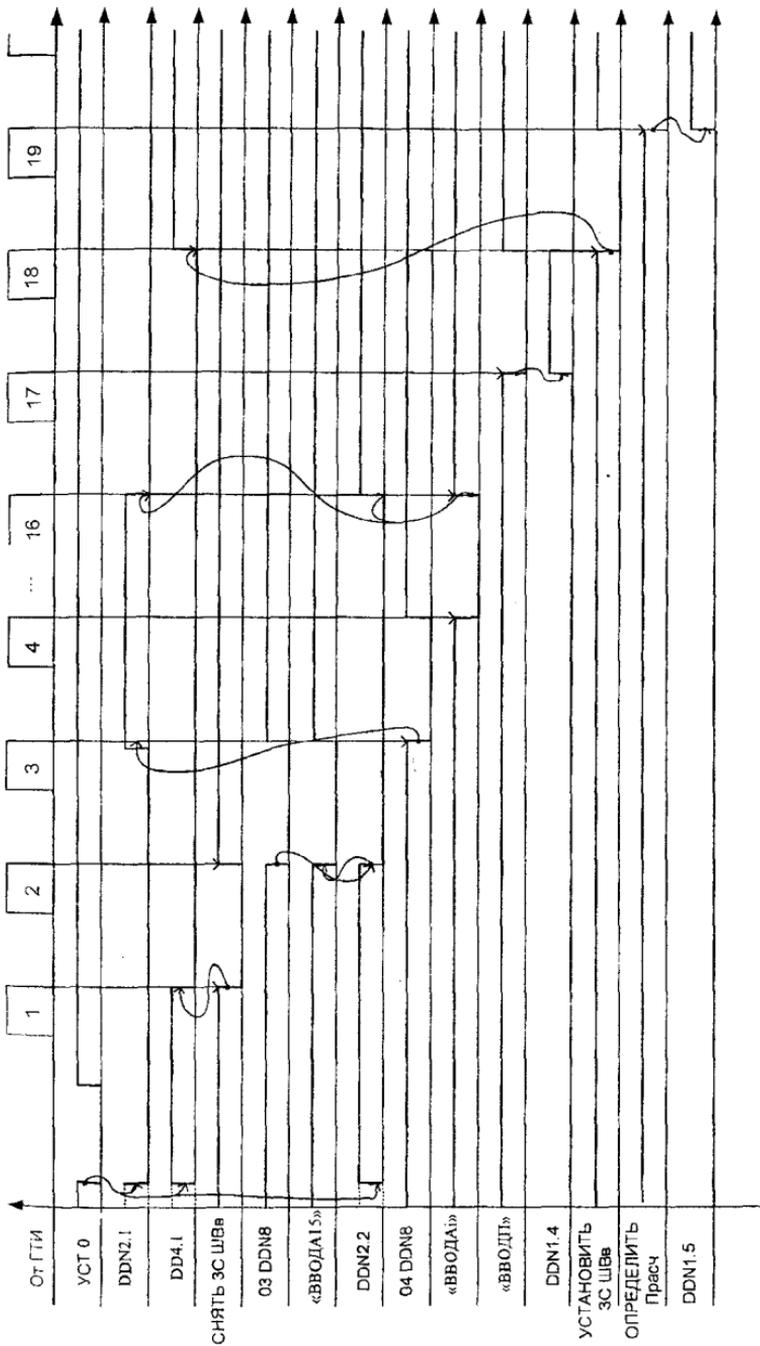


Рисунок 2.6 – Фрагмент диаграммы работы устройства

Управляющий сигнал «УСТАНОВИТЬ ЗС ШВВ» (ось диаграммы «УСТАНОВИТЬ ЗС ШВВ») обеспечивает отключение устройства ввода от внешней шины данных (ось диаграммы DD4.1). Из диаграммы видно, что состояние триггера DD4.1. остается неизменным (логический 0) до окончания ввода числа и паритета.

Далее на диаграмме должна быть отображена последовательность всех управляющих сигналов формируемых БУ.

### 2.4.3 Перечень элементов

Все сведения об элементах, входящих в состав устройства и изображенных на принципиальной схеме, записывают в перечень элементов, который помещают на первом листе принципиальной схемы или выполняют виде самостоятельного документа.

В курсовом проекте рекомендуется перечень элементов выполнять в виде самостоятельного документа.

В этом случае перечень элементов выполняют на формате А4 с присвоением шифра, состоящего из буквы П (перечень) и кода схемы, к которой выпускается перечень, например: ПЭЗ – перечень элементов к принципиальной электрической схеме. Форма таблицы перечня элементов представлена на рисунке 2.7.

В графах перечня элементов указывают следующие данные:

- в графе «Поз. обозначение» - позиционное обозначение элемента, устройства или обозначение функциональной группы;
- в графе «Наименование» - наименование элемента в соответствии с документом, на основании которого этот элемент применен, а также обозначение этого документа (основной конструкторский документ: ГОСТ, ТУ);
- в графе «Примечание» - технические данные элемента, не содержащиеся в его наименовании (при необходимости).

	Поз. обозначение	Наименование	Кол.	Примечание
15	20	110	10	
	185			

Рисунок 2.7 -- Форма таблицы перечня элементов

Элементы записываются в перечень группами в алфавитном порядке буквенных позиционных обозначений.

В пределах каждой группы, имеющей одинаковые буквенные позиционные обозначения, элементы располагаются по возрастанию порядковых номеров. В таблице 2.1 приведен пример записи перечня элементов.

Таблица 2.1 Таблица перечня элементов

Поз. обозначение	Наименование	Кол.	Примечание
	Микросхемы		
DDN7	K155ИЕ5	1	
DDN1	K155ЛН1	1	
	Резисторы		
R1	МЛТ-0,125-127 кОм±2%	4	
	Ключи		
K1	КТ 305	2	

Перечень элементов, выполненный как самостоятельный документ, располагают в приложении к пояснительной записке.

Пример оформления перечня элементов согласно ГОСТ приведен в приложении 6.

Внешний вид таблицы распайки выводов «Питание» и «Общий» ИС представлен в таблице 2.1.

#### 2.4.4 Номера выводов ИС «земля» и «напряжение питания»

Как известно любая ИС обязательно имеет следующие выводы («ножки»):

- выводы питания: общий («земля») и «напряжения питания», которые на схемах обычно не показываются;
- выводы для входных сигналов («входы»), на которые поступают внешние цифровые сигналы;

вывод или выводы для выходных сигналов («выходы»), на которые выдаются цифровые сигналы из самой микросхемы.

Каждый вывод имеет свой номер, например «Уп» - 14, «Общий» - 7 и т.д.

Может оказаться, что ряд ИС используемых в принципиальной схеме е имеют одинаковые номера выводов питания.

В курсовом проекте рекомендуется номера выводов «земля» и «напряжение питания» всех ИС оформить в виде таблицы 2.2.

Таблица 2.2 Номера выводов «земля» и «напряжение питания»

Тип микросхемы	Контакт	
	0В	+5В
DD1, DD2, DD4, DD13, DDN1, DDN2, DDN3, DDN4, DDN5	7	14
DD3	10	20
DDN9, DDN8	12	24
DDN6	10	5
DDN7	8	16

Таблицу номеров выводов «земля» и «напряжение питания» помещают на каждом листе принципиальной схемы или выполняют виде самостоятельного документа. В этом случае таблицу выполняют на формате А4 и располагают в приложении к пояснительной записке.

## 2.5 Расчетная часть

В расчетной части должны быть вычислены номиналы всех резисторов, емкостей, которые предполагается использовать в схеме.

Например, номиналы резисторов, необходимых для переключателей набора кода, выполненного на триггерах (рисунок 2.5), рассчитываются по формуле:

$$R = U_{ип}/I_{пот} \text{ (триггера)}$$

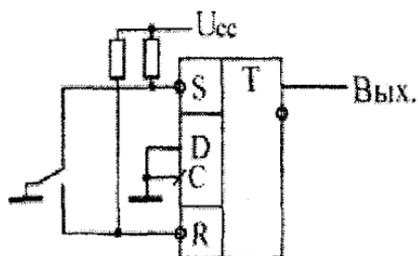


Рисунок 2.5 – Схема переключателя набора кода для одного разряда

Резисторы подключаются к разным установочным входам триггера. Следовательно, величину резистора, который обеспечивает подключение ко входу S (инверсный) и переключение триггера в состояние логической единицы, необходимо определить по формуле  $R = U_{ип} / I_{пот}^1$ , а величину резистора, который обеспечивает подключение ко входу R (инверсный) и обеспечивает переключение триггера в состояние логического нуля, необходимо определить по формуле  $R = U_{ип} / I_{пот}^0$ .

Из ряда номиналов необходимо выбрать резисторы. Например, если получено значение  $R=125 \text{ кОм}$ , то из ряда номиналов E48 выберем резистор номиналом МЛТ-0,125-127кОм±2 %.

Кроме этого расчетная часть должна содержать:

1. расчет мощности, потребляемой устройством;
2. расчет быстродействия.

### 2.5.1 Расчет потребляемой мощности

Мощность, потребляемая устройством, складывается из мощностей, потребляемых всеми элементами, включенными в схему.

Расчет потребляемой мощности осуществляется по формуле

$$P_{пот} = (U_{пот} \cdot I_{пот}) \cdot N,$$

где  $U_{пот}$  и  $I_{пот}$  – потребляемое напряжение и ток соответственно, являющиеся справочными данными,  $N$  – количество элементов в схеме.

**ВНИМАНИЕ:**  $N$  – это не количество корпусов, а количество элементов в корпусе.

$$I_{\text{пот}} = (I_{\text{пот}}^1 + I_{\text{пот}}^0)/2$$

Для некоторых элементов указывается только  $I_{\text{пот}}$ , если в состоянии 0 эти токи одинаковые.

Бывают ситуации, когда в справочных данных не содержится сведений о  $I_{\text{пот}}^0$  и  $I_{\text{пот}}^1$ ; тогда можно воспользоваться формулой

$$I_{\text{пот}} = (I_{\text{вх}}^1 + I_{\text{вх}}^0)/2.$$

Для корректности расчета следует составить таблицу следующего вида

Таблица 2.3 Сводная таблица значений  $I_{\text{пот}}$

№ пп.	Тип микросхем	Кол-во корпусов	Кол-во элементов в корпусе	Всего элементов для расчета	$I_{\text{пот}}^1$	$I_{\text{пот}}^0$	$I_{\text{пот}}$

При расчете потребляемой мощности необходимо учитывать все элементы, в том числе и те, которые остались свободными в корпусе и не использовались в принципиальной схеме.

Для свободных элементов в корпусе необходимо выполнить схемотехническое решение, позволяющее перевести их в состояние наименьшей потребляемой мощности, которое учитывается при расчете. Для таких элементов ток потребления не рассчитывается, а выбирается наименьшее справочное значение.

Схемотехническое решение должно быть показано на принципиальной схеме или оговорено в пояснительной записке.

### 2.5.2 Расчет времени задержки

Для корректной работы всего устройства необходимо, чтобы импульсы, поступающие от генератора тактовых импульсов, имели длительность больше, чем средняя задержка распространения сигнала по схеме.

Длинная цепочка определяется путем анализа работы устройства по каждому управляющему сигналу. Путем анализа определяется самая длинная цепочка последовательно включенных элементов, которые участвуют в обработке ситуации определенной конкретным управляющим сигналом.

При расчете временной задержки последовательно включенных элементов используется средняя задержка распространения сигнала, определяемая по формуле

$$\tau_{\text{зд р ср}} = (t^{10}_{\text{зд р}} + t^{01}_{\text{зд р}})/2.$$

Параметры  $t^{10}_{\text{зд р}}$  и  $t^{01}_{\text{зд р}}$  являются справочными данными. Для корректности расчета эти данные для всех элементов цепочки рекомендуется свести в таблицу.

Далее определяется условие работы схемы относительно длительности тактового импульса, т.е.  $t > \tau_{\text{зд р ср}}$ .

## СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ

1. Стандарт предприятия. Курсовое проектирование: СТП БНТУ. 3.01-2003.– Введ. 14.01.2003. – Минск: БНТУ, 2003. – 15 с.
2. Методическая инструкция Белорусского национального технического университета. Единая система стандартизации БНТУ. Дипломное проектирование: МИ БНТУ 3.001-2003. – Введ. 27.01.2004. – Минск: БНТУ, 2004. – 41 с.
3. Система стандартов по информации, библиотечному и издательскому делу. Отчет о научно-исследовательской работе. Структура и правила оформления: ГОСТ 7.32-2001. – Введ. 01.01.2003.
4. Условные графические обозначения элементов цифровой техники: ГОСТ 2.743-82 ЕСКД.
5. Структурные схемы. Функциональные схемы: ГОСТ 2.708-81 ЕСКД.
6. Правила выполнения схем. Виды и типы, общие требования к выполнению: ГОСТ 2-701-84 ЕСКД.
7. Богданович, М.И. Цифровые интегральные схемы. Справочник/ М.И. Богданович. – Минск: Беларусь, 1991.
8. Новиков, Ю.В. Введение в цифровую схемотехнику/ Ю.В. Новиков.–М.: БИНОМ. Лаборатория знаний, Интернет-университет информационных технологий. – ИНТУИТ.ру, 2006.

Б Н Т У

Факультет приборостроительный

«УТВЕРЖДАЮ»

Заведующий кафедрой \_\_\_\_\_

" " \_\_\_\_\_

**ЗАДАНИЕ***По курсовому проектированию*

Студенту \_\_\_\_\_

1. Тема проекта **УСТРОЙСТВО ОПРЕДЕЛЕНИЯ НАИБОЛЬШЕГО ЧИСЛА**

2. Срок сдачи студентом оконченного проекта в соответствии с расписанием

3. Исходные данные к проекту

Разрядность данных: 16.

Ввод данных. Последовательно со старшего разряда. Бит паритета – последний. Шина с тремя состояниями.

Вывод данных. В прямом или обратном коде на 16 разрядную шину с тремя состояниями.

Другие требования. Внешняя среда эксплуатации – закрытые отапливаемые помещения. Критерий выбора семейства интегральных схем – быстродействие. Число сравниваемых чисел вводится двоичным кодом переключателями (4 разряда). Контроль правильности ввода данных осуществляется по биту паритета. Индикация «ОШИБКА ВВОДА». При ошибке ввода – режим «ОСТАНОВ».

4. Содержание расчетно-пояснительной записки (перечень подлежащих разработке вопросов):

Реферат.

Введение.

1. Описание последовательности работы устройства.

2. Функциональная схема устройства.
3. Выбор элементной базы.
4. Принципиальная схема, описание работы принципиальной схемы.

5. Расчетная часть.

Заключение.

Список литературы.

Приложение (алгоритм работы устройства, диаграммы работы).

## 5. Перечень графического материала (с точным указанием обязательных чертежей и графиков)

Графический материал по теме курсового проекта - не менее 2-х листов: А1

- функциональная схема устройства, алгоритм работы, диаграммы работы.
- принципиальная схема устройства.

## 6. Консультанты по проекту (с указанием относящихся к ним разделов) \_\_\_\_\_

## 7. Дата выдачи задания \_\_\_\_\_

## 8. Календарный график над проектом на весь период проектирования (с указанием сроков выполнения и трудоемкости отдельных этапов)

Часть 1, Часть 2	в соответствии с расписанием	25%
Часть 3	в соответствии с расписанием	10%
Часть 4	в соответствии с расписанием	30%
Часть 5	в соответствии с расписанием	15%
Оформление записки	в соответствии с расписанием	20%

Руководитель

\_\_\_\_\_  
(подпись руководителя)

Задание принял к исполнению

\_\_\_\_\_  
(подпись студента)

\_\_\_\_\_  
(дата)

ПРИЛОЖЕНИЕ 2  
ОБЛОЖКА КУРСОВОГО ПРОЕКТА

**БЕЛОРУССКИЙ НАЦИОНАЛЬНЫЙ ТЕХНИЧЕСКИЙ  
УНИВЕРСИТЕТ  
ПРИБОРОСТРОИТЕЛЬНЫЙ ФАКУЛЬТЕТ  
Кафедра «Информационно-измерительная техника  
и технологии»**

**КУРСОВОЙ ПРОЕКТ**

по дисциплине: «Электроника»

Тема: УСТРОЙСТВО ОПРЕДЕЛЕНИЯ НАИБОЛЬШЕГО  
ЧИСЛА

Исполнитель: студент (факультет, курс, группа)

---

(фамилия, имя, отчество)

Руководитель проекта: (должность, ученая степень, звание)

---

(фамилия, имя, отчество)

Минск 200\_

ТИТУЛЬНЫЙ ЛИСТ КУРСОВОГО ПРОЕКТА  
БЕЛОРУССКИЙ НАЦИОНАЛЬНЫЙ ТЕХНИЧЕСКИЙ  
УНИВЕРСИТЕТ  
ПРИБОРОСТРОИТЕЛЬНЫЙ ФАКУЛЬТЕТ  
Кафедра «Информационно-измерительная техника  
и технологии»

**ПОЯСНИТЕЛЬНАЯ ЗАПИСКА**  
к курсовому проекту  
по дисциплине: «Электроника»  
Тема: УСТРОЙСТВО ОПРЕДЕЛЕНИЯ НАИБОЛЬШЕГО  
ЧИСЛА

Исполнитель: \_\_\_\_\_ (Фамилия, инициалы)  
(подпись)  
студент \_\_\_\_\_ курса \_\_\_\_\_ группы

Руководитель: \_\_\_\_\_ (Фамилия, инициалы)  
(подпись)

Минск 200\_

**РЕФЕРАТ**

Пояснительная записка 28 с., 15 рисунок, 5 табл., 6 источников, 2 прил.

**УСТРОЙСТВО УПРАВЛЕНИЯ, УСТРОЙСТВО ВВОДА, ОПЕРАЦИОННОЕ УСТРОЙСТВО, ЛОГИЧЕСКИЙ ЭЛЕМЕНТ, ТРИГГЕР, ОШИБКА ПЕРЕПОЛНЕНИЯ**

Целью курсового проекта является разработка устройства определения наибольшего числа в соответствии с заданными параметрами; функциональной и принципиальной схем данного устройства; описание его работы с помощью диаграмм; расчет мощности, потребляемой устройством.

В проекте осуществлен выбор элементной базы, представлены основные сведения об интегральных микросхемах, выбранных для реализации устройства.

## ПРИМЕР ОФОРМЛЕНИЯ СОДЕРЖАНИЯ

## СОДЕРЖАНИЕ

Введение.....	5
1 Описание последовательности работы устройства .....	6
2 Функциональная схема устройства.....	7
1.1 Устройство ввода.....	8
1.2 Устройство вывода.....	10
1.3 Операционное устройство.....	11
1.4 Устройство управления.....	13
3 Выбор элементной базы.....	14
3.1 Обоснование выбора элементной базы.....	15
3.2 Выбор интегральных микросхем для реализации устройства управления .....	17
3.3 Выбор интегральных микросхем для реализации устройства ввода.....	19
3.4 Выбор интегральных микросхем для реализации устройства вывода.....	20
3.5 Выбор интегральных микросхем для реализации операционного устройства.....	21
4 Принципиальная схема. Описание работы принципиальной схемы.....	22
5 Расчетная часть.....	25
Заключение.....	27
Список использованных источников.....	28
ПРИЛОЖЕНИЯ.....	29
Приложение А. Блок-схема работы устройства.....	30
Приложение Б. Перечень элементов .....	31
Приложение В. Диаграммы работы устройства.....	32

Учебное издание

ВЛАДИМИРОВА Татьяна Леонидовна  
ЖЕРДЕВА Галина Федоровна  
ЗУЙКОВ Игорь Евгеньевич

ЭЛЕКТРОНИКА

(цифровая электроника)

Методическое пособие по курсовому проектированию  
для студентов специальностей

1-38 02 01 «Информационно-измерительная техника»,

1-38 02 03 «Техническое обеспечение безопасности»,

1-38 02 04 «Спортивная инженерия»,

1-38 01 02 «Методы и приборы контроля качества  
и диагностики состояния объектов»

---

Ответственный за выпуск Е.О. Коржуева

Подписано в печать 16.11.2009.

Формат 60×84<sup>1</sup>/<sub>16</sub>. Бумага офсетная.

Отпечатано на ризографе. Гарнитура Таймс.

Усл. печ. л. 3,72. Уч.-изд. л. 2,91. Тираж 100. Заказ 1116.

---

Издатель и полиграфическое исполнение:

Белорусский национальный технический университет.

ЛИ № 02330/0494349 от 16.03.2009.

Проспект Независимости, 65. 220013, Минск.

**ФОРМУЛЯР ЗАМЕЧАНИЙ РУКОВОДИТЕЛЯ**

№ пп	Формулировка замечания	Дата выдачи заме- чания и подпись руководителя	Дата устранения замечания и под- пись руководителя