



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ

## К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4090295/24-24

(22) 18.07.86

(46) 30.12.87. Бюл. № 48

(71) Белорусский политехнический институт

(72) А. А. Москаленко, Г. Т. Кулаков,

А. Н. Вексин, В. А. Коробский

и А. А. Дульскис

(53) 681.325 (088.8)

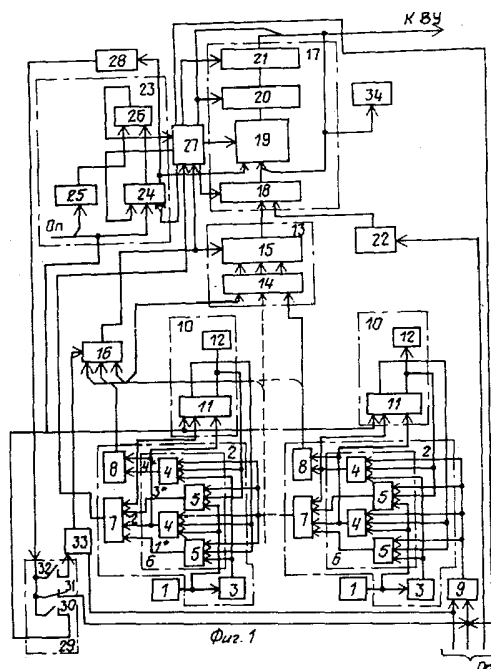
(56) Авторское свидетельство СССР

№ 647528, кл. G 06 F 15/46, 1976.

Шальман М. П. и др. Контроль и управление на атомных электростанциях. М.: Энергия, 1979, с. 210—215.

(54) УСТРОЙСТВО ДЛЯ КОНТРОЛЯ ПАРАМЕТРОВ

(57) Изобретение относится к вычислительной технике и может быть использовано для контроля информации о многократно повторяющихся отклонениях параметров. Цель изобретения — увеличение полноты контроля. Устройство содержит группу датчиков 1, группу дешифраторов 6, группу сигнализаторов 10, преобразователь 13 кодов, элемент 28 запрета, первый 9 и второй 33 генераторы импульсов, группу элементов НЕ 3, блок 29 переключателей, первую 7 и вторую 8 группы элементов ИЛИ, элемент ИЛИ 16, электронные часы 22, блок 17 хранения данных и задатчик 23 адреса. Изобретение позволяет фиксировать одновременно измеряющиеся параметры, время появления отклонений, легко сопрягается с ЭВМ. 3 з.п. ф-лы, 2 ил.



Изобретение относится к измерительной технике, в частности к индикации измеряемых величин при помощи индикаторных элементов, а также приборостроению, и может быть использовано для получения информации о многократно повторяющихся отклонениях контролируемых параметров.

Цель изобретения — увеличение полноты контроля.

На фиг. 1 изображена схема устройства; на фиг. 2 — схема блока управления.

Устройство (фиг. 1) содержит группу датчиков 1 параметров, группу блоков 2 опроса, группу элементов НЕ 3, первую 4 и вторую 5 группы элементов И, группу дешифраторов 6, первую 7 и вторую 8 группы элементов ИЛИ. Устройство содержит также первый генератор 9 импульсов, группу сигнализаторов 10, содержащих триггеры 11 и индикаторы 12, преобразователь 13 кодов, содержащий шифратор 14 и регистр 15, элемент ИЛИ 16, блок 17 хранения данных, содержащий первый узел 18 элементов И, запоминающий элемент 19, второй узел 20 элементов И и регистр 21. Кроме того, устройство содержит таймер 22, задатчик 23 адреса, содержащий счетчик 24, узел 25 переключателей и компаратор 26, блок 27 управления, элемент 28 запрета, блок 29 переключателей, содержащий первый замыкающий 30, размыкающий 31 и второй замыкающий 32 контакты, второй генератор 33 импульсов и индикатор 34.

Блок управления (фиг. 2) содержит с первого по третий одновибраторы 35.1—35.3, первый элемент ИЛИ 36, первый 37 и второй 38 триггеры, первый 39 и второй 40 элементы И, генератор 41 импульсов, второй элемент ИЛИ 42, третий 43 и четвертый 44 элементы И, третий триггер 45, индикатор 46, элемент 47 задержки, с первого по третий резисторы 48.1—48.3 и с первого по третий конденсаторы 49.1—49.3, с первой по третью времязадающие ячейки 50.1—50.3.

Датчики 1, в частности на энергетических объектах (энергоблоках, котлоагрегатах), представляют, как правило, датчики технологических защит при отклонении значений параметров от норм, предусмотренных режимными картами, при возникновении предаварийных и аварийных ситуаций. Количество датчиков 1 ( $n$ ), которое необходимо контролировать на энергетических объектах, зависит от его типа и мощности.

Блоки 2 опроса группы предназначены для последовательного опроса состояния датчиков 1 отклонений и передачи сигналов о наличии отклонений в сигнализаторы 10 группы, в преобразователь 13 кодов и через элемент ИЛИ 16 — в блок 27 управления.

Генератор 9, подключенный первым входом к первому выходу блока 29 переключателей, а вторым входом — к цепям управления оператора (Оп), используется для

генерации импульсов определенной частоты  $f_{оп} = 1/T_{оп}$ , проходящих последовательно блоки 2 опроса группы. Период  $T_{оп}$  следования импульсов генератора 9 опроса должен соответствовать условию

$$T_{оп} \geq (T + T_n + T_0) + T_{пер}, \quad (1)$$

где  $T$ ,  $T_n$ ,  $T_0$  и  $T_{пер}$  — соответственно времена опроса одного блока 2, преобразования кодов в блоке 13, обращения к запоминающему блоку 19 блока 17 хранения и выдачи информации и время, необходимое на передачу информации к внешнему устройству (ВУ). Условие (1) соответствует самому тяжелому режиму, когда со всех датчиков 1 отклонений поступают сигналы об отклонениях. Времена  $T$ ,  $T_n$  и  $T_0$  определяются быстродействием элементной базы, в частности быстродействием интегральных схем, например К155 серии. Время  $T_{пер}$  зависит от  $T_0$  и количества передаваемых слов. Первый вход генератора 9 опроса предназначен для прекращения генерации от оператора (Оп) или через переключатель 29 режимов со схемы 28 запрета, или с блока 27 управления), второй вход — для запуска в работу от цепей управления оператора (Оп).

Формула (1) является следствием известной формулы для выбора частоты работы устройства, работающего в реальном времени

$$T_{ц} = t_{пр} + t_{об} \quad (2)$$

где  $T_{ц}$  — период циклов;

$t_{пр}$  — время приема и преобразования информации в цикле по всем каналам;

$t_{об}$  — время, необходимое для обработки информации или резервное время.

Длительность импульса генератора 9 может быть выбрана различным способом. Один из возможных вариантов, например, принять  $t_{пр} = T_{пр} = n(T + T_n + T_0)$ ;  $t_{об} = T_{пер}$ , где  $T_{пр}$  — период приема и преобразования информации по одному каналу. Отсюда следует, что длительность импульса генератора 9 должна выбираться из соотношения  $T_{ц} \geq T_{пр}$ .

При выборе  $T_{оп}$  по формулам (1) и (2) следует учитывать частотные свойства контролируемого процесса. С учетом этого необходимо, чтобы выполнялось условие

$$T_{пр} \leq \frac{1}{f^*}, \quad (3)$$

где  $f^*$ ,  $1/T$  — максимальная частота изменения контролируемых параметров.

Что касается отклонений параметров теплоэнергетических объектов, то это низкочастотные процессы и выражение (3) не приводит к трудностям и каким-либо ограничениям. Максимальная частота среза спектральной плотности для теплоэнергетических процессов  $\omega_c = 0,1$  1/с.

Преобразователь 13 кодов используется для преобразования импульсных сигналов, поступающих на п входов в двоично-десятичный код, в частности широко распространенный в приборостроении код 1—2—4—8, и для выдачи кодовых комбинаций в блок 17 хранения. Преобразователь 13 кодов состоит из шифратора 14 кодов и регистра 15.

Шифратор 14 предназначен для преобразования (шифрации) позиционного двоичного кода, соответствующего номерам датчиков 1, в двоично-десятичный код в соответствии с табл. 1.

Блок 17 хранения и выдачи информации служит для приема информации с выходов преобразователя 13 кодов в виде двоично-десятичных кодов номеров датчиков отклонений и временных сигналов с выходов таймера 22 хранения информации, выдачи ее на внешнее устройство (ВУ) или на индикатор 34 и перезаписи.

Запоминающий элемент 19 предназначен для хранения кодов номеров датчиков отклонений и времени отклонения, выдачи их при чтении и для перезаписи.

Задатчик 23 адреса предназначен для формирования адресов записи и перезаписи информации в блок 17 хранения, а также адресов чтения информации из блока 17 перед записью и при передаче на внешнее устройство (ВУ). Кроме того, он используется для задания количества передаваемых слов.

Блок 27 управления служит для выработки сигналов, обеспечивающих автоматическую работу блока 17 хранения и задатчика 23 адреса.

Принцип работы блока 27 управления основан на организации двух аналогичных режимов работы при запуске внешним сигналом, которым является сигнал отклонения с выхода элемента ИЛИ 16, и при запуске внутренним сигналом, который формируется в самом блоке 27 управления при наличии двух внешних сигналов: с выхода компаратора 26 блока 23 и с элемента ИЛИ 7 последнего блока 2 опроса. Первый режим работы используется для занесения информации в блок 17 и выдачи информации на индикатор 34, второй режим — для передачи информации на внешнее устройство ВУ путем считывания информации с блока 17 с последующей перезаписью. Величины задержек зависят от времени переключения элементов, в частности К155 серии микросхем. Таблица состояний элементов блока 27 управления (табл. 2) отражает состояние элементов блока 27 при работе, где триггеры обозначены через Т, а Q и Q — выходы элементов 35 задержки.

В табл. 2 отражено четыре характерных состояния элементов блока 27 управления во времени при его работе и два режима: режим приема, преобразования и за-

поминания без передачи (1р) и режим приема, преобразования и запоминания с передачей (2р).

Исходное или первоначальное состояние имеет место при включении устройства отклонений в работу (см. п. 1). В качестве промежуточного такое же состояние элементов возможно при работе устройства (см. п. 2).

Второе состояние элементов (п. 2) характерно при опросе каждого блока 2 при наличии сигнала отклонения. В этом случае на второй вход («2 вход») блока 27 управления, в частности на вход С первого элемента 35, поступает сигнал отклонения с входа сборки 16. При этом с помощью трех одновибраторов 35 и первого элемента ИЛИ 36 формируются сигналы сбросов триггеров 37, 38 и 45 в нулевое состояние, а также сигналы чтения-записи в запоминающий элемент 19. В этом режиме сигнал, поступающий на пятый выход («5 выход») блока 27 управления, не используется, так как он необходим только при передаче информации к ВУ. В случае отсутствия отклонений при опросе блока 2 состояния элементов аналогично п. 1 табл. 2.

Третье состояние элементов блока 27 управления имеет место в конце каждого цикла опроса всех блоков 2, когда с элемента ИЛИ 7 последнего блока 2 появляется импульс и поступает на единичный вход триггера 45. Последний, переключаясь в единичное состояние, сигнализирует через индикатор 46 конец цикла. Этот случай может иметь место в трех ситуациях: если ни один блок 2 опроса не обнаружил отклонений; при обнаружении отклонений, но без передачи, что имеет место при отсутствии сигнала с компаратора 26 задатчика адреса блока 23; при возникновении отклонений с необходимостью передачи.

В п. 4 табл. 2 представлен случай, когда появляется сигнал отклонения с выхода элемента ИЛИ 16. Именно он является причиной появления сигнала с компаратора 26 задатчика 23. Сигнал отклонения приводит к формированию тех же команд, которые рассмотрены в п. 2 (в п. 4 они приведены без расшифровки). Сигнал с компаратора 26 задатчика 23 поступает в блок 27 управления с некоторой задержкой (после переключения счетчика 24 и выработки сигнала равенства компаратором, см. фиг. 1 и описание блока 23). Этот сигнал дополнительно задерживается с помощью элемента 47 задержки, чтобы обеспечить прохождение сигналов чтения-записи в запоминающий элемент 19. Через необходимое время задержки сигнал опрашивает первый и четвертый элементы И 39 и 44, проходит через первый элемент И 39, устанавливает первый триггер 37 в «1», а второму триггеру 38 подтверждает нулевое состояние. Нулевой выход триггера 37 выдает запрещающий сигнал на третий элемент И 43, досрочно

прерывает цикл опроса, устанавливая триггер 45 в единичное состояние. Прерывание опроса блоков 2 необходимо для предотвращения потери информации, записываемой в запоминающий элемент 19. Вторичное появление импульса с цифрового компаратора 26 блока 23 приводит к установке триггеров 37 и 38 управления соответственно в «0» и «1» (через элемент 47 задержки и четвертую схему И 44). При этом происходит конец передачи и разрешается опрос блоков 2, так как снимается запрет с генератора 9 опроса. В табл. 2 совмещены фактически таблица истинности и дано описание временного состояния элементов блока 27.

Схема 28 запрета служит для контроля количества использованных адресов запоминающего блока 19 и выработки сигнала в переключатель 29 режимов, если двоичное число  $N_c$  счетчика 24 равно  $M$ , т.е.

$$N_c = M = 2^{l+m} \quad (\text{при использовании нулевого адреса});$$

$$N_c = M = 2^{l+m} + 1 \quad (\text{если нулевой адрес не используется}).$$

Схема 28 запрета может быть выполнена как, например, многоходовая схема И—НЕ, подключенная к выходам двоичного счетчика 24. В схему 28 запрета может быть встроен индикационный элемент.

Переключатель 29 режимов предназначен для выбора режима работы устройства. Он содержит нормально открытый контакт 30, нормально закрытый контакт 31 и нормально открытый контакт 32. Переключатель 29 режимов может быть выполнен как, например, набор тумблеров в цепях управления оператора. При использовании устройства в качестве подсистем автоматизированной системы контроля контакты 30, 31 и 32 могут являться контактами вышестоящей системы или дублироваться. Контакты 30, 31 и 32 имеют общую точку, подключенную к выходу схемы 28 запрета, которая соединена выходом через замыкающий контакт 30 с общей шиной сигнальных элементов 10 и шиной сброса двоичного счетчика 24 адресного блока 23, через размыкающий контакт 31 — с первым входом первого генератора 9 опроса, а через замыкающий контакт 32 — с первым входом генератора 33 визуального отображения. Состояние контактов переключателя 29 режимов определяет режимы работы устройства в соответствии с табл. 3.

Генератор 33 предназначен для генерации низкочастотных сигналов, позволяющих осуществлять контроль информации на индикаторе 34 путем последовательного считывания из запоминающего блока 19 блока 17 хранения и выдачи информации.

Выход генератора 33 подключен к дополнительному входу сборки 16 сигналов. Его импульсы имитируют сигналы отклонений, поступающие на  $n$  основных входов сборки 16 с выходов вторых схем ИЛИ 8.

Индикатор 34 служит для отображения информации оператору в десятичном коде. Индикатор 34 может быть выполнен, например, в виде двух полей индикации: одно поле — для отображения номера датчика отклонений, другое — для индикации времени срабатывания датчиков.

В основу построения устройства отклонений положен принцип последовательного опроса датчиков 1 с двухступенчатой фиксацией многократно повторяющихся отклонений. При этом первую ступень фиксации отклонений представляет оперативная индикация номеров датчиков отклонений в позиционном коде, привычном для оператора. Вторая ступень предназначена для фиксации номеров датчиков 1 отклонений и времени отклонений в широком распространенном коде 1—2—4—8, длительного его хранения, выдачи на внешнее устройство и/или индикатор 34 в десятичном коде для анализа.

Устройство работает следующим образом.

Перед запуском устройства в работу производится исходный сброс блоков с помощью органов управления оператора. При этом (фиг. 1) генерация с выходов генераторов 9 и 33 отсутствует, триггеры 11 синхронизаторов 10 находятся в нулевом состоянии, индикаторы 12 обесточены, так как на единичных выходах триггеров 11 находятся нулевые потенциалы; счетчик 24 установлен в нулевое состояние, в узле переключателей 25 установлен двоичный код количества передаваемых слоев на внешнее устройство (ВУ); триггеры 37, 38 и 45 блока 27 управления (фиг. 2) установлены в нулевое состояние (цепи исходного сброса от оператора на фиг. 2 не показаны). С помощью блока переключателей 29 в соответствии с табл. 3 устанавливается один из возможных режимов, производится корректировка таймера 22.

Запуск устройства в работу осуществляется оператором подачей сигнала, разрешающего генерацию импульсов с выхода генератора 9 опроса. Каждый импульс с выхода генератора 9 опроса опрашивает дешифратор 6 первого блока 2 опроса через импульсный вход (третий вход элементов И 4 и 5). Путь прохождения импульса опроса зависит от состояния датчика 1 и триггера 11 и управления. Однако в любом случае на выход первого блока 2 опроса с выхода элемента ИЛИ 7 проходит один импульс, опрашивающий второй блок 2 опроса, и т.д. Работа дешифраторов известна и описывается, как правило, не временной диаграммой, а таблицей истинности. В табл. 4 приведена логика работы блока 2 опроса в зависимости от состояния датчика 1 и триггера 11 при наличии импульса опроса, где обозначено: Д — датчик; Т — единичный выход триггера 11, остальные обозначения приведены в тексте. Выход элемента НЕ 3

и нулевой выход триггера 11 в табл. 4 не показаны (это не принято), так как состояния этих выходов противоположны Д и Т соответственно.

Блок 2 опроса организован таким образом, чтобы выделить изменение состояния датчика 1 и не допустить запоминания в блоке 19 повторяющихся ситуаций. Из табл. 4 видно, что сигнал об отклонении (изменении состояния датчика) появляется только при переходе его из нулевого состояния (принятого за исходное) в «1» и из «1» в «0», при этом триггер 11 позволяет установить, каким оно было в предыдущем цикле опроса. Поэтому сигнал об отклонениях появляется на выходах 2\* или 4\* дешифратора 6 и через элемент ИЛИ 8 поступает на соответствующие входы преобразователя 13 кодов и элемент ИЛИ 16. Сигнал с выхода 2\* переключает триггер 11 в единичное состояние, а с выхода 4\* — в нулевое. При отсутствии изменения состояния датчика 1 с учетом состояния триггера 11 сигналы появляются на выходах 1\* или 3\* и транзитом через первую схему ИЛИ 7 подаются на следующий блок 2 опроса. В табл. 4 показаны пять основных случаев: первое состояние является исходным, пятый случай является повторением первого, в котором могут установиться элементы после четвертого случая.

При отсутствии изменений на выходах датчиков 1 импульс опроса генератора 9 проходит транзитом все блоки 2 опроса и поступает в блок 27 управления, переключая триггер 45 в единичное состояние (фиг. 2). При этом с помощью индикатора 46 индицируется конец цикла, а с единичного выхода триггера 45 подается разрешающий потенциал на элемент И 40. Так как триггер 37 находится в нулевом состоянии, импульсы с выхода генератора 41 не проходят через элемент И 40, т.е. передача информации на внешнее устройство отсутствует (табл. 2). В этом случае триггер 45 не сбрасывается в «0» и в очередном цикле опроса его единичное состояние подтверждается как при отсутствии отклонений, так и при наличии хотя бы одного отклонения.

В случае наличия отклонения на выходе какого-либо датчика 1, например первого, импульс опроса проходит через элемент И 4 и далее через элемент ИЛИ 7 поступает на опрос следующего блока 2 опроса. Выходной сигнал элемента И 4 (выход 2\* дешифратора 6) устанавливает в «1» триггер 11, что отображается индикатором 12 соответствующего сигнализатора 10 (в данном случае первого), а выходной сигнал с выхода 2\*, проходя через соответствующий вход (в частности, первый) преобразователь 13 кодов, шифруется в двоично-десятичный код с помощью шифратора 14, который подается на единичные входы регистра 15. В то же время выходной импульс с выхода элемен-

та ИЛИ 8 через элемент ИЛИ 16 поступает на синхронизирующий вход регистра 15 и осуществляет занесение в него двоично-десятичного кода. Одновременно сигнал отклонения с выхода элемента ИЛИ 16 (фиг. 2 и табл. 2) запускает первый одновибратор 35, который по переднему фронту сбрасывает триггер 45 в «0», вырабатывающий запрещающий сигнал на элемент И 40, осуществляет (или подтверждает) установку триггеров 37 и 38 в нулевое состояние и через элемент ИЛИ 42 переключает счетчик 24 задатчика 23 адреса в новое состояние, формируя таким образом очередной адрес запоминающему элементу 19 блока 17 хранения данных, по которому производится считывание информации с выхода (Q) второго одновибратора 35 (сигналом «Чтение») и запись — с выхода (Q) третьего одновибратора 35 (сигнал «Запись»). С второго выхода (Q) через элемента И 43 передается разрешающий сигнал на третий вход блока 17 хранения данных, которым является вход управления узла элементов и 18, через которые коды номера датчика 1 отклонений и времени подключаются к информационным входам записи запоминающего узла 19. В результате в запоминающем узле 19 фиксируется номер датчика отклонений и время наступления этого события. Таким образом, фиксация информации в запоминающем узле 19 осуществляется при наличии хотя бы одного отклонения. В отличие от известного устройства предлагаемое допускает появление одновременно нескольких отклонений, так как датчики 1 отклонений опрашиваются последовательно, а поэтому исключается возможность одновременного появления сигналов на нескольких входах преобразователя 13 кодов при срабатывании нескольких датчиков, как в известном устройстве. Кроме того, если, например, в какой-то момент времени  $t_1$  датчик 1 определил отклонение, а в момент  $t_2$  отклонение устранено (например, воздействием оператора на определенные органы управления), то в момент времени  $t_3$  при новом цикле импульс опроса устанавливает изменение состояния (см. табл. 4) и устанавливает триггер 11 в «Q» состояние, поэтому появление отклонений по любому каналу может фиксироваться в запоминающем узле 19 многократно.

Когда код 1 младших разрядов счетчика 24 становится равным коду 1 разрядов узла 25 переключателей, срабатывает компаратор 26 (фиг. 1). Его выходной сигнал проходит через элемент 47 задержки и осуществляет опрос элементов И 39 и 44 (фиг. 2 и табл. 2). Так как триггеры 37 и 38 находятся в нулевом состоянии, то он проходит через элемент И 39, устанавливая триггер 37 в «1», а триггер 38 — в «0». При этом триггер 45 досрочно устанавливается в единичное сос-

тояние («Конец цикла») в связи с необходимостью передачи. В этом случае на элемент И 40 подается разрешение с единичных выходов триггеров 37 и 38 и импульсы с генератора 41 проходят через элементы И 40 и ИЛИ 42, запускают второй и третий одно- 5 вибраторы 35 и формируют сигналы «Чтение» и «Запись» информации, которая передается на внешнее устройство (ВУ), так как существует сигнал «Начало передачи» с единичного выхода триггера 37. При этом производится перезапись информации в запо- 10 минающий узел 19 через его вторые информационные входы. Частота работы генератора 41 определяется временем обращения к запоминающему узлу 19 и способностью внешнего устройства (ВУ) принимать информацию с такой частотой. Длительность импульса может быть, например, близкой к минимальной возможной для К155 серии микросхем.

При переключении триггера 37 в «1» с его нулевого выхода формируется потенциал, который запрещает генератору 9 про- 20 изводить опрос блоков 2 на время передачи информации.

Выходной сигнал элемента И 39, устанавливая триггер 37 в «1» одновременно производят сброс в «0» младшие коды  $l$  разрядов двоичного счетчика 24 через первую шину сброса. Поэтому импульсы с выхода элемента ИЛИ 42 снова увеличивают код счетчика 24, и при повторном равенстве кодов в  $l$  разрядах счетчика 24 и узла 25 переключателей в блок 27 управления поступает повторный сигнал с компаратора 26, который проходит через элемент И 44, устанавливая оба триггера 37 и 38 в «0», что приводит к запрету прохождения импульсов через элемент И 40 и к разрешению опроса 35 блоков 2. Так снимается запрет с генератора 9. В результате в счетчике 24 восстанавливается тот код адреса запоминающего узла 17, который был до сброса кода  $l$  младших разрядов. Далее работа осуществляется аналогично описанному.

Когда код двоичного счетчика становится равным  $M$ , т.е. максимально возможному количеству прогнозируемых отклонений, срабатывает элемент 28 запрета, выходной сигнал с которого подается на общий вход блока 29 переключателей. Если блок 29 переключателей установлен в первый режим согласно табл. 3 (как на фиг. 1), то в этом случае на первый вход генератора 9 опроса поступает нулевой сигнал, запрещающий генерацию.

При повторном режиме (табл. 3) имеет место режим многократного повторного заполнения запоминающего узла 19. Этот режим может быть при управлении блоком 29 переключателей со стороны вышестоящего в иерархии устройства при использовании данного устройства отклонений в качестве подсистемы.

Третий режим согласно табл. 3 может быть использован при однократном заполнении элемента 19 с последующим отображением информации на индикаторе 34. В любом режиме может быть использован 5 встроенный элемент контроля заполнения элемента 19. Третий режим может осуществляться автоматически, как показано в табл. 3 или задаваться оператором в два этапа: сначала выполняется первый режим, затем подается разрешение (вручную) на 10 второй вход генератора 33. Информация в этом режиме выдается оператору в виде десятичного кода с небольшой частотой, удобной для просмотра. Длительность импульса может быть как у генератора 41. В режиме контроля можно использовать режим одиночных импульсов. Выходные импульсы генератора 33 при отсутствии импульсов с генератора 9 опроса имитируют появление сигналов отклонений с выхода 20 элемента ИЛИ 16 сигналов. При этом триггер 45 управления находится в нулевом состоянии, запрещая передачу информации, а значит и перезапись при считывании на индикатор 34.

#### Формула изобретения

1. Устройство для контроля параметров, содержащее группу датчиков параметров, группу дешифраторов, группу сигнализаторов, преобразователь кодов, элемент запрета, первые выходы дешифраторов группы 30 подключены к входам установки сигнализаторов группы, отличающееся тем, что, с целью увеличения полноты контроля, в устройство введены первый и второй генераторы импульсов, группа элементов НЕ, блок переключателей, первая и вторая группа элементов ИЛИ, элемент ИЛИ, таймер, блок хранения данных и задатчик адреса, выходы датчиков группы непосредственно и через 35 группу элементов НЕ, а выходы сигнализаторов группы непосредственно подключены к соответствующим информационным входам дешифраторов группы, выход первого генератора импульсов соединен с синхровходом первого дешифратора группы, первые и вторые выходы дешифраторов группы соединены с соответствующими входами элементов ИЛИ первой и второй групп, выход каждого 40 элемента ИЛИ первой группы, кроме последнего, соединен с синхровходами соответствующих дешифраторов группы, выход последнего элемента ИЛИ первой группы подключен к первому входу блока управления, первый и второй синхровходы первого и синхровход второго генератора импульсов и синхровход таймера соединены с соответствующими синхровходами устройства, выходы элементов ИЛИ второй группы 45 подключены к входам группы элемента ИЛИ и информационным входам преобразователя кодов, выход второго генератора импульсов соединен с входом элемента ИЛИ, выход которого подключен к управляющему входу 50

преобразователя кодов и к второму входу блока управления, у которого третий вход и выходы, с первого по седьмой, подключены соответственно к управляющему выходу и к счетному входу задатчика адреса, к входу чтения-запись, к первому, второму и третьему входам управления блока хранения данных, к первому входу сброса задатчика адреса, к первому входу первого генератора импульсов, группа адресных выходов задатчика адреса подключена к адресным входам блока хранения данных и к входам элемента запрета, выход которого соединен соответственно через размыкающий, первый и второй замыкающие контакты блока переключателей режимов с первым синхровходом первого генератора импульсов, с управляющим входом второго генератора импульсов и с входами сброса сигнализаторов группы, связанными с вторым входом сброса задатчика адреса и входом управления устройством, выходы таймера и преобразователя кодов соединены с соответствующими информационными входами блока хранения данных, выход индикации которого соединен с входом индикатора, а выходы данных блока хранения данных и четвертый выход блока управления являются выходом устройства для подключения к входам ЭВМ.

2. Устройство по п. 1, отличающееся тем, что блок хранения данных содержит первый и второй узлы элементов И, запоминающий элемент и регистр, выходы которого являются выходами данных и выходами индикации блока, которые соединены с выходами первого узла элементов И, входы группы и вход которого являются информационными входами и первым управляющим входами блока соответственно, выходы соединены с информационными входами запоминающего блока, адресные и управляющий вход которого являются соответственно адресными входами и входом чтение-запись блока, выходы запоминающего блока соединены с группой входов второго узла элементов ИЛИ, вход которого является вторым управляющим входом блока, а выходы подключены к входам данных регистра, стробирующий вход и выходы которого являются третьим управляющим входом и выходами данных блока соответственно.

3. Устройство по п. 1, отличающееся тем, что задатчик адреса содержит счетчик, узел переключателей и компаратор, выход которого является управляющим выходом задатчика, первый вход сброса счетчика является первым входом сброса задатчика, второй вход сброса счетчика и вход узла переключателей являются вторым входом задатчика, счетный вход и выходы первой группы счетчика являются счетным входом и группой адресных выходов задатчика соответственно, выходы второй группы счетчика и выходы узла переключателей соединены с соответствующими входами компаратора,

4. Устройство по п. 1, отличающееся тем, что блок управления содержит с первого по третий одновибраторы, первый и второй элементы ИЛИ, с первой по третью времязадающие ячейки, с первого по третий триггеры, с первого по четвертый элементы И, генератор импульсов, индикатор и элемент задержки, выход второго элемента ИЛИ, инвертирующий выход третьего одновибратора, выход третьего элемента И, единичные выходы первого и второго триггеров, выход второго одновибратора, выход первого элемента И и нулевой выход первого триггера являются выходами блока с первого по седьмой соответственно, первый вход установки в «1» третьего триггера, вход запуска первого одновибратора и вход элемента задержки являются входами блока с первого по третий соответственно, выход генератора импульсов соединен с первым входом второго элемента И, выход которого подключен к первым входам первого и второго элементов ИЛИ, выход первого одновибратора соединен с вторыми входами первого и второго элементов ИЛИ с входами сброса первого, второго и третьего триггеров, шина питания блока через времязадающие ячейки с первой по третью соответственно подключена к установочным входами одновибраторов с первого по третий, неинвертирующий выход третьего одновибратора подключен к первому входу третьего элемента И, нулевой выход первого триггера соединен с первым входом первого элемента И, с вторым входом третьего элемента И, с вторым установочным входом третьего триггера, выход которого подключен к входу индикатора и к второму входу второго элемента И, выход первого элемента ИЛИ соединен с входом запуска второго одновибратора, выход которого соединен с входом запуска третьего одновибратора, единичный выход первого триггера соединен с первым входом четвертого элемента И, с третьим входом второго элемента И, нулевой выход второго триггера подключен к вторым входам первого и четвертого элементов И, выход элемента задержки соединен с третьими входами первого и четвертого элемента И, выход которого подключен к входами установки в «0» первого и в «1» второго триггеров, входы установки в «1» и в «0» которых соединены с выходом первого элемента И.

Т а б л и ц а 1

50	Номер датчика отклонения	Двоично-десятичный код (1-2-4-8)
	1	...0001
	2	...0010
55	3	...0011
	.....	.....
	9	...1001
	10	...10000

Но- мер	Триггеры управления			Сигналы с выходов внешних блоков			Ре- жи- мы	Команды
	37Т	38Т	45Т	эlemen- та ИЛИ 16	эlemen- та ИЛИ 7 по- следне- го бло- ка 2	компа- раго- ра 26		
1	0	0	0	0	0	0		Исходное (первоначальное) состояние
2	0	0	0	1	0	0	1р	1. Запуск 1-го элемента 35: сброс 37Т, 38Т и 45Т (с Q)
	0	0	0	0	0	0		к счетчику 24 (через ИЛИ 42)  запрет на И 40 (с 37Т и 45Т)  разрешение на И 43 (с 37Т), запрет на И 43 (с Q T)
	0	0	0	0	0	0		2. Запуск 2-го элемента 35:  к синхровх.вых. регистра 21  "Чтение" к блоку 19
	0	0	0	0	0	0		3. Запуск 3-го элемента 35:  разрешение на И 43, синхроимпульс к узлу 18  "Запись" к блоку 19
3	0	0	1	0	1	0		4. Конец цикла:  разрешение на И 40 отсутствие передачи
	0	0	0	1	0	0		1. Запуск 1-го элемента 35:...
	0	0	0	0	0	0		1р 2. Запуск 2-го элемента 25:...
								3. Запуск 3-го элемента 35: ...



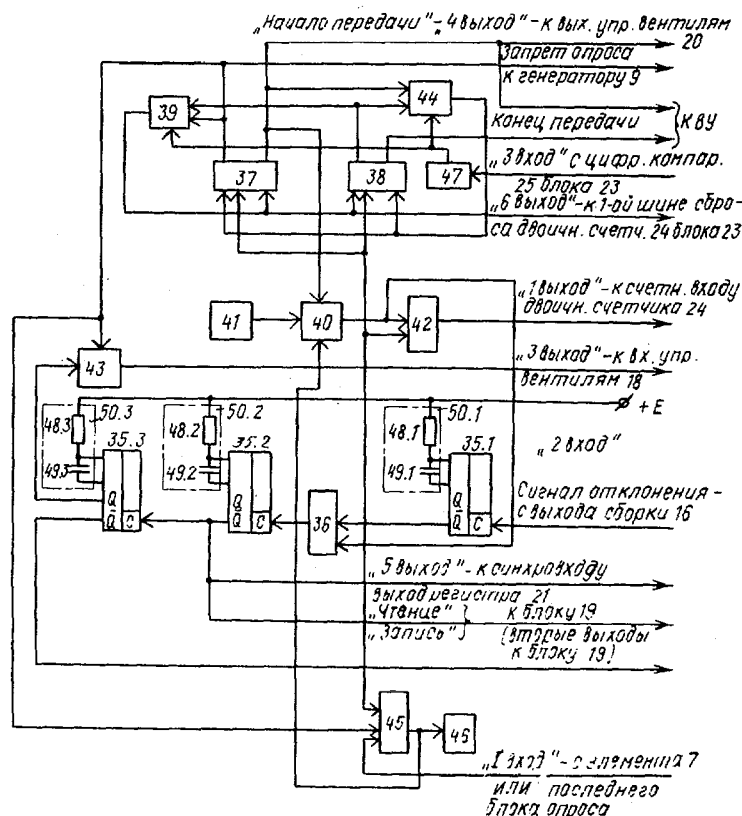
Но- мер	Триггеры управления			Сигналы с выходов внешних блоков			Ре- жи- мы	Команды
	37Т	38Т	45Т	эlemen- та ИЛИ 16	эlemen- та ИЛИ 7 по- следне- го бло- ка 2	компа- рато- ра 26		
4	1	0	1	0	1	0	2р	4. Конец цикла: ...
								1*. Разрешение пере- дачи:  запрет опроса  к счетчику 24 (с И 40)
								2*. Запуск 2-го эле- мента 35: ...
								3*. Запуск 3-го эле- мента 35: ...
								.....
	1	0	1	0	0	1		Вторичное появление импульса с 26
	0	1	1	0	0	0		Конец передачи
								Разрешение опроса

Т а б л и ц а 3

Контакты *переключателя			Наименование режима
30	31	32	
0	1	0	1. Однократное заполнение блока 19
1	0	0	2. Многократное повторное заполнение блока 19
0	1	1	3. Однократное заполнение блока 19 с последующим отображением на общем индикаторе 34

\* Состояние контактов: "0" - открыт  
"1" - закрыт

Номер	Входы дешифратора		Выходы дешифратора и элементов ИЛИ						Примечание
	Д	Т	1*	2*	3*	4*	ИЛИ 7	ИЛИ 8	
1	0	0	1	0	0	0	1	0	Исходное состояние Д и Т
2	1	0	0	1	0	0	1	1	Изменение Д
3	1	1	0	0	1	0	1	0	Нет изменений Д
4	0	1	0	0	0	1	1	1	Изменение Д
5	0	0	1	0	0	0	1	0	Нет изменений Д (исходное состояние)



Фиг. 2

Составитель И. Алексеев  
 Редактор М. Петрова  
 Заказ 5965/38  
 ВНИИПИ Государственного комитета СССР по делам изобретений и открытий  
 113035, Москва, Ж-35, Раушская наб., д. 4/5  
 Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4

Техред И. Верес  
 Тираж 671

Корректор М. Шароши  
 Подписное