



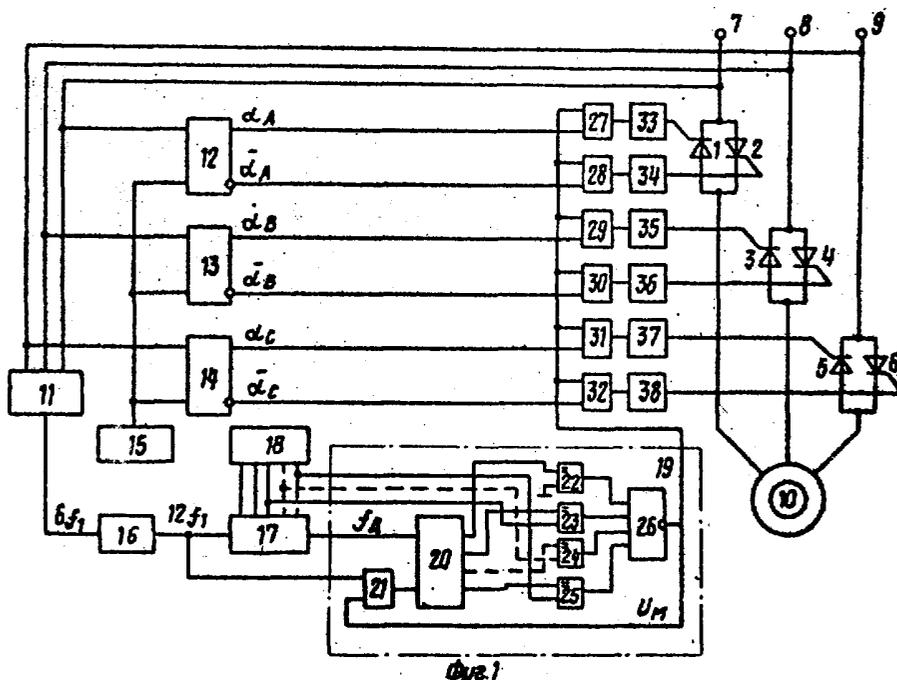
ГОСУДАРСТВЕННЫЙ КОМИТЕТ  
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ  
ПРИ ГКНТ СССР

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4141420/24-07  
(22) 30.10.86  
(46) 23.02.89. Бюл. № 7  
(71) Белорусский политехнический институт  
(72) А.А.Семченко, Н.М.Улащик и Б.И.Фигаро  
(53) 621.316.727(088.8)  
(56) Патент США № 3958172, кл. Н 02 М 5/27, 1976.

Авторское свидетельство СССР № 720662, кл. Н 02 М 5/257, 1978.  
(54) УСТРОЙСТВО ДЛЯ УПРАВЛЕНИЯ НЕПОСРЕДСТВЕННЫМ ПРЕОБРАЗОВАТЕЛЕМ ЧАСТОТЫ  
(57) Изобретение относится к электротехнике, в частности к управлению однополупериодными непосредственными

преобразователями частоты (НПЧ), и может быть использовано в автоматизированном электроприводе для частотного управления асинхронными электродвигателями. Цель изобретения - повышение плавности регулирования выходной частоты НПЧ. Устройство содержит формирователь - синхронизатор 11, блоки 12-14 импульсно-фазового управления, задатчик напряжения 15, удвоитель частоты 16, управляемый делитель частоты 17, задатчик частоты 18 и формирователь 19, включающий счетчик 20, элемент ИЛИ 21, ИЛИ 26, 4 элемента РАВНОЗНАЧНОСТЬ. Введение удвоителя частоты и формирователя позволяет получить дискретность ступеней частоты не более 0,08. 2 ил.



Изобретение относится к электро-технике, в частности к области управления однополупериодными непосредственными преобразователями частоты (НПЧ), и может быть использовано в автоматизированном электроприводе для частотного управления асинхронными электродвигателями общепромышленного применения.

Цель изобретения - повышение плавности регулирования выходной частоты преобразователя.

На фиг. 1 изображена структурная схема устройства; на фиг. 2 - временные диаграммы сигналов, иллюстрирующие работу устройства.

Устройство содержит НПЧ, состоящий из тиристоров 1 - 6, входом подключенный к сетевым клеммам 7 - 9, а выходом - к асинхронному двигателю 10, формирователь-синхронизатор 11 и три блока 12-14 импульсно-фазового управления, подключенные входами синхронизации к сетевым клеммам 7 - 9, задатчик 15 напряжения, выходом соединенный с входами управления блоков 12-14 импульсно-фазового управления, удвоитель 16 частоты, входом соединенный с выходом формирователя-синхронизатора 11, а выходом - с входом управляемого делителя 17 частоты, задатчик 18 частоты,  $n$ -разрядный выход которого соединен с входом управления управляемого делителя 17 частоты, формирователь 19, состоящий из двоичного счетчика 20, элемента 2И 21, элементов РАВНОЗНАЧНОСТЬ 22 - 25, элемента И-НЕ 26, причем первый вход элемента 2И 21 подключен к выходу удвоителя 16 частоты, выход элемента 2И 21 соединен со счетным входом двоичного счетчика 20, вход сброса которого подключен к выходу управляемого делителя 17 частоты. Выходы двоичного счетчика 20 соединены соответственно с первыми входами элементов РАВНОЗНАЧНОСТЬ 22-25. Второй вход элемента РАВНОЗНАЧНОСТЬ 22 подключен к нулевой шине питания, а вторые входы элементов РАВНОЗНАЧНОСТЬ 23-25 - к  $(n-2)$ -м выходам задатчика 18 частоты. Выходы элементов РАВНОЗНАЧНОСТЬ 22-25 соединены с входами элемента И-НЕ 26, выход которого образует выход формирователя 19 и подключен к второму входу элемента 2И 21 и первым входам элементов 2И 27-32. Вторые входы элементов 2И 27-32

соединены соответственно с выходами блоков импульсно-фазового управления 12-14. Выходы элементов 2И 27-32 через выходные усилители 33-38 подключены к управляющим электродам тиристоров 1-6 непосредственного преобразователя частоты.

Устройство управления работает следующим образом.

На клеммы 7-9 подаются фазные напряжения источника питания  $U_A, U_B, U_C$ . Блоки 12-14 импульсно-фазового управления на основании входного сигнала от задатчика 15 напряжения и соответствующих входных сигналов  $U_A, U_B$  и  $U_C$  вырабатывают сигналы  $\alpha_A, \bar{\alpha}_A, \alpha_B, \bar{\alpha}_B, \alpha_C, \bar{\alpha}_C$  (фиг.2), синхронизированные с сетью, которые разрешают включение (при совпадении их единичного состояния с единичным состоянием сигнала  $U_m$ ) соответствующих тиристоров 1-6 преобразователя частоты.

Формирователь-синхронизатор 11 преобразует фазные напряжения источника питания частотой  $f_1$  в последовательность синхроимпульсов с частотой  $6f_1$ . Эти синхроимпульсы поступают на вход удвоителя 16 частоты, на выходе которого формируются импульсы с частотой  $12f_1$  (фиг.2).

Импульсы с частотой  $12f_1$  поступают на вход управляемого делителя 17, выходной сигнал которого имеет частоту  $f_A = 12f_1 / N$ . Коэффициент деления  $N$  определяется кодом, поступающим с задатчика 18 частоты на вход управления делителя 17 (управляемый делитель частоты может быть построен на основе счетчика с коэффициентом пересчета, задаваемым кодом с выхода блока 18). Выходные импульсы управляемого делителя 17 поступают на R-вход двоичного счетчика 20. На счетный вход С счетчика 20 через элемент 2И 21 поступают импульсы с частотой  $12f_1$ . На логических элементах РАВНОЗНАЧНОСТЬ 23-25 выходной двоичный код (кроме первого разряда) счетчика 20 сравнивается со сдвинутым вправо на два разряда двоичным кодом, поступающим с выхода задатчика 18 частоты. Логический элемент РАВНОЗНАЧНОСТЬ 22 формирует выходной сигнал логической единицы в случае нулевого состояния первого разряда выходного кода счетчика 20. Таким образом, при четных значениях целого числа  $N$  на первых входах элементов РАВНОЗНАЧ-

НОСТЬ 22-25 формируется двоичный код, соответствующий целому числу  $(N-2)/2$ . При нечетных значениях  $N$  на первых входах элементов 22-25 формируется двоичный код, соответствующий целому числу  $(N-3)/2$ .

После поступления импульса  $f_A$  на вход  $R$  счетчика 20 происходит сброс счетчика, код на его выходе принимает нулевое значение и выходной сигнал  $U_M$  элемента И-НЕ 26 принимает значение логической единицы и разрешает поступление выходных сигналов блоков 12-14 импульсно-фазового управления через элементы 2И 27-32 и выходные усилители 33-38 на управляющие электроды тиристоров 1-6. Одновременно сигнал  $U_M$  разрешает поступление импульсов с частотой  $12f_1$  на счетный вход  $C$  счетчика 20. Счетчик 20 осуществляет счет импульсов до тех пор, пока код на первых входах элементов 22-25 не станет равным коду на вторых входах этих же элементов. В случае равенства упомянутых кодов выходные сигналы всех элементов 22-25 принимают значение логической единицы, а выходной сигнал  $U_M$  элемента И-НЕ 26 принимает значение логического нуля, запрещая тем самым поступление импульсов  $12f_1$  через элемент 2И 21 на вход  $C$  счетчика 20. Одновременно сигнал  $U_M$  запрещает поступление выходных сигналов блоков импульсно-фазового управления на управляющие электроды тиристоров 1-6.

Очередной импульс, поступающий на вход  $R$  счетчика 20 с выхода управляемого делителя 17, сбрасывает счетчик 20 и цикл формирования сигнала  $U_M$  повторяется. Частота  $f_M$  сигнала  $U_M$  равна частоте выходного сигнала управляемого делителя 17.

В результате модуляции импульсов управления тиристорами 1-6 указанным образом на фазах нагрузки НПЧ, включенной в звезду, формируются напряжения  $U_a, U_b, U_c$ , имеющие вид, представленный на диаграмме фиг. 2 (диаграмма построена для случая  $N=15$ ).

Частота  $f_2$  основной гармонической составляющей выходного напряжения НПЧ определяется выражением

$$f_2 = f_1 - f_M = f_1 \frac{N-12}{N}. \quad (1)$$

Для обеспечения высоких силовых показателей электропривода необходимо формировать выходное напряжение

преобразователя с наибольшей возможностью амплитудой основной гармоники. Гармонический анализ выходного напряжения НПЧ при управлении преобразователем с помощью предлагаемого устройства показывает, что амплитуда основной гармоники при заданном угле открывания тиристоров зависит от относительной продолжительности  $\lambda$  интервала времени, в течение которого тактовый сигнал  $U_M$  разрешает поступление управляющих импульсов на встречно-параллельно соединенные тиристоры 1-6. При этом наибольшее значение амплитуда основной гармоники принимает при  $\lambda = 1/(2f_M)$ . Кроме того, гармонический состав выходного напряжения НПЧ при  $0 < \lambda < 1/(2f_M)$  лучше, чем при  $1/(2f_M) < \lambda < 1/f_M$ . Формирователь 19 обеспечивает выполнение условия  $\lambda \approx 1/(2f_M)$  при всех значениях  $N$ : при четном  $N$

$$\lambda = \frac{N-2}{2} \cdot \frac{1}{12f_1} = \frac{N-2}{2N} \cdot \frac{1}{f_M} \leq \frac{1}{2f_M};$$

при нечетном  $N$

$$\lambda = \frac{N-3}{2} \cdot \frac{1}{12f_1} = \frac{N-3}{2N} \cdot \frac{1}{f_M} \leq \frac{1}{2f_M}.$$

Анализ выражения (1) показывает, что интервал между дискретными ступенями частоты  $f_2$  не превышает  $0,08f_1$  во всем диапазоне  $0 \leq f_2 < f_1$  регулирования выходной частоты НПЧ, что существенно меньше наибольшего интервала между дискретными частотами в известном устройстве. Нулевое значение частоты  $f_2 = 0$ , соответствующее режиму динамического торможения асинхронного двигателя, обеспечивается при  $N=12$ .

В диапазоне частот  $f_1/13 \leq f_2 < f_1$  устройство обеспечивает формирование выходного напряжения без субгармонических составляющих с частотами  $f_2 = f_1/2, f_1/3, f_1/4, f_1/5, f_1/7, f_1/13$  и при одинаковом порядке чередования фаз основной гармоники и фаз питающей сети. Таким образом, на частотах  $f_2 = f_1/4, f_1/7, f_1/13$  обеспечивается качество выходного напряжения не хуже, чем в известном устройстве. На частотах  $f_2 = f_1/2, f_1/5$  обеспечивается улучшение гармонического состава за счет одинакового порядка чередования фаз питающей сети и фаз основной гармоники выходного напряжения НПЧ (в известном устройстве на этих частотах порядок чередования фаз различный). Повышение плавности регули-

рования частоты  $f_2$  в диапазоне  $5f_1 / 17 \leq f_2 < f_1$ , обеспечивается за счет введения в соответствии с (1) дополнительных дискретных ступеней, на которых в выходном напряжении НПЧ содержатся субгармоники с ограниченным периодом. Период  $T_n$  повторяемости выходного напряжения для любого значения  $f_2$  и  $N$  определяется следующим образом:

$$T_n = \frac{N}{f_1 \cdot M}, \quad (2)$$

где  $M$  - наибольший общий делитель чисел  $N$  и 12.

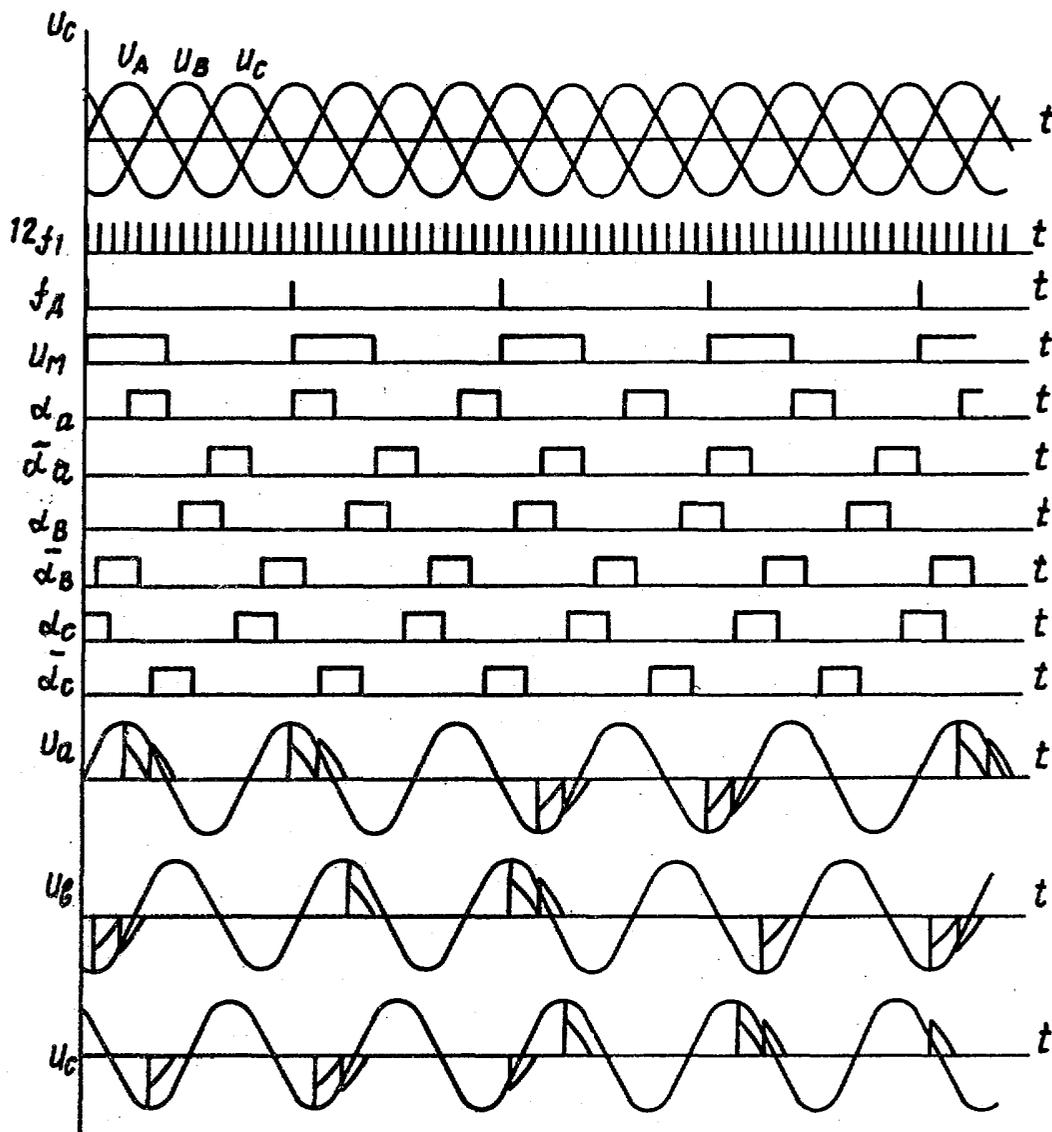
Влияние субгармоник с ограниченным периодом, определяемым выражением (2), на работу асинхронного двигателя существенно снижено за счет его собственных фильтрующих возможностей.

Таким образом, устройство для управления НПЧ обеспечивает повышенную плавность дискретного регулирования выходной частоты преобразователя в области, близкой к частоте питающей сети.

#### Ф о р м у л а и з о б р е т е н и я

Устройство для управления непосредственным преобразователем частоты, состоящим из трех пар встречно-параллельно включенных тиристоров, соединяющих три фазы нагрузки с тремя фазами питающей сети, содержащее формирователь-синхронизатор и три блока импульсно-фазового управления, предназначенные для подключения к трехфазной сети входами синхронизации, задатчик напряжения, выходом соединенный с входами управления блоков импульсно-фазового управления, задатчик частоты и управляемый делитель частоты, причем  $n$ -разрядный выход за-

датчика частоты соединен с входом управления управляемого делителя частоты, выходные усилители, предназначенные для подключения к управляющим электродам тиристоров непосредственно преобразователя частоты, о т л и ч а ю щ е е с я тем, что, с целью повышения плавности регулирования выходной частоты преобразователя, оно снабжено удвоителем частоты, шестью элементами 2И и формирователем, состоящим из двоичного счетчика, элемента 2И,  $n-1$  элементов РАВНОЗНАЧНОСТЬ и  $(n-1)$ -го входового элемента И-НЕ, причем удвоитель частоты входом соединен с выходом формирователя-синхронизатора, а выходом - с входом управляемого делителя частоты и первым входом элемента 2И формирователя, выход элемента 2И подключен к счетному входу двоичного счетчика, вход сброса которого подключен к выходу управляемого делителя частоты,  $(n-1)$ -ые выходы двоичного счетчика соответственно соединены с первыми входами элементов РАВНОЗНАЧНОСТЬ, второй вход первого элемента РАВНОЗНАЧНОСТЬ подключен к нулевой шине источника питания, а вторые входы остальных элементов РАВНОЗНАЧНОСТЬ - к  $(n-2)$ -м выходам задатчика частоты, выходы элементов РАВНОЗНАЧНОСТЬ соединены с входами  $(n-1)$ -го входового элемента И-НЕ, выход которого является выходом формирователя и подключен к второму входу элемента 2И формирователя и первым входам элементов 2И, вторые входы которых соединены с соответствующими выходами блоков импульсно-фазового управления, а выходы элементов 2И подключены к входам выходных усилителей.



Фиг. 2

Составитель В.Бунаков  
 Редактор А.Ворович Техред Л.Сердюкова Корректор М.Пожо

Заказ 547/58 Тираж 645 Подписное  
 ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР  
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101