



ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГКНТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

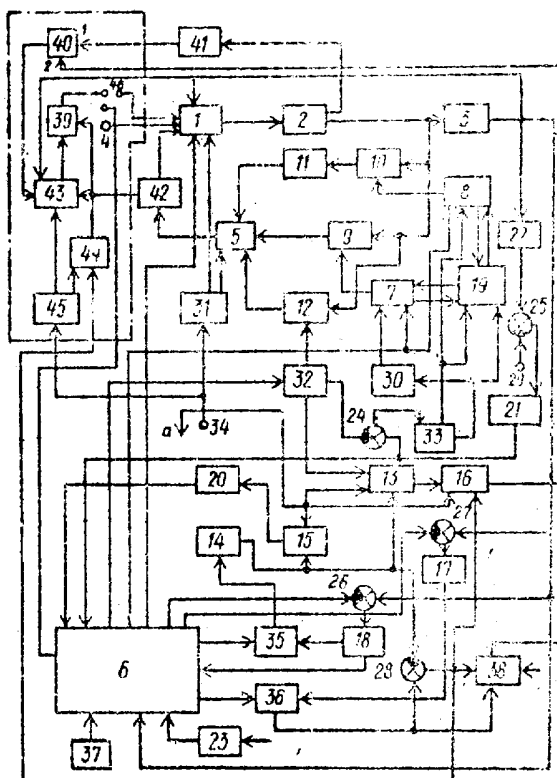
1

2

(21) 4246504/06
(22) 25.03.87
(46) 30.01.91. Бюл. № 4
(71) Белорусский политехнический институт
(72) Г.Т.Кулаков и В.И.Назаров
(53) 621.182.26(088.8)
(56) Авторское свидетельство СССР
№ 1129459, кл. F 22 C 5/12, 1983.

(54) АВТОМАТ-НАСТРОЙЩИК ДВУХКОНТУРНЫХ СИСТЕМ РЕГУЛИРОВАНИЯ С ОПЕРЕЖАЮЩИМ СИГНАЛОМ

(57) Изобретение относится к теплоэнергетике и позволяет расширить диапазон качественного регулирования температуры пара в котлоагрегате за счет использования автоматизации процесса выбора параметров динамических настроек двухконтурной системы регулирования с опережающим сигналом. Соответственно нагрузке котла по сигналу от датчика 34 первый блок 31 подстройки корректирует коэффициент K_p усиления регулятора 1 и постоянную интегрирования T_d первого дифференциатора 5.



Корректируется также коэффициент третьего дифференциатора 43 по сигналу с выхода пятого сумматора 28 на второй вход третьего блока 44 подстройки и сигналу T_k^{3A} с первого выхода второго блока 45 подстройки. Автоматический выбор настроек осуществ-

ляется при установившемся режиме работы котлоагрегата путем подачи калиброванного ступенчатого сигнала $\Delta X_{зд}$ оператором с помощью пульта 37 и блока 6 управления на пятый вход регулятора 1 при разомкнутом контакте 46. 1 ил.

Изобретение относится к теплоэнергетике и может быть использовано в системах автоматического регулирования температуры пара котлоагрегата.

Цель изобретения – автоматизация процесса выбора параметров динамической настройки системы и расширение диапазона качественного регулирования при различных режимах работы объекта.

На чертеже изображена структурная схема автомата-настройщика двухконтурной системы регулирования температуры пара с опережающим сигналом.

Система регулирования температуры пара с опережающим сигналом состоит из регулятора 1, опережающего 2 и инерционного 3 участков объекта регулирования, задатчика 4 и первого дифференциатора 5.

Автомат-настройщик содержит блок 6 управления, первый 7 и второй 8 интеграторы, первое 9 и второе 10 множительные устройства, первый инвертор 11, третье 12, четвертое 13, пятое 14, шестое 15 и седьмое 16 множительные устройства, первое 17, второе 18, третье 19, четвертое 20 и пятое 21 логические устройства, второй 22 и четвертый 23 дифференциаторы, первый 24, второй 25, третий 26, четвертый 27 и пятый 28 сумматоры, задатчик 29 уставки, второй инвертор 30, первый блок 31 подстройки, задатчик 32 коэффициента усиления первого дифференциатора 5 диодный блок 33, датчик 34 нагрузки, третий 35 и четвертый 36 интеграторы, установленный на пульте 37 оператора блок 38 отображения информации, восьмое 39 и девятое 40 множительные устройства, усилитель 41, фильтр 42, третий дифференциатор 43, третий блок 44 подстройки, второй блок 45 подстройки и нормально замкнутый контакт 46.

Первый выход блока 6 управления подключен к первым входам первого 7 и второго 8 интеграторов, причем второй выход первого интегратора 7 соединен через первое множительное устройство 9 с первым входом первого дифференциатора 5, второй выход второго интегратора 8 через последовательно соединенные второй вход второго множительного устройства 40 и первый ин-

вертор 11 связан со вторым входом первого дифференциатора, а первые входы первого 9, второго 10 и третьего 12 множительных устройств соединены с выходом опережающего участка 2 регулирования, причем выход третьего множительного устройства 12 подключен к третьему входу первого дифференциатора 5, второй выход блока 6 управления через первый, второй и третий выходы задатчика 32 коэффициента усиления первого дифференциатора 5 последовательно соединен с вторым входом третьего множительного устройства 12, с первым входом первого сумматора 24 и третьим входом четвертого множительного устройства 13, первый выход которого связан через второй вход с первым сумматором 24, выход которого подключен к входу диодного блока 33, а первый выход диодного блока 33 через второй инвертор соединен со вторым входом первого интегратора 7 и со вторым входом третьего логического устройства 19, второй выход диодного блока 33 соединен соответственно со вторым входом второго интегратора 8 и третьим входом третьего логического устройства 19, первый и второй выходы которого соединены соответственно с третьим входом второго интегратора 8 и третьим входом первого интегратора 7, причем первый вход третьего логического устройства 19 связан с выходом объекта управления через третий дифференциатор 43 и первый вход второго сумматора 25, второй вход которого подключен к задатчику 29 уставки, первый и четвертый входы третьего логического устройства 19 соединены соответственно с первым выходом второго интегратора 8 и с первым выходом первого интегратора 7, третий выход блока 6 управления через второй вход третьего сумматора 26 и первый вход второго логического устройства 18 соединен с первым входом третьего интегратора 35, второй вход которого соединен с пятым выходом блока 6 управления, а выход через пятое множительное устройство 14 присоединен к первому входу четвертого множительного устройства 13, причем второй вход второго логического устройства 18 соединен с шес-

тым входом блока 6 управления, четвертый выход которого через второй вход четвертого сумматора 27 и первое логическое устройство 17 присоединен к первому входу четвертого интегратора 36, второй вход которого соединен с шестым выходом блока 6 управления, а выход четвертого интегратора 36 присоединен к первому входу блока 38 отображения информации и через второй вход пятого сумматора 28 – к второму входу блока 38 отображения информации, причем первый вход пятого сумматора 28 присоединен к выходу первого множительного устройства 9, первый вход блока 6 управления подключен к выходу шестого множительного устройства 15 через четвертое логическое устройство 20, причем первый вход шестого множительного устройства 15 соединен с выходом пятого множительного устройства 14, а второй вход шестого множительного устройства 15 соединен с выходом датчика 34 нагрузки, который подключен к второму входу четвертого множительного 13 устройства, второму входу седьмого множительного устройства 16, четвертому входу блока 38 отображения информации и через первый и второй выходы первого блока 31 подстройки подключен соответственно к четвертым входам регулятора 1 и первого дифференциатора 5, причем третий вход блока 38 отображения информации соединен с выходом седьмого множительного устройства 16, третий вход которого подключен к выходу пятого сумматора 28, а первый вход – к выходу четвертого множительного устройства 13, второй вход блока 6 управления через пятое логическое устройство 21 подключен к выходу второго сумматора 25, первый вход которого через второй дифференциатор 22 связан с выходом объекта управления, а второй подключен к задатчику 29 уставки, четвертый вход блока 6 управления присоединен к выходу объекта управления, который также соединен с первыми выходами третьего 26 и четвертого 27 сумматоров, третий вход блока 6 управления соединен с пультом 37 оператора, пятый вход блока 6 управления через четвертый дифференциатор 23 связан с выходом датчика 34 нагрузки, седьмой выход блока 6 управления соединен с пятым входом регулятора 1, восьмой выход блока 6 управления подключен к шестому выходу регулятора 1 через второй вход нормально замкнутого контакта 46, первый вход которого соединен с выходом датчика 34 нагрузки через первый выход второго блока 45 подстройки, четвертый вход третьего дифференциатора 43 и первый вход восьмого множительного устройства 39, второй вход которого под-

ключен к выходу третьего блока 44 подстройки, а первый и второй входы третьего блока 44 подстройки – к выходам пятого сумматора 28, причем третий вход третьего дифференциатора 43 подключен к выходу девятого множительного устройства 40, первый и второй входы которого соединены соответственно с усилителем 41 и выходом седьмого множительного устройства 16.

10 Автомат-настройщик двухконтурной системы регулирования температуры пара с опережающим сигналом работает следующим образом.

15 В рабочем состоянии обрабатывается задание $X_{зд}$, поступающее с задатчика 4 или внутренние f_1 и внешние f_2 возмущения. Регулируемая величина $X(i)$ находится в допустимых пределах. Первый блок 31 подстройки формирует согласно нагрузке котла сигналы D по коррекции с первого выхода – коэффициента K_p усиления регулятора 1 и второго выхода – постоянную T_d интегрирования первого дифференциатора 5.

25 Также осуществляется коррекция коэффициента третьего дифференциатора 43 путем подачи с выхода пятого сумматора 28 сигнала b_1 , на второй вход третьего блока 44 подстройки, а на первый вход – сигнала заданной постоянной $T_k^{3д}$ времени со второго выхода второго блока 45 подстройки. На выходе блока 44 получают сигнал $K = (b_1 - T_k^{3д})T_k^{3д}$, который поступает на второй вход восьмого множительного устройства 39, где умножается на сигнал, поступающий на первый вход с выхода второго дифференциатора 43, причем во втором блоке 45 подстройки значение заданной постоянной $T_k^{3д}$ времени корректируется сигналом D по нагрузке котла, поступающего с выхода датчика 34 нагрузки. При этом нормально замкнутый контакт 46, пульт 37 оператора и блок 6 управления находится в исходном положении.

45 Режим адаптации осуществляется при установившемся состоянии работы котла (контроль ведется на блоке 38 отображения информации по сигналу D) путем подачи калиброванного ступенчатого сигнала $\Delta X_{зд}$ по инициативе оператора через пульт 37 оператора и блок 6 управления, причем до подачи идентифицирующего сигнала $\Delta X_{зд}$ с первого выхода блока 6 управления через первые входы первого 7 и второго 8 интеграторов устанавливаются нулевые условия $50 - \alpha^+ \Delta_{кд} = 0$ и $\alpha^- \bar{\Delta}_{кд} = 0$, а со второго выхода блока 6 управления соответственно через первый, второй и третий выходы задатчика 32 коэффициента усиления первого дифференциатора 5 устанавливается на-

чальное значение $K_9 - K_{дс}$ на третьем мно-
 жительном устройстве 12, четвертом
 множительном устройстве 13 и первом сум-
 маторе 24, при подаче сигнала $D \sim 1/a_1^{3A}$ с
 выхода датчика 34 нагрузки на входы чет-
 вертого 13, шестого 15 и седьмого 16 мно-
 жительных устройств с восьмого выхода
 блока 6 управления осуществляется размы-
 кание контакта 46. После этого, осуществля-
 ется подача калиброванного ступенчатого
 сигнала $\Delta X_{зд}$ на пятый вход регулятора 1.
 Одновременно включаются третий 35 и чет-
 вертый 36 интеграторы и подаются сигналы
 соответственно с третьего выхода блока 6
 управления (величиной $0,663 \Delta X_{зд}$) на вто-
 рой вход третьего сумматора 26 и с чет-
 вертого выхода (величиной $\Delta \text{рег}$) на второй
 вход четвертого сумматора 27. Затем сигнал
 $X(t)$ сравнивают на четвертом сумматоре 27
 с $\Delta \text{рег}$ и при $X(t) = \Delta \text{рег}$ первое логическое
 устройство 17, воздействуя на первый вход
 четвертого интегратора 36, останавливает
 его, выход которого фиксирует величину t_3 ,
 поступающую на второй вход пятого сум-
 матора 28 и первый вход блока 38 отобра-
 жения информации. Далее сигнал $X(t)$
 сравнивают на третьем сумматоре 26 с ве-
 личиной $0,663 \Delta X_{зд}$ и при $X(t) = 0,663 \Delta X_{зд}$
 второе логическое устройство 18, воздейст-
 вывая на первый вход третьего интегратора 35,
 останавливает его, фиксируя величину $t_{0,663}$,
 которая в пятом множительном устройстве
 14 умножается на константу 0,883, на выхо-
 де которого получаем величину a_1 , которая
 поступает соответственно на шестое 15 и
 четвертое 13 множительное устройство, а
 также на первый вход пятого сумматора 28.
 Одновременно второй выход второго логи-
 ческого устройства 18 через шестой вход
 блока 6 управления обрабатывает сигнал
 $\Delta X_{зд}$ задатчика до нуля. При этом на пятом
 сумматоре 28 определяется значение $b_1 = a_1 -$
 t_3 , которое одновременно подается на седь-
 мое множительное устройство 16 и блок 38
 отображения информации. Далее в шестом
 множительном устройстве 15 перемножа-
 ются сигналы a_1 и $1/a_1^{3A}$, т.е. a_1/a_1^{3A} и ре-
 зультат сравнивают в четвертом логическом
 устройстве 20 с заданием 0,9 и 1,1 и если
 $0,9 \leq a_1/a_1^{3A} \leq 1,1$, то через первый вход блока
 6 управления цикл останавливается и с вы-
 хода четвертого множительного устройства
 13, где происходит умножение $a_1/a_1^{3A} \cdot K_{дс}$
 получают сигнал $K_{дн}$, т.е. $K_{дс} = K_{дн}$, а сигнал
 с выхода седьмого множительного устрой-
 ства 16 получают равным $K_{ин}$, так как $K_{ин} =$
 $T^A/a_1^{3A} \cdot K_{дн}$, который и подается на третий
 вход блока 38 отображения информации.
 Если же четвертое логическое устройство 20

установит, что $0,9 > a_1/a_1^{3A} > 1,1$, то с выхода
 этого устройства на первый вход блока 6
 управления сигнал не поступает на остано-
 вку цикла, а с выхода четвертого множитель-
 ного устройства 13 появится сигнал $K_{дн} \neq$
 $K_{дс}$, который поступит на второй вход пер-
 вого сумматора 24, где он сравнивается с
 сигналом $K_{дс}$ и через диодный блок 33 раз-
 ность сигналов $(K_{дс} - K_{дн})$ включает первый
 7 и второй 8 интеграторы, соответственно
 воздействуя на их вторые входы. Если $(K_{дс} -$
 $K_{дн}) < 0$, то через второй инвертор 30 вклю-
 чается первый интегратор 7, второй выход ко-
 торого начнет корректировать $\alpha \Delta X_{зд}$ на
 первом множительном устройстве 9 через
 второй вход. Если $(K_{дс} - K_{дн}) > 0$, то второй
 выход диодного блока 33 через второй вход
 интегратора 8 включает последний, изменяя
 через второй вход второго множительного
 устройства 10 значение $\alpha \Delta X_{зд}$. Одновремен-
 но сигналы с диодного блока 33 подаются на
 второй и третий входы третьего логического
 устройства 19, где сравниваются с пятым и
 первым выходами первого 7 и второго 8
 интеграторов, и в случае их равенства
 третье логическое устройство 19 останавли-
 вает первый 7 и второй 8 интеграторы,
 воздействуя соответственно на их третьи
 входы. В результате устанавливается новое
 значение $K_{дн} = K_{дс} \pm \Delta K_{дн}$. Далее третий
 дифференциатор 22 определяет $dx(t)/dt$
 и сравнивает с уставкой задатчика
 $29 - \varepsilon \approx 0$. Если $dx(t)/dt = \varepsilon$, то пятое логи-
 ческое устройство 21, воздействуя на блок 6
 управления, через второй вход инициирует
 подачу нового ступенчатого воздействия
 $\Delta X_{зд}$, т.е. цикл продолжается до выполне-
 ния условия $0,9 \leq a_1/a_1^{3A} \leq 1,1$.

Формула изобретения

Автомат-настройщик двухконтурных сис-
 тем регулирования с опережающим сигна-
 лом, содержащий фильтр подключенный в
 цепь обратной связи системы, второй выход
 которого соединен с первым входом перво-
 го дифференциатора, ко второму входу кото-
 рого подключен выход инерционного
 участка объекта, а второй выход опережаю-
 щего участка объекта управления соединен с
 входом усилителя, второй дифференциатор,
 вход которого соединен с выходом инерци-
 онного участка объекта управления, о т л и ч а ю щ и й с я тем, что, с целью автома-
 тизации процесса выбора параметров дина-
 мической настройки системы и расширения
 диапазона качественного регулирования в
 широком диапазоне изменения параметров
 характеристик объекта, система дополни-

тельно снабжена блоком управления, первым, вторым, третьим и четвертым интеграторами, первым – девятым множительными устройствами, первым и вторым инверторами, первым – пятым логическими устройствами, третьим и четвертым дифференциаторами, первым – шестым сумматорами, задатчиком установки, первым, вторым и третьим блоками подстройки, задатчиком коэффициентов усиления первого дифференциатора, диодным блоком отображения информации, усилителем, фильтром, нормально замкнутым контактом и блоком деления, причем первый выход блока управления соединен с первыми входами первого и второго интеграторов, причем второй выход первого интегратора соединен через первое множительное устройство с первым входом первого дифференциатора, второй выход второго интегратора через последовательно соединенные второй вход множительного устройства и первый инвертор связан с вторым входом первого дифференциатора, а первые входы первого, второго и третьего множительных устройств соединены с выходами опережающего участка управления, причем выход третьего множительного устройства подключен к третьему входу первого дифференциатора, второй выход блока управления через выходы один, два и три задатчика коэффициента усиления первого дифференциатора последовательно соединен с вторым входом третьего множительного устройства, с первым входом первого сумматора и третьим входом четвертого множительного устройства, первый выход которого связан через второй вход с первым сумматором, выход которого подключен к входу диодного блока, а первый выход диодного блока через второй инвертор соединен с вторым входом первого интегратора и вторым входом третьего логического устройства, второй выход диодного блока соединен соответственно с вторым входом второго интегратора и третьим входом третьего логического устройства, первый и второй выходы которого соединены соответственно с третьим входом второго интегратора и третьим входом первого интегратора, причем первый и четвертый входы третьего логического устройства соединены соответственно с первым выходом второго интегратора и первым выходом первого интегратора, третий выход блока управления через второй вход третьего сумматора и первый вход второго логического устройства соединен с первым входом третьего интегратора, второй вход которого соединен с пятым выходом блока управления, а выход через пятое

множительное устройство присоединен к первому входу четвертого множительного устройства, причем второй вход второго логического устройства соединен с шестым входом блока управления, четвертый выход которого через второй вход четвертого сумматора и первое логическое устройство присоединен к первому входу четвертого интегратора, второй вход которого соединен с шестым выходом блока управления, а выход четвертого интегратора присоединен к первому входу блока отображения информации и через второй вход пятого сумматора присоединен к выходу пятого множительного устройства, первый вход блока управления подключен к выходу шестого множительного устройства через четвертое логическое устройство, причем первый вход шестого множительного устройства соединен с выходом пятого множительного устройства, а второй вход шестого множительного устройства соединен с выходом датчика нагрузки, который, в свою очередь, подключен к второму входу четвертого множительного устройства, второму входу седьмого множительного устройства, четвертому входу блока отображения информации и через первый и второй выходы первого блока подстройки соответственно к четвертым входам регулятора и первого дифференциатора, причем третий вход блока отображения информации соединен с выходом седьмого множительного устройства, третий вход которого подключен к выходу пятого сумматора, а первый вход – к выходу четвертого множительного устройства, второй вход блока управления через пятое логическое устройство подключен к выходу второго сумматора, первый вход которого через третий дифференциатор связан с выходом объекта управления, а второй подключен к задатчику уставки, четвертый вход блока управления присоединен к выходу объекта управления, который также соединен с первыми входами третьего и четвертого сумматоров, третий вход блока управления соединен с пультом оператора, а пятый вход блока управления через четвертый дифференциатор связан с выходом датчика нагрузки, причем седьмой выход блока управления соединен с пятым входом регулятора, восьмой и девятый множительные устройства, подключенные первыми входами соответственно к выходу второго дифференциатора и усилителя, вторыми входами – к выходам соответственно третьего блока подстройки и второго выхода седьмого множительного устройства, а выходами – соответственно к шестому входу регулятора через нормально замкнутый кон-

такт переключателя структуры, второй вход которого соединен с восьмым выходом блока управления и третьим входом второ-

го дифференциатора, четвертый вход которого подключен к выходу датчика нагрузки через второй блок подстройки.

Редактор А.Ревин

Составитель М.Лазутов
Техред М.Моргентал

Корректор И.Муска

Заказ 180

Тираж

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101