



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3982748/24-07

(22) 29.11.85

(46) 23.06.87. Бюл. № 23

(71) Белорусский политехнический институт

(72) С.Ю.Должников, А.А.Семченко,
Н.М.Улащик и Б.И.Фираго

(53) 621.316.727 (088.8)

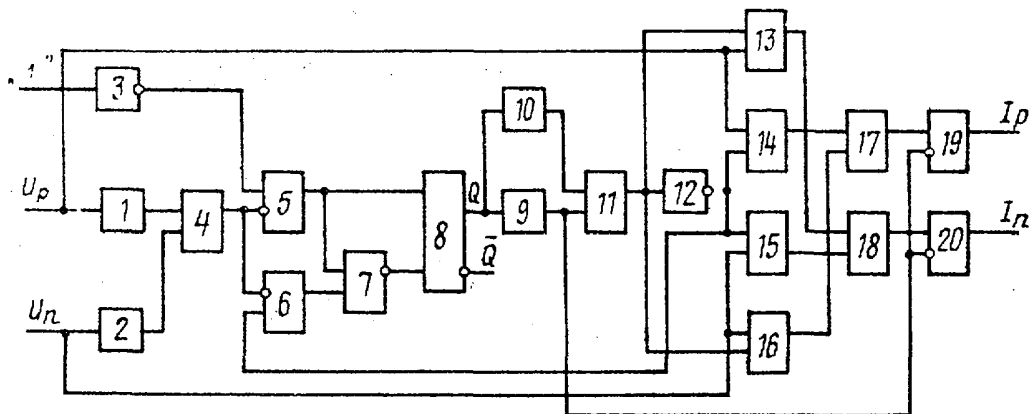
(56) Полупроводниковые выпрямители./
Под ред.Р.И. Ковалева. М.: Энергия,
1978, с.243.

Авторское свидетельство СССР
№ 1010715, кл. Н 02 М 7/12, 1980.

(54) ЛОГИЧЕСКОЕ ПЕРЕКЛЮЧАЮЩЕЕ УСТРОЙСТВО ДЛЯ РАЗДЕЛЬНОГО УПРАВЛЕНИЯ ГРУППАМИ НЕПОСРЕДСТВЕННОГО ПРЕОБРАЗОВАТЕЛЯ ЧАСТОТЫ

(57) Изобретение относится к электротехнике и может быть использовано для раздельного управления непосредственным преобразователем частоты. Целью изобретения является повышение симметрии выходного напряжения

преобразователя. Под действием помехи сигнал "1" приобретает значение "0", тогда на R-вход триггера 8 с выхода элемента ЗАПРЕТ 5 подается "1", триггер устанавливается в состояние $Q=0$, что приводит к появлению на выходе одновибратора 9 импульса дискриминации помехи. Пока помеха присутствует в сигнале "1" импульс дискриминации не проходит через элемент ИЛИ-НЕ 7, так как на другой его вход подается "1" с выхода элемента ЗАПРЕТ 5. Так как длительность помехи меньше длительности импульса на выходе одновибратора, то в момент окончания помехи импульс дискриминации проходит через элемент ИЛИ-НЕ 7 на S-вход триггера 8, после чего импульс дискриминации помехи снимается с входа элемента ИЛИ 11. На время присутствия импульсов дискриминации выходные сигналы устройства раздельного управления блокируются. 2 ил.



Фиг.1

Изобретение относится к электротехнике и может быть использовано для отдельного управления непосредственными преобразователями частоты.

Цель изобретения - повышение симметрии выходного напряжения преобразователя.

На фиг.1 приведена схема предлагаемого устройства; на фиг.2 - временные диаграммы, сигналов на выходах соответствующих элементов, поясняющие его работу.

Устройство содержит первый и второй формирователи 1 и 2 импульсов, элемент НЕ 3, четвертый элемент ИЛИ 4, третий 5 и четвертый 6 элементы ЗАПРЕТ, элемент ИЛИ-НЕ 7, триггер 8, одновибратор 9, элемент 10 задержки, третий элемент ИЛИ 11, элемент НЕ 12, первый 13, второй 14, третий 15 и четвертый 16 элементы И, первый 17 и второй 18 элементы ИЛИ и первый 19 и второй 20 элементы ЗАПРЕТ.

На входы формирователей 1 и 2 импульсов подаются соответственно логические сигналы U_p и U_n , разрешающие формирование на выходе данной фазы преобразователя положительной или отрицательной полуволны выходного напряжения. Входы элемента ИЛИ 4 подключены к выходам формирователей 1 и 2 импульсов, а его выход соединен с инверсными входами элементов ЗАПРЕТ 5 и 6. На прямой вход элемента 5 подается инверсия логического сигнала "1" о наличии тока в данной выходной фазе преобразователя, R-вход триггера 8 соединен с выходом элемента 5, а его S-вход - с выходом элемента ИЛИ-НЕ 7. Первый вход элемента 7 подключен к выходу элемента 5, а второй вход - к выходу элемента 6. На прямой выход триггера 8 подключен одновибратор 9, запускаемый фронтом "1/0", и элемент 10 задержки "1/0" заднего фронта. Первый вход элемента ИЛИ 11 соединен с выходом одновибратора 9, а его второй вход - с выходом элемента 10 задержки. Выход элемента 11 подключен к вторым входам элементов И 13 и 16 и к входу элемента НЕ 12. Выход элемента 12 соединен с прямым входом элемента ЗАПРЕТ 6 и с вторыми входами элементов И 14 и 15. На первые входы элементов И 13 и 14 подается сигнал U_p , а на первые вхо-

ды элементов И 15 и 16 - сигнал U_n . Первый вход элемента ИЛИ 17 соединен с выходом элемента 14, а его второй вход - с выходом элемента 16.

Первый вход элемента ИЛИ 18 соединен с выходом элемента 13, а его второй вход - с выходом элемента 15. Выход элемента 17 подключен к прямому входу элемента ЗАПРЕТ 19, а выход элемента 18 - к прямому входу элемента ЗАПРЕТ 20. Инверсные входы элементов 19 и 20 соединены между собой и подключены к выходу одновибратора 9. Выходной логический сигнал I_p элемента 19 разрешает формирование положительной полуволны выходного тока данной фазы, а выходной логический сигнал I_n элемента 20 - отрицательной полуволны выходного тока данной фазы.

Устройство работает следующим образом.

Рассматривается случай работы устройства для отдельного управления (УРУ) в нормальном режиме, т.е. при отсутствии помех. Пусть в момент t_0 (фиг.2) сигналы $T = 1$, $U_p = 1$, $U_n = 0$, а триггер 8 установлен в нулевое состояние и на выходе УРУ имеет $I_p = 1$, т.е. разрешается формирование положительного полупериода выходного тока. Триггер 8 при этом находится в режиме хранения информации, так как на оба его входа с выходов элементов 5 и 7 подается ноль. В момент t_1 сигнал U_p становится равным нулю и на выходе формирователя 1 импульсов по фронту "1/0" формируется единичный короткий импульс, который, пройдя через элементы 4 - 7, обеспечивает на R- и S-входах триггера 8 соответственно комбинацию "0" и "1". Следовательно, триггер 8 устанавливается в состояние $Q_1 = 1$ и на выходе элементов 11 и 16 сигнал станет равным "1". В результате выходные сигналы элементов 19 и 20 не изменяются. Если в момент t_2 ток на выходе преобразователя прекращается и сигнал "1" становится равным нулю, то с выхода элемента 5 на R-вход триггера 8 подается "1", в результате триггер устанавливается в состояние $Q=0$. Начиная с этого момента, на выходе одновибратора 9 появляется единичный импульс с длительностью, достаточной для восстановления запирающих свойств вентилей выходящей из

работы группы. Этот импульс блокирует через элементы 19 и 20 выходные сигналы I_p и I_n , чем обеспечивается необходимое время паузы для восстановления запирающих свойств тиристоров. Элемент 10 задержки исключает состязание фронтов сигналов на входе элемента ИЛИ 11. После окончания импульса на выходе одновибратора 9 сигнал вновь становится равным нулю, тем самым снимается блокировка с выходных сигналов I_p и I_n и разрешается прохождение единичного сигнала U_n через элементы 15 и 18 на прямой вход элемента ЗАПРЕТ 20. В результате на выходе УРУ появляется разрешение на формирование отрицательного полупериода тока, т.е. $I_n = 1$, и на выходе преобразователя появляется ток. Триггер 8 при этом находится в режиме хранения информации.

Пусть в момент времени t_3 (фиг.2) под действием помехи сигнал "1" приобретает значение "0", тогда на R-вход триггера 8 с выхода элемента 5 подается "1", триггер устанавливается в состояние $Q = 0$, что приводит к появлению на выходе одновибратора 9 импульса дискриминации помехи. Пока помеха присутствует в сигнале "1" импульс дискриминации не проходит через элемент 7, так как на другой его вход подается "1" с выхода элемента 5. Так как длительность помехи меньше длительности импульса на выходе одновибратора, то в момент окончания помехи импульс дискриминации проходит через элемент 7 на S-вход триггера 8 и устанавливает его в предыдущее состояние $Q = 1$, после чего импульс дискриминации помехи снимается с входа элемента ИЛИ 11. В соответствии с указанным порядком работы схемы на время присутствия импульсов дискриминации выходные сигналы УРУ блокируются (фиг.2).

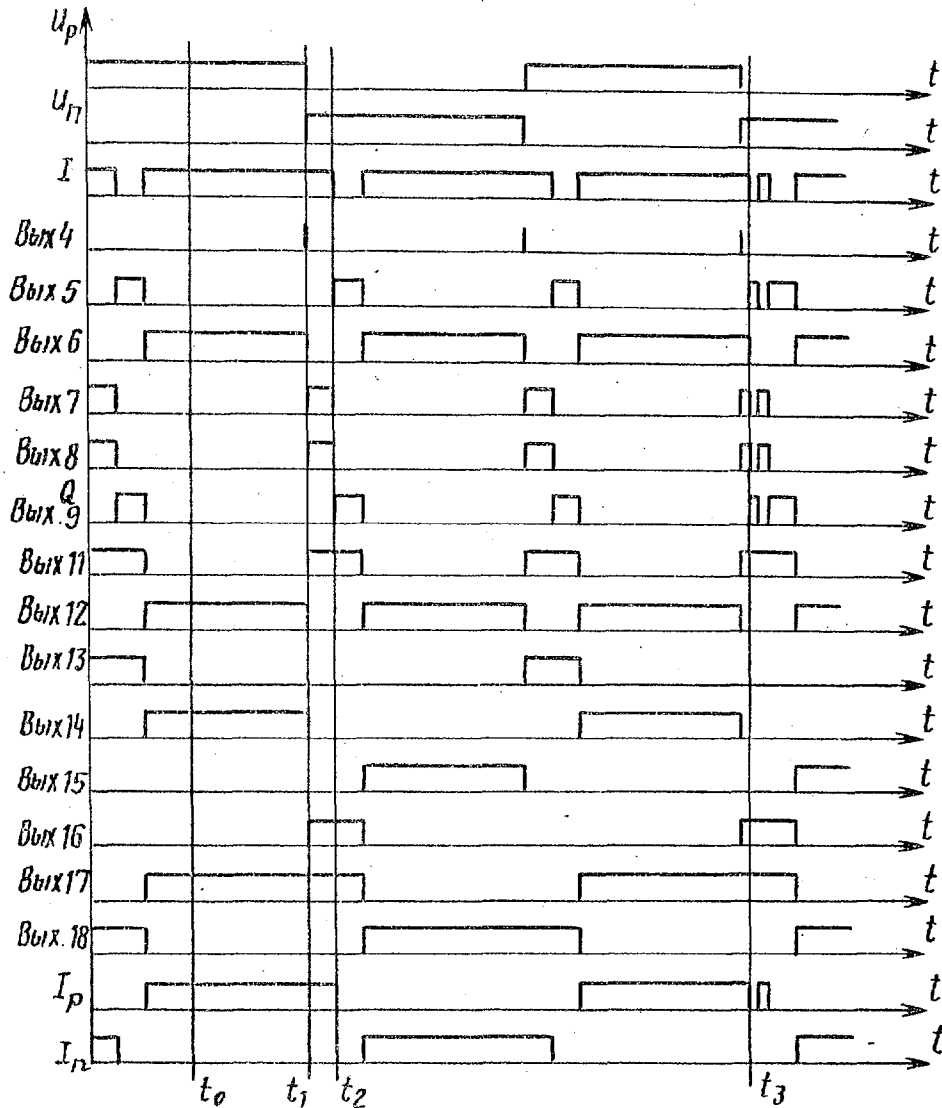
Ф о р м у л а и з о б р е т е н и я

Логическое переключающее устройство для раздельного управления группами непосредственного преобразователя частоты с блоком управления, содержащее первый элемент НЕ, вход которого предназначен для подключения к датчику состояния прово-

димости вентилей преобразователя, RS-триггер, прямой выход которого подключен к входам одновибратора, и элемента задержки, два элемента ИЛИ, четыре двухвыходовых элемента И, второй элемент НЕ, элемент ИЛИ-НЕ, два элемента ЗАПРЕТ, второй одновибратор, причем длительность импульса одновибраторов больше или равна времени восстановления запирающих свойств вентилей, отличающееся тем, что, с целью повышения симметрии выходного напряжения, оно снабжено третьим и четвертым элементами ЗАПРЕТ, двумя формирователями импульсов, причем прямой вход первого элемента ЗАПРЕТА соединен с выходом первого элемента ИЛИ, а прямой вход второго элемента ЗАПРЕТ - с выходом второго элемента ИЛИ, инверсные входы первого и второго элементов ЗАПРЕТ соединены между собой и подключены к выходу одновибратора, выход первого элемента ЗАПРЕТ предназначен для подключения к входу блока управления, разрешающего формирование выходного тока положительного направления, выход второго элемента ЗАПРЕТ предназначен для подключения к входу блока управления, разрешающего формирование выходного тока отрицательного направления, первый вход первого элемента ИЛИ соединен с выходом второго элемента И, первый вход второго элемента ИЛИ подключен к выходу первого элемента И, второй вход первого элемента ИЛИ соединен с выходом четвертого элемента И, второй вход второго элемента ИЛИ соединен с выходом третьего элемента И, первые входы первого и второго элементов И предназначены для подключения к источнику сигнала, разрешающего формирование положительного полупериода выходного напряжения, а первые входы третьего и четвертого элементов И предназначены для подключения к источнику сигнала, разрешающего формирование отрицательного полупериода выходного напряжения, вторые входы второго и третьего элементов И соединены с выходом второго элемента НЕ, вторые входы первого и четвертого элементов И соединены с входом второго элемента НЕ и выходом третьего элемента ИЛИ, первый вход которого соединен с выходом одновибратора,

а второй вход - с выходом элемента задержки, при этом входы одновибратора и элемента задержки соединены между собой и подключены к прямому выходу RS-триггера, R-вход которого 5 подключен к выходу третьего элемента ЗАПРЕТ, а S-вход - к выходу элемента ИЛИ-НЕ, первый вход которого соединен с выходом третьего элемента ЗАПРЕТ, а второй вход соединен с выходом четвертого элемента ЗАПРЕТ, прямой вход третьего элемента ЗАПРЕТ подключен к выходу первого элемента НЕ, прямой вход четвертого элемента ЗАПРЕТ подключен к выходу 10 второго элемента НЕ, инверсные вхо-

ды третьего и четвертого элементов ЗАПРЕТ соединены между собой и подключены к выходу четвертого элемента ИЛИ, первый вход которого соединен с выходом первого формирователя импульсов, второй вход соединен с выходом второго формирователя импульсов, вход первого формирователя импульсов предназначен для подключения к источнику сигнала, разрешающего формирование положительного полупериода выходного напряжения, а вход второго формирователя импульсов - к источнику сигнала, разрешающего формирование отрицательного полупериода выходного напряжения.



Фиг. 2