

ОТКРЫТАЯ АРХИТЕКТУРА RISC-V ДЛЯ РЕАЛИЗАЦИИ НА УСТРОЙСТВЕ ULTRASCALE™ FPGA

Инженер-программист Яловик О.Н.¹,

Начальник отдела № 2 Зуёнок А.П.¹

Кандидат техн. наук, доцент Фёдорцев Р.В.²

¹ООО «НТЛаб-ИС»

²Белорусский национальный технический университет

Одним из вариантов программирования микропроцессоров и микроконтроллеров, в т.ч. программируемых логических интегральных схем (ПЛИС, англ. FPGA), является концепция RISC [1]. RISC-V – представляет собой коммерчески открытую архитектуру набора порядка 50 инструкций (ISA). При одинаковой кодировке инструкций в RISC-V предусмотрены реализации архитектур с 32, 64 и 128-битными регистрами общего назначения и операциями. С данной архитектурой успешно работают такие известные компании как Western Digital, Esperanto Technologies, а также некоммерческая организация lowRISC.

Цель поисковых исследований группы компаний «НТЛаб» заключалась в проверке возможности реализации RISC-V на устройствах Kintex® UltraScale™ FPGAs [2]. Одним из подходов являлась проверка возможности использования генератора Rocket Chip или LiteX для создания SoC и полных проектов FPGA. В свою очередь генераторы Rocket Chip (LiteX) представляют из себя размещенную на GitHub библиотеку SoC/IP-библиотеку и служебные программы. Генератор Rocket Chip написан на Chisel, который в свою очередь использует встроенный Scala. LiteX использует встроенный DSL Migen Python.

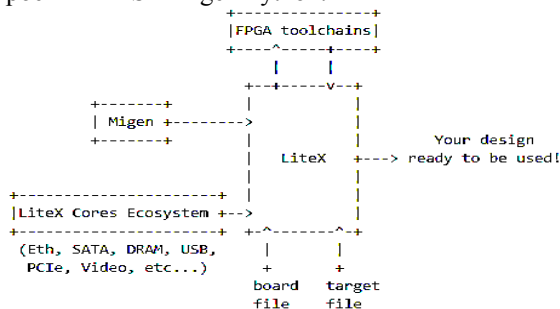


Рис.

В настоящий момент осуществляется поиск решений по синтезу RTL с помощью LiteX. Благодаря объединению LiteX с экосистемой ядер создание сложных SoC становится проще, чем с использованием традиционных

инструментов, обеспечивая лучшую переносимость и гибкость. Типичный процесс проектирования LiteX представлен на рисунке.

Литература

1. The RISC-V Instruction Set Manual Volume II: Privileged Architecture Privileged Architecture Version 1.9.1. UCB/EECS-2016-161. – 87 p.
2. UltraScale+ FPGAs. Product Tables and Product Selection Guide. Corporate Headquarters Xilinx Inc. 2015-2020. XMP103(v1.21) – 9 p.

УДК 621.396

АНАЛИЗАТОР КАЧЕСТВА ЭЛЕКТРОЭНЕРГИИ

Студент гр. 11303118 Ясько Н.Е.

Кандидат техн. наук, доцент Савёлов И.Н.

Белорусский национальный технический университет

Анализатор качества электроэнергии предназначен для диагностики проблем и регистрации показателей качества электроэнергии.



Рис. Анализатор качества

Целью работы является разработка конструкции анализатора качества электроэнергии, которая соответствует климатическому исполнению В2 и степени защиты IP56.

Корпус конструкции является разъемным и состоит из двух частей: основание и крышка. Данные части изготавливаются из АБС-пластика 2020-31.

Разработана форма заглушек для USB и BNC разъемов, предотвращающие попадание пыли и влаги внутрь конструкции прибора.

Пленочная панель так же предотвращает попадание пыли и влаги внутрь конструкции, кроме того достоинствами пленочной панели являются механическая гибкость, прочность и устойчивость к воздействию ультрафиолетовых лучей.

Важным параметром для переносных приборов является виброустойчивость и ударопрочность. Для обеспечения защиты прибора от механических воздействий разработаны верхний и нижний демпферы оригинальной конструкции, которые изготавливаются из силиконовой резины ИРП-1265.

Форма корпуса разработана с учётом антропометрических параметров руки человека-оператора по СТБ ЕН 547-3-2003, что обеспечивает требуемый уровень эргономичности для переносных устройств.

Твердотельная модель конструкции (рис.), а также рабочие чертежи были разработаны при помощи САПР SolidWorks.